

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 849 224**

21 Número de solicitud: 202030127

51 Int. Cl.:

H01L 31/02 (2006.01)
G01J 1/42 (2006.01)
H01L 27/30 (2006.01)
G01T 1/24 (2006.01)

12

SOLICITUD DE PATENTE

A1

22 Fecha de presentación:

14.02.2020

43 Fecha de publicación de la solicitud:

16.08.2021

71 Solicitantes:

**CONSEJO SUPERIOR DE INVESTIGACIONES
CIENTÍFICAS (40.0%)
C/ Serrano,117
28006 Madrid (Madrid) ES y
UNIVERSIDAD DE SEVILLA (60.0%)**

72 Inventor/es:

**VORNICU, Ion;
CARMONA GALÁN, Ricardo y
RODRÍGUEZ VÁZQUEZ, Ángel**

74 Agente/Representante:

PONS ARIÑO, Ángel

54 Título: **FOTOMULTIPLICADOR DIGITAL DE COMBINACIÓN OR DE PULSOS**

57 Resumen:

Fotomultiplicador digital de combinación OR de pulsos.

El fotomultiplicador comprende un conjunto de macroceldas, cada una de ellas comprendiendo al menos dos microceldas (1), estando cada una conectada a un nudo de salida (7) siguiendo un esquema OR y logra una gran eficiencia energética al desactivar cada una de las microceldas (1) cuando estas se activan de manera prácticamente simultánea, y que hubieran quedado de otra manera enmascaradas por el esquema OR. Para ello, cada una de las microceldas comprende un circuito activo de extinción y recarga (2), un diodo de avalancha (8), un primer transistor de desactivación (45) con su puerta conectada a un procesador externo (5), y su drenador y fuente asociados al circuito activo de extinción y recarga (2), un segundo transistor de desactivación (46) con su puerta conectada a un procesador externo (5), y su fuente asociada al circuito activo de extinción y recarga (2).

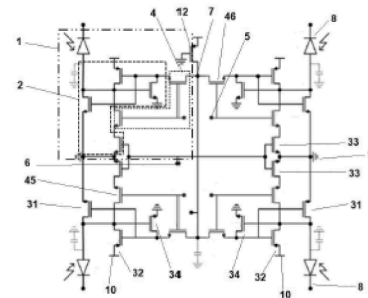


FIG. 1

ES 2 849 224 A1

DESCRIPCIÓN

FOTOMULTIPLICADOR DIGITAL DE COMBINACIÓN OR DE PULSOS

5 OBJETO DE LA INVENCION

El objeto de la invención es un fotomultiplicador digital con una serie de microceldas que comprenden cada una un circuito activo de extinción y recarga (AQR, *Active Quenching and Recharge*) con un tiempo muerto (*Dead Time*) variable, y combinadas siguiendo un esquema OR. Se obtiene una gran eficiencia en el uso de energía al desactivar cada una de las microceldas individuales del resto de microceldas cuando estas se activan de manera prácticamente simultánea, ya que hubieran quedado de otra manera enmascaradas por el esquema OR.

15 ANTECEDENTES DE LA INVENCION

Los fotomultiplicadores de silicio (SiPM, *Silicon Photo-Multiplier*) consisten en matrices de diodos de avalancha sensibles a eventos de un único fotón (SPAD, *Single-Photon Avalanche Diodes*) que comparten, en el esquema más básico, un nudo de salida. Cada SPAD acompañado de su resistencia de extinción constituye una microcelda. Las corrientes de avalancha generadas en las microceldas se agregan en un nudo común obteniéndose una corriente que constituye la salida del fotomultiplicador.

El problema principal de este esquema de SiPM analógico es que las corrientes de avalancha se desarrollan en su máxima amplitud y pueden alcanzar una magnitud muy considerable. Esto representa un consumo de potencia demasiado elevado para algunas aplicaciones.

Además de esto, la resistencia de extinción se diseña de tal modo que con poca corriente se produzca un pulso en la tensión suficiente para sacar al diodo de la tensión de ruptura. El problema de esto es que el diodo vuelve a recargarse a través de la misma resistencia, que por ser tan alta desemboca en unos tiempos de recarga grandes. Esto supone que el dispositivo va a quedar inutilizado para la captura de un nuevo fotón durante un periodo, tiempo muerto, excesivamente largo. Este fenómeno de acumulación (*pile-up*) de los fotones conlleva un error

en la resolución con la que se mide la energía del pulso y en la determinación del tiempo de vuelo.

5 Dado que la información que provee cada SPAD es binaria, esto es, de la existencia de una avalancha se deduce la detección de un fotón, con independencia de la magnitud de la corriente de avalancha, dejar que la avalancha evolucione es un gasto energético innecesario.

10 Los fotomultiplicadores de silicio digitales (d-SiPM) resuelven esto mediante la incorporación de un monoestable a microcelda que genera un pulso de duración limitada asociado al inicio de cada avalancha. Este monoestable forma parte de un circuito activo de extinción y recarga. Puesto que la magnitud de la avalancha no reporta información adicional, el circuito de extinción activo detiene la avalancha muy pronto, reduciendo el consumo de potencia, y acelera la recarga del diodo hasta conseguir un tiempo muerto aceptable, y por lo general regulable, con la consiguiente reducción de la acumulación (*pile-up*).

15 Los pulsos generados por la microceldas se conducen hacia un mismo nudo, para contarlos y cronometrarlos, con el fin de obtener estimaciones sobre del número de fotones detectados y el tiempo de vuelo, respectivamente. Para combinar los pulsos que vienen de diferentes microceldas se utiliza habitualmente un árbol OR, que agrega todos los pulsos salvo los que se encuentren a menos del nuevo tiempo muerto delimitado por la duración de los pulsos del monoestable.

20 El principal problema de este esquema de d-SiPM es la reducción del factor de relleno (FF, *Fill Factor*), lo que supone una pérdida de sensibilidad. Esta reducción se debe por un lado a que el circuito activo de extinción y recarga ocupa un área mayor que la resistencia de extinción, lo que significa que el FF de la microcelda disminuye y, en consecuencia, el del propio SiPM.

25 Por otro lado, los circuitos de conteo de pulsos y temporización, convertidores de tiempo a digital (TDC: *Time-to-Digital Converters*) también ocupan un área que de otro modo estaría destinada a detectar fotones. El número de contadores y TDCs es el resultado de un compromiso entre la resolución espacial y temporal. Si tuviéramos tantos como microceldas, la reducción del área sensible podría resultar inadmisibles. Si reducimos el número de contadores y TDCs, volvemos a generar acumulación (*pile-up*) con la consiguiente pérdida de fotones.

Algún ejemplo del estado de la técnica sería el documento WO2013018006A1, que describe un detector de fotones que incluye una matriz SPAD con circuitería para determinar la posición de los SPAD que han realizado una detección.

5 Este dispositivo comprende unos elementos configurados para almacenar las coordenadas de posición dentro de la matriz de aquellos SPAD que se hayan disparado. Para poder determinar la fila a la que pertenece el SPAD que se ha disparado, todos los SPAD pertenecientes a la misma fila comparten una puerta OR que combina las salidas. Del mismo modo, todos los SPAD que pertenecen a la misma columna comparten una puerta OR que permite determinar la
10 columna en la que se encuentra el SPAD que se ha disparado.

Por otra parte, el documento US2006202129A1 describe un circuito integrado con una matriz de microceldas, cada una de ellas compuesta por un SPAD, un buffer para conformar el pulso de salida digital y varios transistores que hacen de driver de un bus de columna conectado bien a
15 un TDC o a un contador digital asíncrono. También se considera la posibilidad de desacoplar el circuito de lectura del pixel mediante un transformador.

En el documento US2017242136A1 se muestra un dispositivo semiconductor fotomultiplicador (SPM). El SPM comprende un conjunto de elementos fotosensibles, conectados a un primer
20 electrodo dispuesto para proporcionar un voltaje de polarización a estos elementos fotosensibles.

Comprende también un conjunto de elementos resistivos para la extinción de la avalancha, cada uno asociado con un elemento fotosensible correspondiente. Estos elementos resistivos están conectados en el otro extremo a un segundo electrodo dispuesto como un electrodo de
25 polarización. Acoplados a cada uno de los nudos que unen un elemento fotosensible con un elemento resistivo, tenemos una carga capacitiva en paralelo con otra carga resistiva y eventualmente un diodo, que se conectan todos a un tercer electrodo común para proporcionar una señal de salida del dispositivo.

30 DESCRIPCIÓN DE LA INVENCION

Un aspecto de la arquitectura de d-SiPM descrita que no ha sido considerado anteriormente es el consumo innecesario de potencia introducido por las avalanchas que ocurren dentro del tiempo muerto. Estas avalanchas van a generar un pulso que no va a pasar de la combinación
35 OR y no va a ser por tanto contabilizado. Nuestra propuesta consiste en asociar N microceldas en una macrocelda en la que se desactiven los fotodiodos durante el tiempo muerto que ocurre tras el disparo de una avalancha en uno de los diodos de la misma.

La invención que se describe es por tanto un fotomultiplicador digital basado en macroceldas que contienen: N fotodiodos de avalancha, un circuito activo de extinción de la avalancha y de recarga para cada diodo muy compacto y de bajo consumo, con monoestable compartido que da lugar a un tiempo muerto regulable, y un mecanismo de combinación de los pulsos generados por los SPADs que componen la macrocelda que reduce el consumo de potencia.

Esta macrocelda es compatible con los esquemas de detección en fotomultiplicadores de silicio digitales en los que se realiza una combinación-OR de los pulsos. La clave para la eficiencia energética está en el hecho de que el disparo de una avalancha en uno de los SPAD impide que el resto de los SPADs de la macrocelda se disparen.

Este aspecto es importante a la hora de diseñar fotomultiplicadores digitales de gran tamaño, ya que necesitamos que cada microcelda tenga un consumo mínimo y un nivel de ruido mínimo. Es conveniente, en estas condiciones, tener en cuenta las limitaciones de las técnicas de combinación de pulsos OR.

En los esquemas de combinación-OR, toda una serie de celdas con diodos de avalancha sensibles a un único fotón convergen en un mismo canal, de modo que sus salidas están combinadas en una lógica OR. Cada una de estas celdas comprende un diodo de avalancha sensible a eventos de un único fotón y un circuito de extinción y recarga que puede ser activo o pasivo.

En el caso de usar un circuito pasivo de extinción y recarga, se producen consumos de energía elevados puesto que la amplitud de los pulsos y la anchura de los mismos se controlan con el mismo elemento, esto no resulta conveniente para lograr una compresión de pulsos elevada.

Además, en este tipo de esquemas de combinación-OR, cuando se producen varias detecciones en varios de los diodos de avalancha de manera simultánea, no se puede diferenciar en la salida común en cuál de los diodos se ha producido la detección. Además, esta superposición de detecciones tiende a producirse entre los diodos que se encuentran adyacentes, es decir, que pertenecen a una misma macrocelda. Por lo tanto, los diodos con detecciones superpuestas están consumiendo energía de manera innecesaria.

En un esquema convencional de combinación-OR, las avalanchas que se generan en celdas adyacentes casi al mismo tiempo que la primera, quedan enmascaradas por el sistema de combinación de pulsos, por lo que se produce un consumo de energía inútil, ya que estas

avalanchas no aportarían información adicional. Este consumo innecesario puede resultar crítico cuando se diseñan fotomultiplicadores con un gran número de elementos de sensado.

5 Para dar respuesta a estos problemas se ha desarrollado la presente invención, que consiste en un fotomultiplicador digital de combinación-OR de pulsos que está formado por macroceldas. Cada una de estas macroceldas comprende al menos dos microceldas, estando cada una de las microceldas conectada a un nudo de salida siguiendo un esquema OR. La agrupación de microceldas permite la reducción de la circuitería de extinción y recarga mediante la compartición de algunos transistores, lo que redundará en una mejora del FF.

10 Cada una de las microceldas comprende un bloque de circuito activo de extinción y recarga (AQR, *Active Quenching and Recharge*). Cada uno de los bloques está constituido por una serie de transistores, cuya disposición se expondrá más adelante, y está asociado a un punto por el que se puede introducir una señal que arranca la recarga activa.

15 En cada una de las microceldas se posiciona asimismo un diodo de avalancha sensible a eventos de un único fotón, con su ánodo conectado al circuito activo de extinción y recarga, un primer transistor de desactivación con su puerta conectada a un procesador externo, y su drenador y fuente asociados al circuito activo de extinción y recarga, y un segundo transistor de desactivación con su puerta conectada a un procesador externo, su drenador asociado al nudo de salida y su fuente asociado al circuito activo de extinción y recarga.

20 Este conjunto puede comprender adicionalmente un transistor de fijación al nivel alto con su drenador conectado al nudo común.

25 Como se ha indicado, el circuito activo de extinción y recarga comprende, en una realización preferente de la invención, cuatro transistores. Un primer transistor con su puerta conectada a la fuente del segundo transistor de desactivación, su drenador conectado al ánodo del diodo de avalancha y su fuente conectada a un nudo común a las microceldas, un segundo transistor con su puerta conectada a la fuente del segundo transistor de desactivación, su drenador conectado al drenador del primer transistor de desactivación y su fuente conectada a una entrada de señal de activación, un tercer transistor con su puerta conectada al punto por el que se recibe la señal de inicio de la recarga activa, su drenador conectado a la fuente del primer transistor de desactivación y su fuente conectada al nudo común entre microceldas, y
30 un cuarto transistor con su puerta conectada al drenador del primer transistor de
35

desactivación, su drenador conectado a la fuente del segundo transistor de activación y su fuente conectada a tierra.

5 Cada macrocelda del fotomultiplicador objeto de la invención, puede comprender adicionalmente un monoestable para la generación de la señal de inicio de la recarga activa conectado al circuito de recarga activa.

La macrocelda del fotomultiplicador digital expuesta presenta una serie de puntos fuertes:

- 10 - compactibilidad: se consigue compartiendo la electrónica de control, es decir la conexión a un único procesador externo, entre todas las microceldas de una misma macrocelda, alcanzando así un 30% de factor de relleno (FF, *Filling Factor*). El circuito activo de extinción y recarga de cada diodo de avalancha es implementado por cuatro transistores. Comparado con una microcelda que contenga un circuito de extinción y recarga pasivo, el bloque de extinción y recarga propuesto representa sólo un 13% de penalización en el
- 15 - eficiencia energética: la macrocelda propuesta se beneficia de una limitación inherente a la combinación-OR de pulsos al desactivar las microceldas de cada macrocelda cuando se produce una superposición de pulsos.

20 DESCRIPCIÓN DE LOS DIBUJOS

Para complementar la descripción que se está realizando y con objeto de ayudar a una mejor comprensión de las características de la invención, de acuerdo con un ejemplo preferente de realización práctica de la misma, se acompaña como parte integrante de dicha descripción, un

25 juego de dibujos en donde con carácter ilustrativo y no limitativo, se ha representado lo siguiente:

Figura 1.- Muestra una vista esquemática de una macrocelda del fotomultiplicador digital de combinación OR de pulsos en una realización con cuatro microceldas.

30 Figura 2.- Muestra una vista esquemática del monoestable.

REALIZACIÓN PREFERENTE DE LA INVENCION

A continuación se describe, con ayuda de las figuras 1 y 2, una realización preferente de la

35 presente invención.

En la figura 1 se muestra un esquema de una macrocelda del fotomultiplicador digital de combinación OR de pulsos objeto de la invención, que en esta realización comprende unas microceldas (1), concretamente cuatro. Cada una de las microceldas (1) está conectada a un nudo de salida (7), siguiendo un esquema OR.

5

Cada una de las microceldas (1) comprende un circuito activo de extinción y recarga (2). A su vez, cada uno de estos circuitos activos de extinción y recarga (2) comprende cuatro transistores (3).

10 Además, cada una de las microceldas (1) comprende un punto por el que recibe la señal de inicio de la recarga activa (6) asociado a cada circuito activo de extinción y recarga (2).

15 Cada una de las microceldas (1) cuenta asimismo con un diodo de avalancha (8) sensible a eventos de fotón único o SPAD (*Single Photon Avalanche Diode*), con su ánodo conectado al circuito activo de extinción y recarga (2).

20 Por último, cada una de las microceldas (1) comprende un primer transistor de desactivación (45) con su puerta conectada a un procesador externo (5), su drenador conectado al drenador del segundo transistor (32) y su fuente conectada al drenador del tercer transistor (33), y un segundo transistor de desactivación (46) con su puerta conectada a un procesador externo (5), su drenador asociado al nudo de salida (7) y su fuente conectada al drenador del cuarto transistor (34).

25 Tanto el primer transistor de desactivación (45) como el segundo transistor de desactivación (46) están destinados a desactivar la microcelda (1) en la que están comprendidos, de forma que se pueden desactivar las microceldas (1) de manera completamente individual unas de otras.

30 Como se ha indicado, las puertas de los transistores de desactivación (45, 46) están conectadas a un procesador externo (5), concretamente a unas memorias SRAM (*Single Random Access Memory*). Esto es necesario para poder apagar los diodos de avalancha (8) ruidosos cuando se opera en modo normal o para medir la intercomunicación o *cross-talk* entre microceldas (1) cuando se está caracterizando el circuito.

Sin embargo, en aquellas tecnologías que tienen unas tasas de cuentas a oscuras (DCR, *Dark Count Rate*) por unidad de área suficientemente baja, los transistores de desactivación (45, 46) no son necesarios.

5 Todas las microceldas (1) están conectadas a un nudo de salida (7). Además, entre los drenadores de dos de los segundos transistores de desactivación (46) se localiza un nudo de salida (7). A este nudo de salida (7) está conectado por su drenador un transistor de fijación al nivel alto (12).

10 Los transistores (3) de cada una de las microceldas (1) están conectados como se describe a continuación. El primer transistor (31) tiene su puerta conectada a la fuente del segundo transistor de desactivación (46), su drenador conectado al ánodo del diodo de avalancha (8) y su fuente conectado a un nudo de unión entre microceldas (9). El segundo transistor (32) tiene su puerta conectada a la fuente del segundo transistor de desactivación (46), su drenador
15 conectado al drenador del primer transistor de desactivación (45) y su fuente conectada a una entrada de señal de activación.

El tercer transistor (33) tiene su puerta conectada al punto de activación de la recarga activa (6), su drenador conectado a la fuente del primer transistor de desactivación (45) y su fuente
20 conectado al nudo de unión entre microceldas (9), y el cuarto transistor (34) con su puerta conectada al drenador del primer transistor de desactivación (45), su drenador conectado a la fuente del segundo transistor de activación (46) y su fuente conectado a tierra.

Aunque en esta realización se muestran cuatro microceldas (1), la presente invención permite
25 desarrollar una arquitectura con múltiples microceldas (1).

La señal de inicio de la recarga activa se introduce en el punto de activación de la recarga activa (6) a través de un monoestable (11), cuya realización se muestra en detalle en la figura 2. El monoestable (11) presenta un tiempo muerto o DT (*Dead Time*) variable, de manera que
30 se logra encontrar un valor óptimo de la anchura del pulso de salida, para que el ruido correlacionado tenga un valor mínimo. Una vez determinado el valor óptimo, se pueden optimizar las áreas de un resistor variable (13) y un condensador MOS (14) comprendidos en el monoestable (11).

35 Se procede a continuación a explicar el funcionamiento de la macrocelda del fotomultiplicador digital objeto de la presente invención. Suponemos que se habilitan todas las microceldas (1)

a través del procesador externo (5), y que se ha introducido un pulso como señal de recarga activa en el punto de activación de la recarga activa (6). Como consecuencia, todos los diodos de avalancha (8) se recargan llevando el voltaje de sus ánodos a tierra, a través del tercer transistor (33) y del primer transistor de desactivación (45).

5

Esto apaga el cuarto transistor (34) en cada una de las microceldas (1), dejando que el nudo de salida (7) sea activado a una tensión de activación VDD a través del transistor de fijación al nivel alto (12). Como consecuencia, los segundos transistores (32) se desactivan y los primeros transistores (31) se activan, lo que mantiene los ánodos de los diodos de avalancha (8) conectados a tierra y preparados para ser disparados.

10

Además, si en el nodo de salida se alcanza la tensión de activación VDD, entonces en el punto de activación de la recarga activa (6) la tensión se reduce, apagando los terceros transistores (33). Por último, el condensador MOS (14) del monoestable (11) se descarga.

15

A continuación, suponemos que se activa el diodo de avalancha (8) de la microcelda (1) de la esquina superior izquierda de la figura 1, por una detección bien espuria o bien verdadera, lo que hace que comience a aumentar la tensión en su ánodo. Por consiguiente, el cuarto transistor (34) de esta microcelda (1) se enciende y empieza a reducir la tensión en el nudo de salida (7) a través del segundo transistor de desactivación (46). Antes, la tensión en el nudo de salida (7) estaba mantenida únicamente por el segundo transistor de desactivación (46).

20

Además, el segundo transistor (32) se activa, aumentando aún más rápido la tensión en el ánodo del diodo de avalancha de fotón único (8). Esto se produce con la activación de un lazo de realimentación positivo entre el segundo transistor (32) y el cuarto transistor (34).

25

La reducción de la tensión en el nudo de salida (7) apaga el primer transistor (31). Cuando la tensión en el ánodo del diodo de avalancha de fotón único (8) alcanza la tensión de activación VDD, el diodo de avalancha (8) se apaga, y permanecerá en este estado hasta que llegue una señal de inicio de la recarga activa a través del punto de activación de la recarga activa (6).

30

Se analiza ahora que sucede en el resto de microceldas (1). La primera detección ocasionada por el diodo de avalancha de fotón único (8) de la microcelda (1) superior izquierda provoca una transición negativa de la tensión en el nudo de salida (7). Como consecuencia, el segundo

35

transistor (32) y el cuarto transistor (34) deshabilitan el primer transistor (31) en cada una del resto de microceldas (1), poniendo a la tensión de activación VDD la tensión en el ánodo de los diodos de avalancha (8) y desactivando los diodos de avalancha (8). Estos permanecerán en este estado hasta la llegada de una nueva señal a través del nodo de activación de la recarga activa (6).

Analizando ahora la figura 2, la transición negativa de la tensión en el nudo de salida (7) activa un camino de carga a través del resistor variable (13) del monoestable (11). El condensador MOS (14) comienza a cargarse con la constante de tiempo establecida por el tiempo de retardo.

Cuando la tensión en el condensador MOS (14) alcanza un cierto valor, entonces se activa el punto de activación de la recarga activa (6), encendiendo todos los terceros transistores (33) de cada una de las microceldas (1).

A continuación, todas las tensiones en los ánodos de los diodos de avalancha de fotón único (8) pasan a ser cero, los cuartos transistores (34) se apagan, la tensión en el nudo de salida (7) se activa únicamente a través del transistor de fijación al nivel alto (12) que apaga los segundos transistores (32) y enciende los primeros transistores (31) recargando todos los diodos de avalancha de fotón único.

Cuando la tensión en el nudo de salida (7) alcanza la tensión de activación VDD, el condensador MOS (14) se descarga rápidamente, apagando la señal de recarga activa en el punto de activación de la recarga activa (6).

En este punto todas las microceldas (1) están armadas, esperando una detección que puede activar a cualquiera de ellas. Si más de una microcelda (1) se activa a la vez, la macrocelda del fotomultiplicador se comporta de manera similar a cómo se ha explicado, de manera que el resto de microceldas (1) se deshabilitan como se ha explicado anteriormente.

En resumen, cualquier microcelda (1) que es activada por una primera detección deshabilita automáticamente el resto de microceldas (1).

Este esquema permite un ahorro energético de manera que el resto de detecciones que se produzcan después de una primera detección quedarán enmascaradas con el esquema de combinación OR entre todas las microceldas (1).

Finalmente, se va a exponer el mecanismo de desactivación de cada microcelda (1) individual. Suponemos que la señal de recarga activa introducida por el punto de activación de la recarga activa (6) de la microcelda posicionada en la esquina superior izquierda de la figura 1 es cero, lo que apaga el primer transistor de desactivación (45) y el segundo transistor de desactivación (46). Esto desacopla dicha microcelda (1) del nudo de salida (7) de la macrocelda del fotomultiplicador.

Si el diodo de avalancha (8) de dicha microcelda (1) había sido recargado antes de ser desactivado, entonces está listo para volver a activarse una vez más, después de permanecer apagado mientras la señal de recarga activa esté a cero. Esto se produce gracias al segundo transistor (32) y cuarto transistor (34) emparejados, que bloquean la señal de recarga activa a cero.

Esto permite desactivar cada una de las microceldas (1) que constituirían una macrocelda, usando únicamente un transistor NMOS, sin ser necesario ningún transistor PMOS adicional para levantar el ánodo del diodo de avalancha (8) a la tensión de activación VDD.

Si se hubiera utilizado un transistor PMOS, como en otras realizaciones del estado de la técnica, este debería haber estado conectado entre el ánodo del diodo de avalancha (8) y la tensión de activación VDD, estando su puerta controlada por la señal de recarga activa. Esto supone una mejora importante del factor de relleno (FF, *Filling Factor*)

REIVINDICACIONES

1.- Fotomultiplicador digital de combinación OR de pulsos, caracterizado por que comprende al menos una macrocelda, cada una de las cuales comprende al menos dos microceldas (1),
5 estando cada una de las microceldas (1) conectadas a un nudo de salida (7) siguiendo un esquema OR y comprendiendo cada una de las microceldas (1):

- un circuito activo de extinción y recarga (2),

- un punto de activación de recarga activa (6) asociado al circuito activo de extinción y recarga (2),

10 - un diodo de avalancha (8) sensible a un único fotón, con su ánodo conectado al circuito activo de extinción y recarga (2),

- un primer transistor de desactivación (45) con su puerta conectada a un procesador externo (5), y su drenador y fuente asociados al circuito activo de extinción y recarga (2),

15 - un segundo transistor de desactivación (46) con su puerta conectada a un procesador externo (5), su drenador conectado al nudo de salida (7) y su fuente asociada al circuito activo de extinción y recarga (2).

2.- El fotomultiplicador de la reivindicación 1, en el que la al menos una macrocelda comprende
20 adicionalmente un transistor de fijación al nivel alto (12) con su drenador conectado al nudo de salida (7).

3.- El fotomultiplicador de la reivindicación 1, en el que el circuito activo de extinción y recarga
(2) comprende:

25 - un primer transistor (31) con su puerta conectada a la fuente del segundo transistor de desactivación (46), su drenador conectado al ánodo del diodo de avalancha (8) y su fuente conectada a un nudo de unión entre microceldas (9),

- un segundo transistor (32) con su puerta conectada a la fuente del segundo transistor de desactivación (46), su drenador conectado al drenador del primer transistor de desactivación (45) y su fuente conectada a una tensión de activación,

30 - un tercer transistor (33) con su puerta conectada al punto de activación de recarga activa (6), su drenador conectado a la fuente del primer transistor de desactivación (45) y su fuente conectada al nudo de unión entre microceldas (9), y

35 - un cuarto transistor (34) con su puerta conectada al drenador de los transistores (31, 32), su drenador conectado a la fuente del segundo transistor de activación (46) y su fuente conectada a tierra.

4.- El fotomultiplicador de la reivindicación 1, en el que la al menos una macrocelda comprende adicionalmente un monoestable (11) de generación de una señal de recarga activa conectado al punto de activación de la recarga activa (6).

5

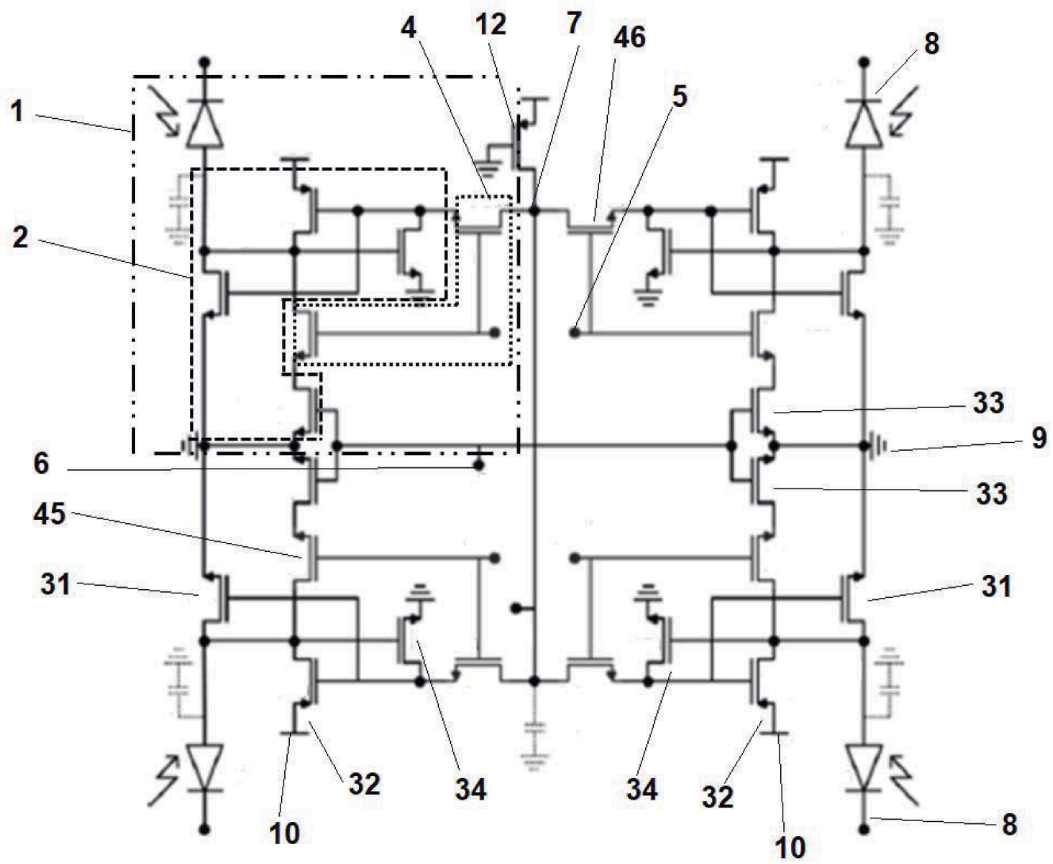


FIG. 1

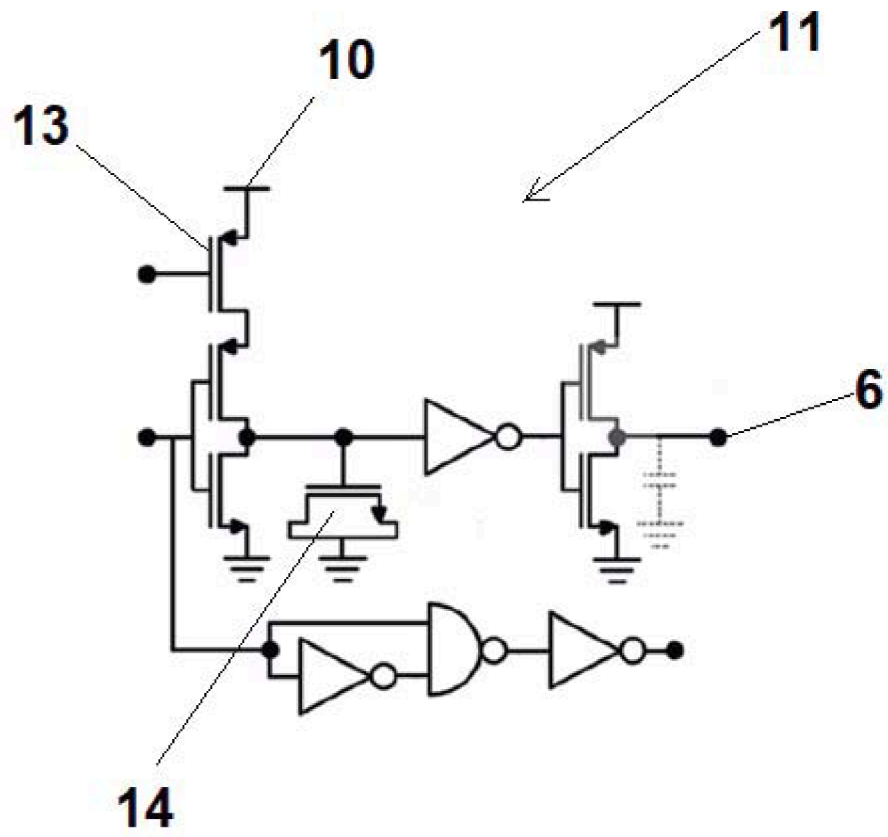


FIG. 2



OFICINA ESPAÑOLA
DE PATENTES Y MARCAS

ESPAÑA

21 N.º solicitud: 202030127

22 Fecha de presentación de la solicitud: 14.02.2020

32 Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TECNICA

51 Int. Cl.: Ver Hoja Adicional

DOCUMENTOS RELEVANTES

Categoría	56 Documentos citados	Reivindicaciones afectadas
A	EP 2645131 A2 (SAMSUNG ELECTRONICS CO LTD et al.) 02/10/2013, resumen, párrafos [0006,0007, 0017,0034-0040,0070,0071,0081,0087]; figuras 6B,9	1-4
A	M. S. ARA SHAWKAT AND N. MCFARLANE. A CMOS Perimeter Gated SPAD Based Digital Silicon Photomultiplier with Asynchronous AER Readout for PET Applications. 2018 IEEE Biomedical Circuits and Systems Conference (BioCAS), Cleveland, OH, 19/10/2018 [en línea][recuperado el 26/10/2020]. Recuperado de Internet <URL: https://ieeexplore.ieee.org/document/8584722>, <DOI: 10.1109/BIOCAS.2018.8584722>. Figura 2,3; todo el documento.	1-4
A	A. T. ERDOGAN et al. A CMOS SPAD Line Sensor With Per-Pixel Histogramming TDC for Time-Resolved Multispectral Imaging. IEEE Journal of Solid-State Circuits, vol. 54, no. 6, pp. 1705-1719, 30/06/2019 [en línea][recuperado el 26/10/2020]. Recuperado de Internet <URL: https://ieeexplore.ieee.org/document/8637804>, <DOI: 10.1109/JSSC.2019.2894355>. Todo el documento.	1-4
A	CN 107222694 A (UNIV SHENZHEN) 29/09/2017, Todo el documento.	1-4
A	CN 106338339 A (UNIV SOUTHEAST) 18/01/2017, Todo el documento.	1-4
A	US 2015285625 A1 (DEANE PETER) 08/10/2015, Todo el documento.	1-4

Categoría de los documentos citados

X: de particular relevancia

Y: de particular relevancia combinado con otro/s de la misma categoría

A: refleja el estado de la técnica

O: referido a divulgación no escrita

P: publicado entre la fecha de prioridad y la de presentación de la solicitud

E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones nº:

Fecha de realización del informe
27.10.2020

Examinador
F. J. Dominguez Gomez

Página
1/2

CLASIFICACIÓN OBJETO DE LA SOLICITUD

H01L31/02 (2006.01)

G01J1/42 (2006.01)

H01L27/30 (2006.01)

G01T1/24 (2006.01)

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H01L, G01J, G01T

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, WPI,NPL, IEEE