



IMSE
-cnm



Instituto de
Microelectrónica
de Sevilla

Trabajo de Fin de Máster
“Máster Universitario en Microelectrónica:
Diseño y Aplicaciones de Sistemas
Micro/Nanométricos”

**Diseño de un Sensor de Imagen DVS con Fotodiodos
Operando en Región Fotovoltaica**

Autor: Pablo Fernández Peramo

Tutor: Juan Antonio Leñero Bardallo

Fecha: 6 de Septiembre de 2022

Agradecimientos

Una vez finalizado el proyecto, me gustaría agradecer a mi tutor Juan Antonio Leñero Bardallo el esfuerzo y soporte prestados así como su gran disponibilidad, que me han permitido la realización del mismo. Ha sido un placer trabajar con él, he aprendido mucho y ha sido una gran experiencia. Además, me gustaría agradecer a Ángel Rodríguez Vázquez por brindarme junto a Juan Antonio la oportunidad de seguir aprendiendo tanto de ellos como de mis compañeros, quienes me han apoyado en todo momento. Especialmente, agradecer a la PA-30, PA-33 y PA-34, por hacerme el día a día mucho más ameno.

A mi familia por supuesto, no tengo palabras para describir lo que siento. Gracias por el apoyo incondicional ante cualquier adversidad, en especial a mis padres y a Cristina. Este año ha sido muy duro, tanto para mí como para ellos.

Y a mis amigos, por haberme alegrado cada día a lo largo de mi vida.

Sin todos vosotros, esto no habría sido posible. Muchas gracias.

Dedicarle todo mi trabajo a mis abuelos, Joaquín y Salvador, quienes me enseñaron la importancia que tiene el esfuerzo para alcanzar cualquier objetivo. No pasa un día que no me acuerde de vosotros.

Resumen

El presente Trabajo de Fin de Máster trata el diseño de un píxel de tipo DVS (Dynamic Vision Sensor) con una tecnología de fabricación moderna y especificaciones de diseño que conlleven unas prestaciones competitivas. Aunque el uso de estos sensores de visión estuvo durante años limitado al ámbito académico, el rango de aplicaciones para el que se usan y resultan competitivos ha crecido de forma sustancial. Por ejemplo, en campos como la robótica, videojuegos, sistemas de navegación, vigilancia, visión en vehículos aéreos, etc. Es por ello, que compañías como Samsung, Sony, IniLabs o Prophesee ya los comercializan con altas expectativas de negocio. El desarrollo en paralelo de las tecnologías de integración vertical y el auge de los sistemas de visión artificial, donde ya no prima la calidad de la imagen, son factores que contribuyen a su desarrollo. En este contexto, se propone una arquitectura de sensor a nivel de píxel distinta y competitiva frente al estado del arte, basada en el uso de diodos operando en Región Fotovoltaica como etapa fotorreceptora. Para llevar a cabo dicho diseño, nos encontramos con la gran variedad de retos que ello supone.

En primer lugar, en la parte de síntesis del diseño, comenzamos con las consideraciones de las especificaciones de diseño proporcionadas, las cuales centraban su atención en un equilibrio entre la maximización de la ganancia y la reducción del consumo. Teniendo esto en cuenta, definimos y analizamos la arquitectura de nuestro píxel DVS, así como la comprobación de su funcionamiento a través de la realización de diversas simulaciones. En este proceso, entre otros resultados, se obtiene un rango dinámico de al menos 7 décadas (ó 140 dB), un consumo estático del sensor DVS completo de 2,02 mW (328,86 nW/píxel) y una latencia del orden de $\sim 1 \mu\text{s}$. Una vez finalizada la parte de síntesis con éxito, se da paso al diseño físico que constituirá una de las últimas etapas del flujo de diseño de nuestro sensor DVS. En ésta, se ha tenido en cuenta las restricciones impuestas por la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process) utilizada. Finalmente, se ha logrado realizar la comparación Layout Vs. Esquemático (LVS) del sensor de imagen completo con éxito, constituido por una matriz de 64×96 píxeles y los bloques periféricos. Cada uno de los procesos nombrados serán descritos y analizados detenidamente en los capítulos que conforman nuestro trabajo.

Dentro de las posibles aplicaciones de nuestro diseño cabe destacar que, el uso de diodos operando en Región Fotovoltaica como etapa fotorreceptora, le proporcionará al sensor de imagen la posibilidad de su aplicación en líneas de trabajo compatibles con el *energy harvesting*. Éste, es un campo muy amplio en el que destacan las redes de sensores en entornos IoT (*Internet of Things*), las cuáles priorizan el bajo consumo o la autosuficiencia energética.

Índice general

Agradecimientos	I
Resumen	III
1. Introducción	1
1.1. Motivación y Objetivos del Proyecto	4
2. Análisis de la Arquitectura del Sensor DVS	7
2.1. Diodo Operando en Región Fotovoltaica	7
2.1.1. Diodo Operando en Región Fotovoltaica. Análisis Cualitativo.	7
2.1.2. Diodo Operando en Región Fotovoltaica. Análisis Cuantitativo.	15
2.1.3. Configuración Implementada.	27
2.1.4. Comparación entre Diodo Operando en Región Fotovoltaica y Etapa Fotoreceptora.	30
2.2. Seguidor de Tensión	34
2.2.1. Análisis Cualitativo	34
2.2.2. Análisis en Gran Señal y en Pequeña Señal	35
2.3. Amplificador Diferenciador	38
2.3.1. Análisis Cualitativo	38
2.3.2. Análisis en Gran Señal y en Pequeña Señal	39
2.4. Comparadores	44
2.4.1. Análisis Cualitativo	44
2.4.2. Análisis en Gran Señal y en Pequeña Señal	45
2.5. Circuitería para la Comunicación Asíncrona	49
2.6. Píxel DVS	51
2.7. Bloques Periféricos	54
3. Simulaciones y Resultados	57
3.1. Diodo Operando en Región Fotovoltaica	57
3.2. Seguidor de Tensión	64
3.3. Amplificador Diferenciador	67
3.4. Comparador	72
3.5. Píxel DVS Completo	78
4. Layout del Sensor DVS	89
4.1. Layout del Diodo	89
4.2. Layout del píxel DVS y Matriz de píxeles	90
5. Conclusiones y líneas futuras	95

Índice de figuras

1.1.	Esquemático para la Medición de la Exposición Absoluta a Nivel de Píxel.	3
1.2.	Aquitectura del Píxel DAVIS.	3
1.3.	Diagrama de Bloques del Sensor DVS Diseñado.	5
2.1.	Diodo de Unión PN. Estado de equilibrio térmico tras la formación de la unión. .	8
2.2.	Diodo de Unión PN. Incidencia de radiación electromagnética en las distintas regiones que constituyen la unión.	9
2.3.	Diodo de Unión PN. Incidencia de radiación electromagnética en la región de carga espacial y su consecuente fotogeneración de un par electrón-hueco, el cuál es atraído hacia las regiones neutras debido al campo eléctrico creado por los iones de la zona de depleción.	10
2.4.	Diodo de Unión PN. Configuración en cortocircuito. Diodo opera como una fuente de corriente de valor I_{sc}	11
2.5.	Diodo de Unión PN. Configuración en abierto. Diodo opera como una fuente de tensión de valor V_{oc}	11
2.6.	Diodo de Unión PN. Ánodo y cátodo conectados mediante un camino resistivo de resistencia variable. Diodo operando como una fuente de corriente variable. . .	12
2.7.	Característica I-V completa del diodo sometido a radiación electromagnética (izquierda) y Zoom en la región fotovoltaica (derecha).	13
2.8.	Diagrama de Bandas de Energía de la Unión PN en (a) Estado de Equilibrio Térmico, (b) con Incidencia de Radiación Electromagnética sobre las Regiones Neutras P y N, y sobre la Región de Carga Espacial en (c) Cortocircuito y (d) en Abierto.	14
2.9.	Diodo de Unión PN. Incidencia de radiación electromagnética sobre las distintas regiones. Se han realizado los cambios de variable $x' = x - x_p$ y $x'' = x - x_n$ para simplificar el análisis.	15
2.10.	Dos Configuraciones para Implementar Diodos Operando en Región Fotovoltaica. (a) Diodo aislado dado por la unión <i>p-well-deep n-well</i> . (b) Diodos <i>p-well-deep n-well</i> y <i>n-diff-p-well</i> dispuestos en paralelo.	28
2.11.	Circuito Equivalente de la Configuración dada en la Figura 2.10(b) Diodos <i>p-well-deep n-well</i> y <i>n-diff-p-well</i> Dispuestos en Paralelo.	28
2.12.	Modelo de Simulación de dos Diodos Paralelos Operando Simultáneamente en la Región Fotovoltaica (I_{pd_2}) y en Directa (I_{pd_1}).	30
2.13.	Esquemático del Fotorreceptor Logarítmico.	31

2.14. Esquemático del Seguidor de Tensión. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{sf} 0,6/0,6, M_f 0,6/0,6. Aplicando una tensión de polarización $V_{bias_{SF}} = 1,38$ V se han copiado correctamente los pulsos de la señal de entrada en la de salida y a su vez, se han aislado los respectivos nodos para evitar que la carga afecte a la señal de entrada y a su transmisión. Nótese que se obtendrá una ganancia menor a la unidad, degradada por el efecto substrato del transistor de driver.	34
2.15. Modelo en Pequeña Señal del Seguidor de Tensión.	36
2.16. Esquemático del Amplificador Diferenciador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$ y valor de capacidades MIMCAPs: M_r 0,24/0,18, M_{gr} 0,24/0,18, M_{dp} 0,9/1, M_{dn} 0,6/2. $C_1 \approx 122$ fF ($C_{11} C_{12}$), $C_2 \approx 6,5$ fF. Usando los parámetros señalados, teóricamente se debe lograr una ganancia de $A_v \approx -19$ en esta parte del diseño.	38
2.17. Esquemático en Pequeña Señal del Amplificador Diferenciador. Donde $C_{2eq} = C_2 + C_{gd_{dp}}$, $g_{ds_{rst}} = g_{ds_{Rpix}} + g_{ds_{GR}}$ y $g_{ds_T} = g_{ds_{dp}} + g_{ds_{dn}}$	40
2.18. Esquemático del Comparador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{pairn} 3/0,7, M_{pairp} 3/0,7, M_{bpair} 1/2, M_{bout} 1/2, M_{cmn} 2/0,7, M_{cmp} 2/0,7, M_{xout} 2/0,35. Con esta parte del diseño podremos detectar las variaciones por encima de un umbral predefinido, generando así los eventos.	44
2.19. Símbolo de los Comparadores.	45
2.20. Modelo en Pequeña Señal del Comparador.	47
2.21. Esquemático de la Lógica AER incluida en el píxel. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{RCON} 0,44/0,18, M_{RCOFF} 0,44/0,18, M_{AR} 0,44/0,18, M_{RRON} 0,44/0,18, M_{RROFF} 0,44/0,18, M_{RC} 0,44/0,18, M_{RR} 0,44/0,18, M_{REF} 1,2/2,2, M_{C_3} 2/2. Usando las dimensiones señaladas, se obtiene una capacidad CMOS $C_3 \approx 32,6$ fF.	49
2.22. (a) Esquemático de nuestro Píxel DVS. (b) Lógica AER incluida en el Píxel. Tendremos un OTA operando como amplificador inversor y otros dos como comparadores. Además, la etapa fotorreceptora será implementada mediante la configuración mencionada y estudiada de dos diodos operando en Región Fotovoltaica dispuestos en paralelo.	51
2.23. Diagrama de Bloques del Píxel DVS. Se presentan las señales en el dominio de Laplace así como las funciones de transferencia de cada bloque.	52
2.24. Diagrama de Bloques del Sensor DVS. Siendo ① la matriz de píxeles, ② el bloque denominado comúnmente “Sender”, ③ el Encoder, y ④ el Arbitrador en las direcciones X e Y.	54
3.1. Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Cortocircuito, $V = 0$ V. Se considera una fotogeneración en $x_{p0} = 3,03 \cdot 10^{-2}$ cm y $x_{n0} = 3,1059 \cdot 10^{-4}$ cm con un ratio $G_L = 10^{17}$ cm^{-3}	59
3.2. Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Circuito Abierto, $V = V_{oc} = 336$ mV. Se considera una fotogeneración en $x_{p0} = 3,03 \cdot 10^{-2}$ cm y $x_{n0} = 3,1059 \cdot 10^{-4}$ cm con un ratio $G_L = 10^{17}$ cm^{-3}	59

3.3. Densidad de Corriente de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Cortocircuito, $V = 0$ V. La densidad de corriente total es $ J_T = J_L = 9,92268 \cdot 10^{-5}$ A \cdot cm $^{-2}$	60
3.4. Densidad de Corriente de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Circuito Abierto, $V = V_{oc} = 336$ mV. La densidad de corriente total es $J_T = J_L - J_S = 3,95901 \cdot 10^{-8} \approx 0$ A \cdot cm $^{-2}$	60
3.5. Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Corta. Configuración en Cortocircuito, $V = 0$ V. Se considera una fotogeneración en $x_{p0} = 3,5029 \cdot 10^{-4}$ cm y $x_{n0} = 3,2012 \cdot 10^{-6}$ cm con un ratio $G_L = 10^{17}$ cm $^{-3}$	61
3.6. Dependencia de la Tensión en Circuito Abierto con la Temperatura. Para $G_L \ll$ (Izq.) y para $G_L \gg$ (Dcha.)	62
3.7. Resultados Experimentales para la Dependencia de la Tensión en Circuito Abierto con la Temperatura. Configuraciones Doble (Rojo) y Simple (Azul) estudiadas.	62
3.8. Resultados Experimentales de la Tensión en Circuito Abierto frente a la Iluminación en Escala Logarítmica. Ambos diodos fueron iluminados de forma simultánea con una fuente de luz blanca, mientras que la temperatura se monitorizó y se mantuvo constante durante el experimento.	63
3.9. Resultados Experimentales obtenidos de la Tensión en Circuito Abierto para diferentes Longitudes de Onda de la Radiación Electromagnética Incidente.	63
3.10. Característica Entrada-Salida del Seguidor de Tensión ante un Barrido en DC a la Entrada entre los Raíles de Polarización, $V_{ocdouble} \in [0, 1,8]$ V.	64
3.11. Diagrama de BODE del Seguidor de Tensión. Se obtiene una ganancia máxima $A_0 \approx -1,71$ dB, un polo en $f_p \approx 251$ kHz y un cero entorno a $f_z \approx 0,1$ GHz.	65
3.12. Comparación del Diagrama de BODE del Seguidor de Tensión para $I_{bias} = 10$ nA y $I_{bias} = 1$ μ A. Se obtiene un incremento del ancho de banda a expensas de una reducción en la ganancia máxima ($A_0 \approx -1,71$ dB a $A_0 \approx -1,81$ dB).	66
3.13. Respuesta Temporal de la Señal de Salida V_{diff} para $C_1 = \{32,4, 121,9655, 162, 324\}$ fF manteniendo la corriente de polarización a $I_{bias} = 50$ nA (Izq.), y para $I_{bias} = \{1$ nA, 50 nA, 1 μ A $\}$ dejando constante el valor de la capacidad nominal $C_1 = 121,9655$ fF (Dcha.).	67
3.14. Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la capacidad C_1	68
3.15. Diagrama de BODE del Amplificador Diferenciador. Se obtiene una ganancia máxima $A_0 \approx 21,6$ dB, dos polos en $f_{p1} \approx 0,04$ Hz y $f_{p2} \approx 144,5$ kHz, y dos ceros, uno en el origen y otro en $f_{z2} \approx 0,1$ GHz.	69
3.16. Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la tensión de polarización $diff$	70
3.17. Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos ($E_{V_{OFF}}$ en este caso) ante una Entrada Rampa. Nótese que el valor umbral se encuentra en azul mientras que la entrada rapa se destaca en rojo. El resto de señales es la salida del comparador en las distintas iteraciones de la simulación.	73
3.18. Histograma del Análisis Estadístico Monte Carlo para Estudiar el Instante Temporal en el que se Generan los Eventos.	73
3.19. Histograma del Análisis Estadístico Monte Carlo para Estudiar el Valor en Tensión de V_{inp} en el Instante Temporal en el que se Generan los Eventos.	74
3.20. Histograma del Análisis Estadístico Monte Carlo para Estudiar el Instante Temporal en el que se Generan los Eventos para el Peor Caso encontrado en el Análisis de Corners, es decir, <i>Slow-Slow</i>	76

3.21. Simulación de Montecarlo para observar el comportamiento de los Comparadores en la Generación de Eventos (Ev_{OFF} en este caso) ante una Entrada de Rampa de orden menor a $3\sigma_V$	77
3.22. Esquema de la Configuración NOR Distribuida para una Columna de Píxeles tras la Generación de un Evento Positivo.	78
3.23. Evolución Temporal de las Señales de Salida de las Primeras Tres Etapas que conforman nuestro Píxel DVS.	79
3.24. Desviación en la Evolución Temporal de las Señales de Salida del Seguidor y el Diferenciador debido a las Limitaciones en Frecuencia de cada Bloque en la Subida (Izq.) y Bajada (Dcha.) de la Señal de Entrada.	79
3.25. Evolución Temporal de las Señales de Salida de las Primeras Tres Etapas que conforman nuestro Píxel DVS ante Variaciones Drásticas en producidas en V_{diff} debido a la Aplicación del Reset tras la Generación de Eventos.	80
3.26. Evolución Temporal de las Señales de Salida de los Diferentes Circuitos que conforma nuestro Píxel DVS y la Consecuente Generación de Eventos.	81
3.27. Señal de Reset “Reset _{pix} ” para una Tensión de Polarización $V_{ref} = 1,35$ V (Derecha) y las consecuentes Variaciones en la Señal de Salida del Diferenciador (Izquierda) tras la Generación de un Evento Positivo Ev_{ON}	82
3.28. Arbitración de las Peticiones y Aplicación del Reset Automático en Distintos Instantes de Tiempo en Consecuencia.	83
3.29. Codificación de las Direcciones de los Ganadores y su Signo correspondiente a la Generación de un Evento Positivo Ev_{ON}	84
3.30. Codificación de las Direcciones de los Ganadores y su Signo correspondiente a la Generación de un Evento Negativo Ev_{OFF}	85
4.1. Layout de los Diodos de un Cluster de 2×2 Píxeles con la Región de Difusión Compartida. Área por cada diodo: $(4,7 \times 10,25) \mu\text{m}^2$. Área total del área fotorreceptora del cluster: $(13,9 \times 25) \mu\text{m}^2$	89
4.2. Esquema de la Implementación Utilizada para la Configuración de dos Diodos dispuestos en Paralelo operando en Región Fotovoltaica. <i>T-well</i> sobre <i>N-well</i> equivalente a capa <i>Deep N-well</i>	90
4.3. Layout del píxel DVS completo. Área total $(12,45 \times 21,5) \mu\text{m}^2$, logrando un <i>Fill Factor</i> del 17,99%	91
4.4. Protección con las Capas de Metal-5 y Metal-6.	91
4.5. Layout de un Cluster de 2×2 Píxeles. Elemento que se repetirá formando matrices de mayor tamaño.	92
4.6. Layout de una Matriz de 64×96 Píxeles.	92
4.7. Layout de la Periferia que Tramita la Información por Filas. Siendo (1) la configuración NOR Distribuida seguido de un <i>buffer</i> , (2) el bloque periférico encargado de la comunicación AER por filas, (3) el $64 : 6$ <i>Encoder</i> y (4) el Arbitrador.	93
4.8. Layout de la Periferia que Tramita la Información por Columnas. Siendo (5) la configuración NOR Distribuida seguido de un <i>buffer</i> , (6) el bloque periférico encargado de la comunicación AER por columnas, (7) el $96 : 8$ <i>Encoder</i> recogiendo el bit de signo en el bit más significativo del bus y (4) el Arbitrador compacto.	94
4.9. Layout del Sensor DVS Completo.	94

Índice de tablas

3.1. Parámetros de Pequeña Señal útiles para la obtención de la Ganancia Máxima del Diferenciador	68
3.2. Comparación entre las Ganancias Teóricas y las obtenidas por Simulación para distintos valores de C_1	69
3.3. Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Monte Carlo.	74
3.4. Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Corners.	75
3.5. Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Corners <i>Slow-Slow</i> y Monte Carlo de <i>mismatch</i>	75
3.6. Resultados Obtenidos para la Latencia de la Periferia, considerando distintas Velocidades de Relajación del Reset Automático.	85
3.7. Consumo Estático de Potencia en las Distintas Etapas que constituyen nuestro Píxel DVS.	86
3.8. Consumo Dinámico de Potencia del Píxel DVS para un Caso Particular.	87
3.9. Comparación de Resultados con el Estado-del-Arte (Píxel DVS).	88

CAPÍTULO 1

Introducción

El concepto “neuromórfico” fue introducido por Carver Mead a finales de 1980. Definió la ingeniería neuromórfica o sistemas neuromórficos como sistemas artificiales que comparten sus principios de organización con el sistema nervioso biológico.

“*The brain is imagination, and that was exciting to me; I wanted to build a chip that could imagine something.*” fue la inspiradora frase de Misha Mahowald, graduada en biología por el Instituto Tecnológico de California (Caltech) en 1985, donde continuó su carrera como PhD en el programa *Computation and Neural Systems* bajo la supervisión del mayor especialista en la integración a muy gran escala (VLSI), el Profesor Carver Mead. Unos años más tarde, Mahowald realizó una tesis que abarcaba la combinación de diversos campos como el de la biología, computación e ingeniería electrónica, publicándola en la revista *Scientific American* en Mayo de 1991 [1], sacando a la luz la famosa *Silicon Retina*. Este trabajo, mostró por primera vez el desafío de reproducir la arquitectura neuronal del ojo, o funciones biológicas de bastones, conos u otras células fotorreceptoras que constituyen nuestra retina, a partir de dispositivos analógicos integrados. Dentro de la brillante carrera de Misha Mahowald cabe destacar su libro “An Analog VLSI System for Stereoscopic Vision” publicado en 1994 [2], donde se investiga por primera vez la interacción entre el medio físico y la computación en sistemas tanto biológicos como VLSI analógicos (aVLSI) sintetizando un sistema neuromórfico funcional en silicio. Estos científicos del Instituto Tecnológico de California fueron los pioneros que abrieron este increíble campo al resto del mundo, siendo los primeros pasos que llevaron al desarrollo de los sensores de visión o de imagen constituidos por píxeles como el que se ha diseñado en este trabajo.

Los primeros sensores de imagen fueron los tubos de cámara de vídeo que aparecieron en los años 30. No obstante, éstos estaban basados en tubos de rayos catódicos, por lo que todavía no se consideraba su implementación en circuitos integrados. De hecho, no fue hasta algunos años después de la invención del transistor MOSFET en 1959 [3], cuando apareció el primer sensor de imagen que utilizaba tecnología MOS en 1970 [4], denominado CCD del inglés “Charge-coupled device”, basado en el uso de condensadores MOS. Al igual que en cualquier rama dentro del mundo MEMS, los sensores de imagen han evolucionado a gran velocidad, llegando a los sensores CMOS, basados en amplificadores MOSFETs, que son los más comercializados desde mediados del año 2000. La principal diferencia con respecto a los CCDs es el hecho de que los CMOS pueden tanto detectar como procesar la imagen en un mismo circuito integrado. Además, tienen un menor coste tanto en potencia como en producción. Los sensores CMOS deben su evolución a la invención de los fotodiodos denominados “pinned photodiode” (PPD), que sabemos que tienen capas adicionales para minimizar la corriente oscura (en inglés *dark current*). También optimizan la profundidad a la que se encuentra la región de Deplexión para mejorar así la absorción de fotones con longitudes de onda cortas. De esta forma, se lograba un bajo ruido y una alta eficiencia cuántica (ratio entre el número de fotones incidentes y el número de cargas recolectadas).

Como ya sabemos, los elementos fotosensibles de un sensor de imagen son los denominados píxeles, acrónimo del inglés *picture element*. Estos están dispuestos formando una matriz cuya dimensión es proporcional a la resolución de la imagen resultante. Al comienzo de la integración de píxeles en los sensores de imagen se utilizaban píxeles que recibían el título de “pasivos” (PPS) debido a que no amplificaban la señal sino que se limitaban a transformar la radiación electromagnética en una señal eléctrica y ésta era detectada directamente por la periferia. Sin embargo, más adelante se desarrollaron los píxeles “activos” (APS, presentado por primera vez en el artículo de Eric R. Fossum [5]), que utilizaban transistores MOSFET para amplificar la señal antes de iniciar la comunicación con el exterior. Tanto los píxeles PPS como los APS eran utilizados en sensores síncronos, cuyo objetivo es realizar una representación fiel a la realidad, buscando una alta simplicidad en la arquitectura del píxel, la maximización del *Fill Factor* (ratio entre el área del diodo y el área del píxel completo) y la minimización del *pitch* (distancia entre el centroide de un píxel con el de sus vecinos), logrando aumentar así la resolución del sensor. No obstante, la contrapartida que presentan este tipo de sensores es la velocidad de operación, puesto que la tasa de muestreo permitida se verá limitada por la velocidad de lectura de los datos de una matriz de grandes dimensiones. Cabe destacar que, a pesar de dicha limitación, este tipo de sensores son comercializados a día de hoy por grandes empresas como Samsung [6] o Sony [7], que alcanzan tasas de muestreo extraordinarias haciendo uso de celdas de memoria donde se almacena la información hasta que ésta es leída mediante señales de reloj de alta frecuencia.

Por otro lado, en paralelo se desarrollaron los sensores asíncronos, adecuados para aplicaciones que requieren altas tasas de captura de datos, amplio rango dinámico, y un procesado previo de la información para simplificar el procesado en las etapas posteriores. Estos tipos de píxeles se diferencian de los convencionales en que, en lugar de medir una señal eléctrica (analógica) que cuantifique el nivel de iluminación, se obtienen a la salida diversas señales digitales que codifican la información que se pretende medir. Dicha codificación suele llevarse a cabo en ancho de pulso o en frecuencia mediante la denominada generación de eventos, predominando de esta forma los sensores basados en eventos. Estos presentan una alta resolución temporal y baja latencia (ambos del orden de μs), un rango dinámico muy alto (140 dB Vs. 60 dB en las cámaras convencionales), y un consumo muy bajo. Como contrapartida, los píxeles que constituyen este tipo de sensores constan de una complejidad y consumo de área significativas.

Con respecto a la lectura de datos en los sensores asíncronos, ésta no fue viable hasta la propuesta de un protocolo de comunicación basado en eventos por Massimo Antonio Sivilotti [8] y su posterior desarrollo por otros autores [2]-[9]-[10]. Dicho protocolo recibió el nombre de Representación de Dirección de Eventos (*Address-Event Representation*, AER) y consiste en la activación de señales de petición como consecuencia de la generación de eventos (por ejemplo, un contraste temporal de iluminación) tanto por filas como por columnas, almacenando en un bus compartido las direcciones tanto vertical como horizontal del píxel activo, siendo finalmente la información procesada por el periférico externo. Destacar además que, el desarrollo de este protocolo de comunicación ha sido tal que es utilizado actualmente por grandes compañías como Samsung [11].

Hoy en día, la mayoría de sensores de visión bio-inspirados utilizan el protocolo de comunicación AER. Las técnicas de diseño de píxeles se han desarrollado con el objetivo de mejorar el comportamiento de los sensores de imagen principalmente, ya que por lo general, han sido multinacionales dedicadas a la producción de éstos los que han incentivado su evolución. De esta forma, en el año 2008 se publicó un artículo de Lichtsteiner et al. [12], en el que aparecía por primera vez el diseño de un píxel DVS (Dynamic Vision Sensor) con la arquitectura en la que nos hemos basado para llevar a cabo nuestro diseño. Dicho trabajo inspiró a la investigación y al desarrollo de este tipo de píxeles como queda reflejado en el artículo presentado por C. Posch et al. [13], donde caben destacar algunas evoluciones del píxel DVS original [14]-[15]-[16]-[17]-[18]-[19]-[20]-[21]. Se llevaron a cabo diversas modificaciones de la arquitectura del píxel DVS original, entre las cuáles destacaron la realizada por C. Posch et al. [22] de un sensor de imagen

asíncrono *time-based* (ATIS), en el que se combinaba la detección de contrastes relativos (DVS convencional) y la medida de la exposición absoluta a nivel de píxel (obsérvese el esquemático de este último en la Figura 1.1, publicada en [22]), y la posterior propuesta de R. Berner et al. [23] para un sensor de visión dinámico y activo (DAVIS), añadiendo la circuitería necesaria para incluir la posibilidad de poder utilizarse como píxel APS. Podemos observar la arquitectura completa del píxel DAVIS en la Figura 1.2, presentada en [23]. No obstante, a pesar de haberse desarrollado distintas alternativas a lo largo de los años, la arquitectura dominante actual en los sensores de visión dinámicos comercializados por grandes compañías como Sony (a través de Prophesee) sigue siendo la del píxel DVS original [12].

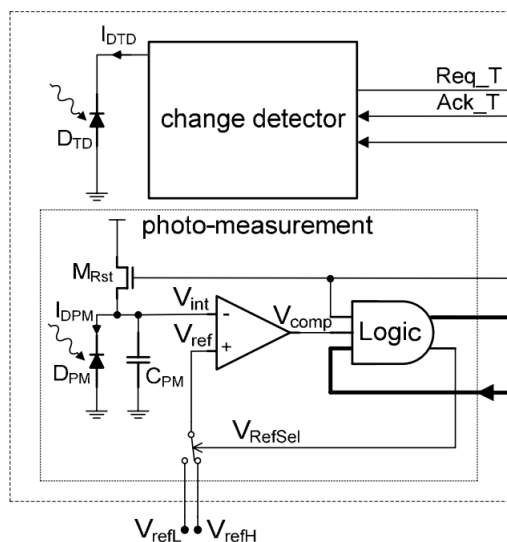


Figura 1.1: Esquemático para la Medición de la Exposición Absoluta a Nivel de Píxel.

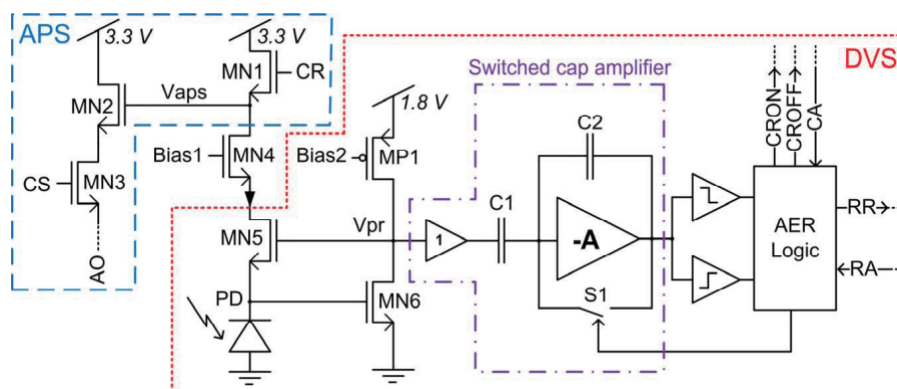


Figura 1.2: Arquitectura del Píxel DAVIS.

Lo más destacable de este tipo de píxeles es el hecho de que son totalmente autónomos, es decir, cada píxel de la matriz cuantifica la señal luminosa local transformándola en una señal eléctrica cuyas variaciones siguen a la anterior, detectando cambios en la intensidad de la radiación electromagnética incidente e informando de los mismos a través de la generación individual de eventos de forma asíncrona mediante el protocolo “*4-phase AE handshaking*”. Así, cuando uno de los píxeles comunica la detección de un cambio suficiente de luminosidad (generación de un evento) a través de una señal de solicitud, nos informará sobre el instante de tiempo y la posición exacta del mismo (*Adress-Event Representation*). Por supuesto, solo se podrá producir un evento en cada píxel al mismo tiempo por lo que podremos compartir

las señales de comunicación con el exterior independientemente del tipo de evento, siendo éste determinado por un bit de signo. Además, al tratarse de comunicación asíncrona, el bus de bits con la información de los eventos generados en la matriz será leído en el exterior siguiendo la organización FIFO (*first-in, first-out*). Cuando la información sea recibida en la periferia, se activarán las señales de confirmación reactivando la lectura del respectivo píxel. Este tipo de diseño, que constituye la base de las cámaras de evento, presentaba una serie de ventajas respecto a las cámaras convencionales: una resolución temporal muy alta y baja latencia (ambos del orden de μs), un rango dinámico muy alto (140 dB Vs. 60 dB en las cámaras convencionales), y un consumo muy bajo.

Aunque el uso de estos sensores de visión estuvo durante años limitado al ámbito académico, el rango de aplicaciones para el que se usan y resultan competitivos ha crecido de forma sustancial. Es por ello, que compañías como Samsung, Sony, IniLabs o Prophesee ya los comercializan con altas expectativas de negocio.

1.1. Motivación y Objetivos del Proyecto

El píxel DVS original presentado por Lichtsteiner et al. [12], tenía varias características de las cuáles, cabe destacar el logro de un rango dinámico superior a 120 dB, un área de $40 \times 40 \mu\text{m}^2$ con un *Fill Factor* del 9,4 %, y un consumo del sensor DVS completo de 23 mW. Sin embargo, la tecnología en el mundo MEMS se ha desarrollado a gran velocidad. Así, con el desarrollo de este trabajo se pretende diseñar un sensor DVS que presente mejores prestaciones que el original. De esta forma, nuestro diseño, basado en el de 2008, presenta una ganancia mucho mayor que éste, menor área y menor consumo de energía. Obteniéndose un rango dinámico superior a 140 dB, un área de $12,45 \times 21,5 \mu\text{m}^2$ con un *Fill Factor* del 18 %, y un consumo estático del sensor DVS completo de 2,02 mW (328,86 nW/píxel). Para ello, se han llevado a cabo una serie de modificaciones con respecto al diseño original, que se estudiarán en detalle en los capítulos posteriores.

A modo de resumen previo, nuestro diseño es un píxel que detecta contrastes temporales de iluminación, lo que se lleva a cabo en tres pasos o etapas principalmente:

- En primer lugar, se presenta una etapa fotorreceptora constituida por diodos operando en Región Fotovoltaica, que convierte los niveles de intensidad luminosa en tensión comprimiendo el rango dinámico mediante una dependencia logarítmica.
- Le sigue un circuito (Amplificador Diferenciador) que calcula la derivada temporal de la salida del anterior, amplificando las variaciones temporales con una ganancia dada por la razón entre las capacidades del circuito.
- Finalmente, hay un bloque que detecta si esta derivada temporal es nula o no. Si no lo es, manda al exterior un evento (coordenadas del píxel en cuestión), indicando que el píxel ha detectado un contraste temporal de iluminación en su posición. Los umbrales de tensión podrán ser modificados variando así la resolución del píxel.

Además, veremos que se utiliza un Seguidor de Tensión con el fin de aislar la señal de salida del diodo en Fotovoltaica de las repentinas variaciones en tensión que se produzcan en el Amplificador Diferenciador, así como una circuitería que llevará a cabo la comunicación asíncrona con la periferia. Podemos observar un esquema de bloques del mismo en la Figura 1.3.

Finalmente, la principal motivación para el desarrollo del trabajo es la gran demanda industrial existente en la actualidad, así como la enorme variedad de aplicaciones futuras que presenta, muchas de las cuales se recogen en el trabajo presentado por G. Gallego et al. [24]. Por

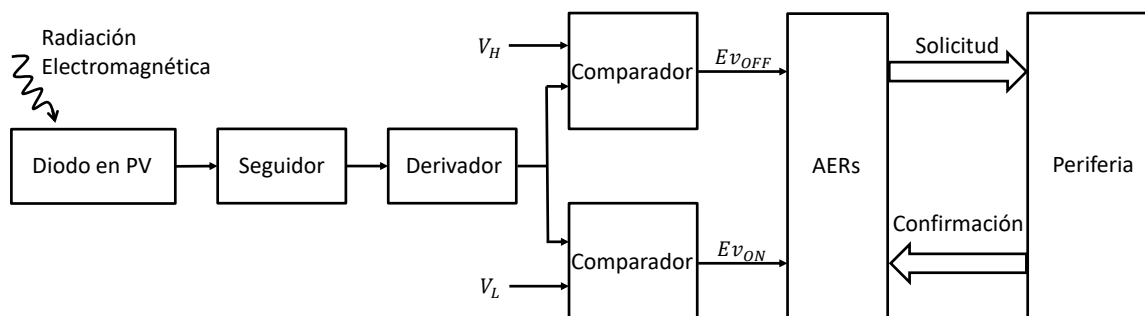


Figura 1.3: Diagrama de Bloques del Sensor DVS Diseñado.

ejemplo, en campos como la robótica, videojuegos, sistemas de navegación, vigilancia, visión en vehículos aéreos, etc. Dentro de las posibles aplicaciones de nuestro diseño cabe destacar que, el uso de diodos operando en Región Fotovoltaica como etapa fotorreceptora, le proporcionará al sensor de imagen la posibilidad de su aplicación en líneas de trabajo compatibles con el *energy harvesting*. Éste, es un campo muy amplio en el que destacan las redes de sensores en entornos IoT (*Internet of Things*), las cuáles priorizan el bajo consumo o la autosuficiencia energética [25]-[26]. Esto se debe a que, a pesar de que la capacidad de las baterías ha incrementado a lo largo de los años, éstas siguen necesitando ser recargadas o reemplazadas regularmente, lo que conlleva una importante limitación en aplicaciones que requieran de múltiples sensores [27]. Por ello, la autosuficiencia energética o el bajo consumo a partir del *energy harvesting* es cada vez más importante para este tipo de aplicaciones [28]-[29]. Nótese además, que la radiación electromagnética es una de las fuentes de energía con mayor densidad de potencia por unidad de área [30], lo que implica que las celdas solares como la utilizada en nuestro diseño son notablemente adecuadas para alcanzar el objetivo mencionado.

CAPÍTULO 2

Análisis de la Arquitectura del Sensor DVS

En este capítulo se presenta un análisis, tanto cualitativo como cuantitativo, de las distintas partes que constituyen nuestro píxel cuyo diagrama de bloques se ha presentado en la Figura 1.3. Para ello, se utilizará el *Modelo de Orden 0* del transistor MOS, así como información adquirida a través de distintos documentos que serán referenciados a lo largo de la sección. Todos los circuitos tendrán una polarización común con un carril positivo a $V_{DDA} = 1,8$ V y un carril negativo conectado a tierra, $V_{SSA} = 0$ V. Por otro lado, cabe destacar que el resto de tensiones de polarización que se presentan, son los valores que se han considerado adecuados para alcanzar los objetivos destacados.

Además, destacar que dentro del análisis cuantitativo será de principal importancia en nuestro caso el análisis en Pequeña Señal, puesto que pretendemos detectar contrastes temporales de iluminación a la mayor velocidad posible, de forma que es necesario conocer la respuesta en frecuencia de cada bloque que constituye el píxel DVS, y en definitiva el comportamiento dinámico del mismo. Así, sabremos qué etapa presenta un menor ancho de banda, y por tanto la que más limita la velocidad de respuesta del sensor.

2.1. Diodo Operando en Región Fotovoltaica

En primer lugar, tal y como se ha mencionado anteriormente, se ha utilizado un diodo operando en región fotovoltaica con el fin de implementar la etapa fotorreceptora del sensor DVS, eliminando así el fotorreceptor logarítmico incluido en trabajos previos [31]-[12]-[24]-[32]-[33]-[34], lo que conllevará una reducción considerable del consumo, tanto de potencia como de área. Sin embargo, esta novedosa configuración presentará una serie de particularidades que, como veremos a lo largo del capítulo, trataremos de afrontar a través de la adaptación de las etapas posteriores.

A continuación, se lleva a cabo un estudio del modo de operación de esta primera etapa, destacando las características más relevantes que conllevarán una serie de ventajas con respecto a la configuración previa. Para ello, se ha requerido del material de apoyo incluido en la bibliografía [35]-[36]-[37].

2.1.1. Diodo Operando en Región Fotovoltaica. Análisis Cualitativo.

El efecto fotovoltaico se define como la generación de una diferencia de potencial en un material expuesto a radiación electromagnética, realizando así una transducción luminosidad-tensión. Se trata de un fenómeno físico-químico que se presenta en la unión PN que constituye

nuestro diodo bajo ciertas condiciones. Con el fin de explicar la aparición de dicho fenómeno, vamos a asumir que la unión ha alcanzado el estado de equilibrio térmico tras la formación de la misma, esto es, contamos con una región neutra tipo P ($-X_P \leq x \leq -x_p$) y otra tipo N ($x_n \leq x \leq X_N$) cuyos portadores mayoritarios son los huecos debido a la implantación previa de iones aceptores y electrones debido a la implantación de iones donadores respectivamente, y una región vacía de portadores denominada zona de deplexión o de carga espacial ($-x_p \leq x \leq x_n$) entre estas. Dicho estado de equilibrio se ilustra en la Figura 2.1 donde, con el objetivo de simplificar el análisis cualitativo, se ha considerado que la implantación de iones se ha llevado a cabo mediante concentraciones de impurezas donadoras y aceptoras del mismo orden ($N_D \sim N_A$), lo que implica, debido a la neutralidad de la carga dentro de la zona de deplexión, que dicha zona se extienda en las regiones P y N en la misma proporción, es decir, $x_n = x_p$.

$$|Q_+| = |Q_-| \Rightarrow qAN_Dx_n = qAN_Ax_p \Rightarrow \frac{x_n}{x_p} = \frac{N_A}{N_D} \approx 1 \Rightarrow x_n = x_p \quad (2.1)$$

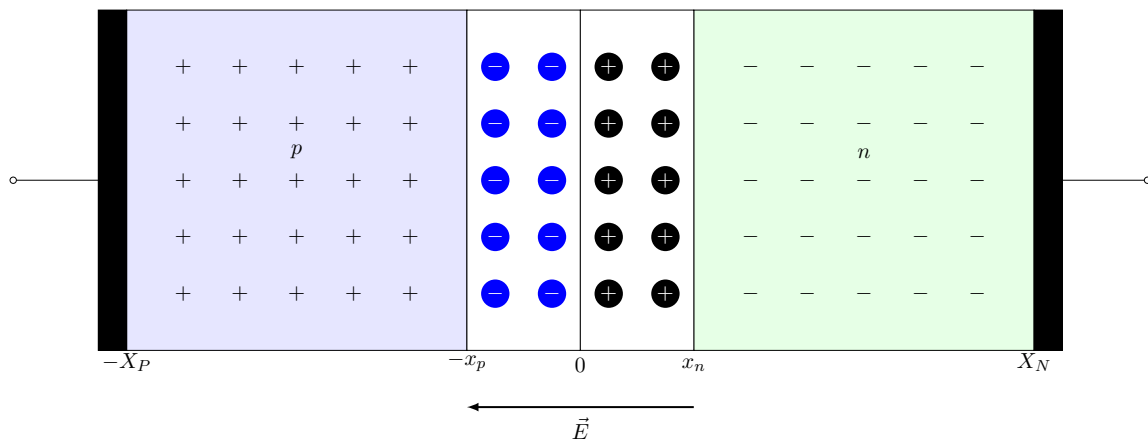


Figura 2.1: Diodo de Unión PN. Estado de equilibrio térmico tras la formación de la unión.

Nótese que el estado de equilibrio térmico se alcanza cuando el campo eléctrico, \vec{E} , generado entre los iones que constituyen la región de carga espacial es suficientemente fuerte como para establecer una corriente de arrastre en dicha zona que contrarreste la corriente de difusión de portadores entre las regiones neutras. A nivel energético, dicho estado de equilibrio térmico se establece cuando los niveles de Fermi de ambas piezas semiconductoras que conforman la unión se alinean. Esto ocurre debido a que el campo eléctrico mencionado produce la curvatura de las bandas de energía, creando así una barrera de potencial (potencial de contacto V_{bi}) que evita la difusión de portadores de una región a otra, tal y como queda reflejado en la Figura 2.8(a).

Entonces, partiendo de este estado de equilibrio, consideremos ahora la incidencia de radiación electromagnética sobre la unión PN. En la Figura 2.2 se contempla dicha incidencia sobre las distintas regiones, ① y ③ sobre las regiones P y N respectivamente, y ② sobre la región de carga espacial.

Cuando un cuanto de luz (fotón) incide sobre una región semiconductoras como las que conforman la unión PN, éste colisiona con un electrón de la banda de valencia de uno de los átomos de *Si* cediéndole toda su energía, lo que provoca la eyección de dicho electrón y su consecuente puesta en libertad, o lo que es lo mismo, el salto de la banda de valencia a la de conducción, siempre y cuando la energía del fotón sea mayor o igual al *band gap* del Silicio. Este proceso se denomina fotogeneración de pares electrón-hueco. No obstante, dicho electrón tenderá rápidamente hacia el estado de menor energía donde la probabilidad de que se produzca una recombinación incrementa exponencialmente con el tiempo, por lo que pasado un cierto periodo temporal denominado tiempo de vida medio, éste electrón se recombinará volviendo a

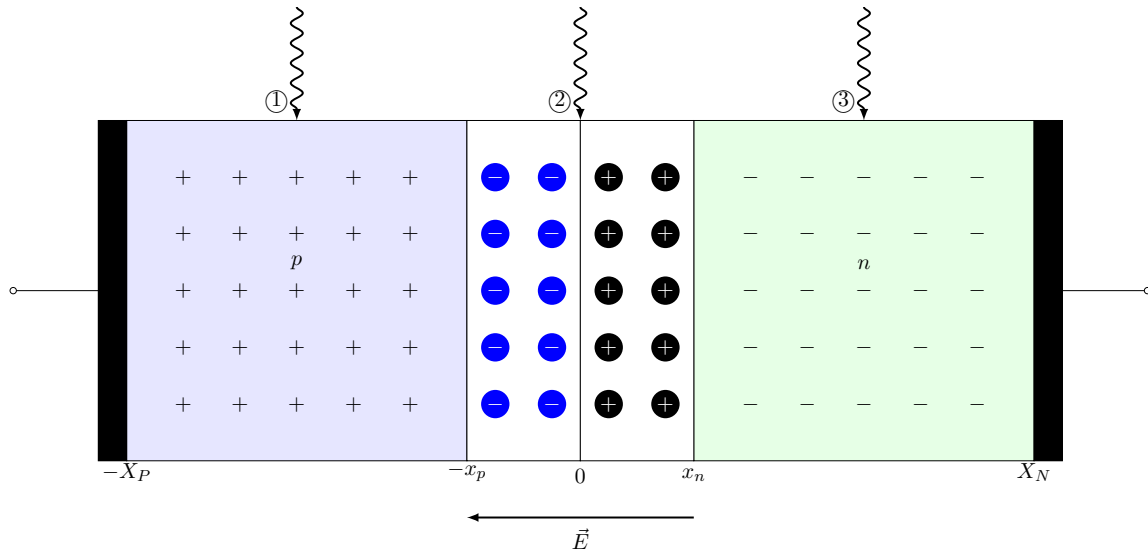


Figura 2.2: Diodo de Unión PN. Incidencia de radiación electromagnética en las distintas regiones que constituyen la unión.

la banda de valencia, desapareciendo así el par generado. Dicha recombinación se realizará o bien mediante la generación de un fotón con una energía igual al *band gap* del Silicio (*radiative recombination*), o bien mediante un conjunto de excitaciones fonónicas con energías inferiores a la banda prohibida (*non-radiative recombination*), o incluso puede llegar a darse como caso excepcional la recombinación *Auger*, basada en la generación de dos excitones a partir de un único fotón. Para que este último proceso sea posible es necesario que el fotón inicial incida con una energía de al menos dos veces el *band gap*, de forma que el electrón que reciba dicha energía sea capaz de ionizar otro electrón transfiriéndole energía suficiente como para que éste pase a la banda de conducción, encontrándose ambos en dicha banda simultáneamente. Nótese que este fenómeno conllevaría una eficiencia cuántica mayor a la unidad.

Este proceso de generación-recombinación ocurrirá con frecuencia en la fotogeneración producida en las regiones neutras P y N (① y ③ en la Figura 2.2), puesto que si un par electrón-hueco es generado a una distancia de la región de deplexión superior a la longitud de difusión del portador minoritario, éste se recombinará antes de alcanzar la interfaz con la región de carga espacial y ser arrastrado hacia la otra región neutra. De esta forma, la fotogeneración de excitones en estas regiones contribuirá a la corriente fotogenerada en el diodo con una eficiencia menor al 100 %, viéndose ésta reducida exponencialmente conforme aumenta la distancia entre el punto donde se produce la fotogeneración del par y la región de carga espacial. En la Figura 2.8(b) se muestra un diagrama de bandas de energía que refleja los dos procesos que pueden darse tras la fotogeneración de pares electrón-hueco por la incidencia de fotones de energía $h\nu$ (④ y ⑥). En el primer caso, tras la fotogeneración del excitón ④, el portador minoritario de la región P (electrón) permanece en la banda de conducción durante un cierto periodo temporal igual al tiempo de vida medio, tras el cuál se recombina ⑤ con un portador mayoritario (hueco) mediante cualquiera de los mecanismos descritos previamente, no contribuyendo de esta forma a la corriente fotogenerada en el diodo. Luego, en el segundo caso vemos cómo tras la incidencia de radiación electromagnética ⑥, el hueco del par fotogenerado (portador minoritario de la región neutra N) alcanza la región de carga espacial antes de recombinarse, viéndose arrastrado por el campo eléctrico de dicha zona hacia la región P ⑦, contribuyendo así a la fotocorriente.

Por otro lado, el proceso seguido tras la fotogeneración dada la incidencia de radiación electromagnética en la región de carga espacial será muy distinto. Cuando se crea un par electrón-hueco dentro de la zona de deplexión, dichos portadores se ven arrastrados instantáneamente

por el campo eléctrico \vec{E} hacia las regiones N y P respectivamente, separando así las partículas que constituyen el excitón fotogenerado, tal y como se ilustra en la Figura 2.3. De esta forma, aparecerá una corriente en el mismo sentido que el campo eléctrico a causa de la fotogeneración, denominada comúnmente fotocorriente. Nótese que la eficiencia con la que la fotogeneración de excitones en la región de carga espacial contribuirá a dicha corriente será del 100 % (se considera una región de deplexión suficientemente estrecha como para que la recombinación en la misma sea despreciable).

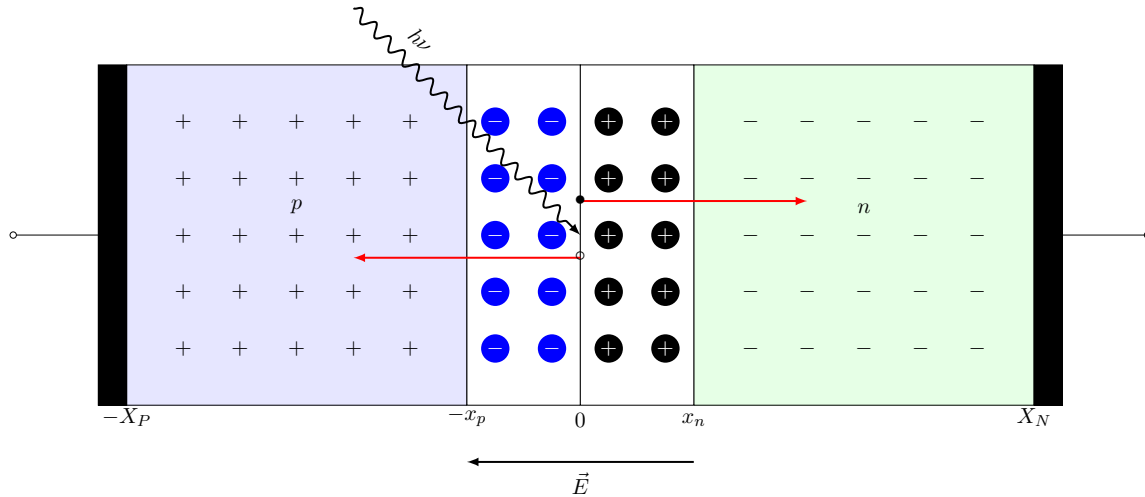


Figura 2.3: Diodo de Unión PN. Incidencia de radiación electromagnética en la región de carga espacial y su consecuente fotogeneración de un par electrón-hueco, el cuál es atraído hacia las regiones neutras debido al campo eléctrico creado por los iones de la zona de deplexión.

En definitiva, tras la incidencia de radiación electromagnética en las distintas regiones que conforman la unión PN, se produce la fotogeneración de pares electrón-hueco que, con una cierta eficiencia dependiente de la región donde se produzca la fotogeneración del excitón, se ven sometidos por el campo eléctrico de la región de carga espacial, formándose un flujo de carga en el sentido del campo, la fotocorriente. Lo que ocurrirá posteriormente con dicha distribución de carga dependerá de la configuración con la que se disponga el dispositivo. Caben destacar dos casos extremos:

- Cortocircuito:** en el caso en el que ánodo y cátodo estén conectados a través de un camino no resistivo, todos los electrones fotogenerados que contribuyen a la fotocorriente circularán por dicho camino, operando así como una fuente de corriente cuya intensidad vendrá dada por el valor máximo que puede adquirir la fotocorriente, $I_{ph}|_{max} = I_{sc}$, tal y como podemos observar en la Figura 2.4. En este caso podemos considerar que el estado de equilibrio térmico no se verá perturbado, presentándose un diagrama de bandas de energía como el ilustrado en la Figura 2.8(c), donde podemos observar cómo tras la incidencia de un fotón con energía $h\nu$ (8) en la región de deplexión se genera un par electrón-hueco que es separado por la influencia del campo eléctrico, generando así la fotocorriente.
- Abierto:** si dejamos los extremos del dispositivo en abierto, la carga fotogenerada resultante no tendrá a donde ir, de forma que se irá acumulando en los extremos del dispositivo, dejando así de ser neutras las regiones P y N. No obstante, el sistema buscará el estado de menor energía de forma que, debido al incremento en la concentración de portadores mayoritarios, la corriente de difusión aumentará con el fin de contrarrestar la fotocorriente, estableciéndose el equilibrio cuando ambas corrientes sean iguales. Sin embargo, en dicho estado de equilibrio, habrá una acumulación de carga en los extremos de la unión y por

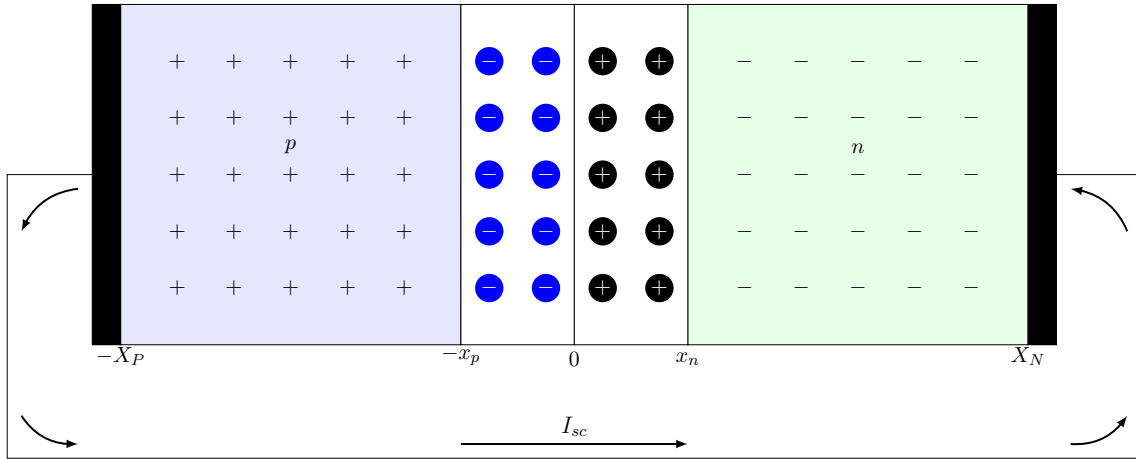


Figura 2.4: Diodo de Unión PN. Configuración en cortocircuito. Diodo opera como una fuente de corriente de valor I_{sc} .

tanto una diferencia de potencial entre ellos (obsérvese la Figura 2.5). Ésta generará un campo eléctrico que se opondrá al ya existente en la región de carga espacial, lo que (considerando una resistividad muy baja en las regiones P y N y por tanto una caída de potencial aproximadamente nula) implicará una reducción de la intensidad del campo eléctrico en la zona de deplexión ($\|\vec{E}_{oc}\| < \|\vec{E}\|$) y como consecuencia de la anchura de la región de carga espacial. A nivel energético, esto conllevará la perturbación del estado de equilibrio térmico, reduciendo la barrera de potencial y por tanto, desalineando los niveles de Fermi (obsérvese el diagrama de bandas de energía incluido en la Figura 2.8(d)). La diferencia entre los pseudo-niveles de Fermi vendrá dada por la caída de tensión entre los terminales V_{oc} , que veremos a continuación que presentará una dependencia logarítmica con la fotocorriente. Dicha dependencia conllevará la compresión del rango dinámico y será explotada en nuestro diseño. Nótese que ésta configuración proporciona la misma funcionalidad que un fotorreceptor logarítmico.

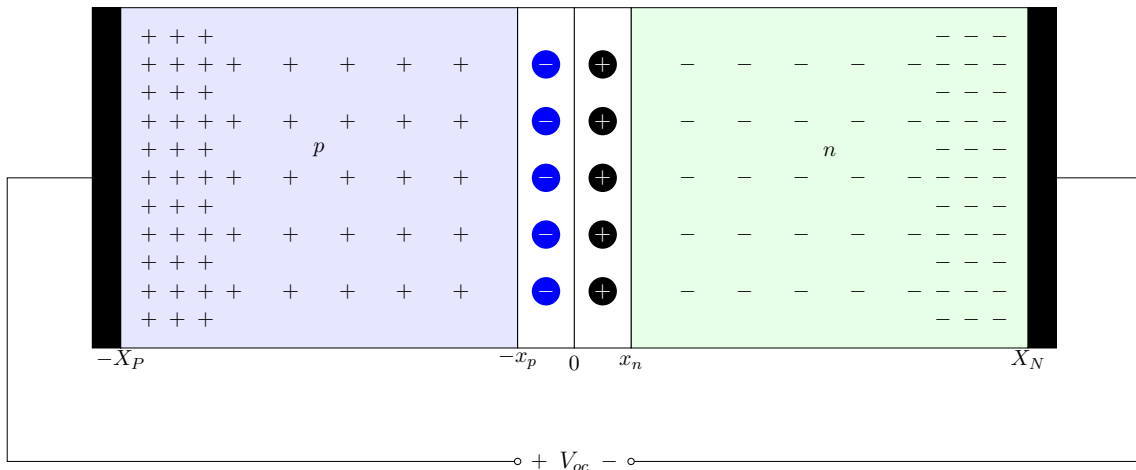


Figura 2.5: Diodo de Unión PN. Configuración en abierto. Diodo opera como una fuente de tensión de valor V_{oc} .

Los casos destacados nos proporcionan los valores máximos de corriente y tensión de la característica I-V del diodo operando en región fotovoltaica, siendo $I_{pd}|_{max} = I_{sc}$ cuando la caída de tensión entre los terminales del dispositivo es nula $V_{pd} = 0$ V, y $V_{pd}|_{max} = V_{oc}$ cuando la

corriente que circula por el dispositivo es nula, $I_{pd} = 0$ A. Ahora, para obtener el resto de la característica podemos considerar que el ánodo y el cátodo se conectan a través de un camino resistivo de resistencia variable, R , tal y como se muestra en la Figura 2.6. De esta forma, cuanto mayor sea la resistencia menor será el flujo de portadores permitido, aumentando así la acumulación de carga en los extremos del dispositivo, obteniendo los casos extremos $I_{pd}|_{max} = I_{sc}$ para $R = 0$ y $V_{pd}|_{max} = V_{oc}$ para $R \rightarrow \infty$. La característica I-V correspondiente a la operación en la región fotovoltaica se muestra en la parte derecha de la Figura 2.7, donde $\{I_{mpp}, V_{mpp}\}$ serán considerados los valores óptimos para los que el dispositivo proporcionará el mayor aporte de potencia al sistema, siendo $P = I_{mpp} \cdot V_{mpp}$ el área destacada en la característica. Nótese que en nuestro caso conectaremos el ánodo a la puerta del transistor de *driver* que constituye el seguidor de tensión, es decir, a un nodo de alta impedancia, por lo que la tensión en dicho nodo será $V = V_{oc}$, obteniendo así una transducción de radiación electromagnética a tensión en una única etapa.

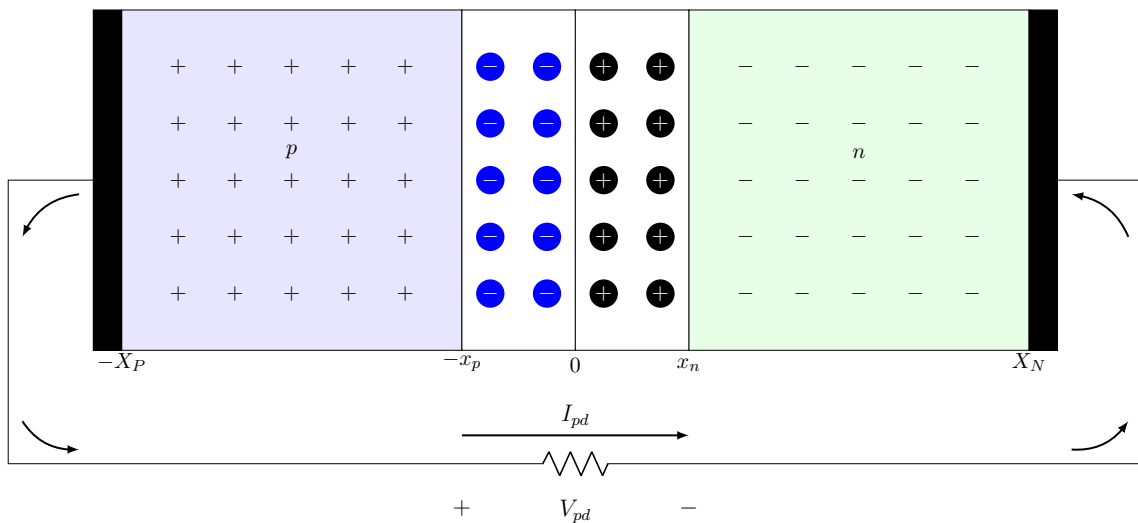


Figura 2.6: Diodo de Unión PN. Ánodo y cátodo conectados mediante un camino resistivo de resistencia variable. Diodo operando como una fuente de corriente variable.

Por último, cabe destacar que el diodo únicamente operará en fotovoltaica dentro del intervalo en tensión $[0, V_{oc}]$. Si polarizamos el dispositivo en inversa, la intensidad del campo eléctrico de la región de carga espacial aumentará, produciéndose un incremento tanto de la anchura de dicha región como de la barrera de potencial entre las zonas neutras. De esta forma, la componente de la corriente que circula por el diodo correspondiente a la difusión de portadores será prácticamente nula, de manera que venga dada únicamente por la corriente fotogenerada, circulando una corriente $I_{pd} \approx I_{sc}$ (será algo mayor debido a que habrá más fotogeneraciones que contribuyan con un 100 % de eficiencia) para un rango en tensión $[V_{br}, 0]$, siendo $V_{br} < 0$ la tensión de ruptura (*breakdown*). Este fenómeno de ruptura se dará cuando la polarización en inversa se realice aplicando un valor de tensión, V_{br} , que incremente la intensidad del campo eléctrico de tal forma que los electrones fotogenerados sean acelerados adquiriendo una velocidad (energía cinética) tal que sean capaces de ionizar y generar múltiples excitones a su paso, produciéndose de esta forma un incremento drástico de corriente.

Por otro lado, si polarizamos en directa el dispositivo con una diferencia de potencial superior a V_{oc} , la intensidad del campo eléctrico disminuirá, reduciendo así la anchura de la región de carga espacial y consecuentemente la magnitud de la fotocorriente. Además, la reducción del campo eléctrico disminuirá la barrera de potencial entre las regiones neutras, incrementando de esta forma la difusión de portadores. Así, la corriente que circulará por el diodo será dominada por la corriente de difusión, es decir, presentará un crecimiento exponencial con la tensión aplicada

entre los terminales, $I_{pd} \propto e^{\frac{V}{nU_T}}$.

En definitiva, podemos observar que ante la incidencia de radiación electromagnética la característica I-V del diodo se somete a un desplazamiento (*offset*) negativo en corriente dado por la fotocorriente, cuya expresión obtendremos en el siguiente apartado. Dicha característica se presenta en la parte izquierda de la Figura 2.7, donde no se muestra la región de ruptura puesto que la región de interés será la correspondiente a la operación en fotovoltaica. Nótese que en dicha figura se ha considerado el sentido positivo de la corriente de cátodo a ánodo, con el fin de mejorar la comprensión y relación con el estudio de las etapas posteriores.

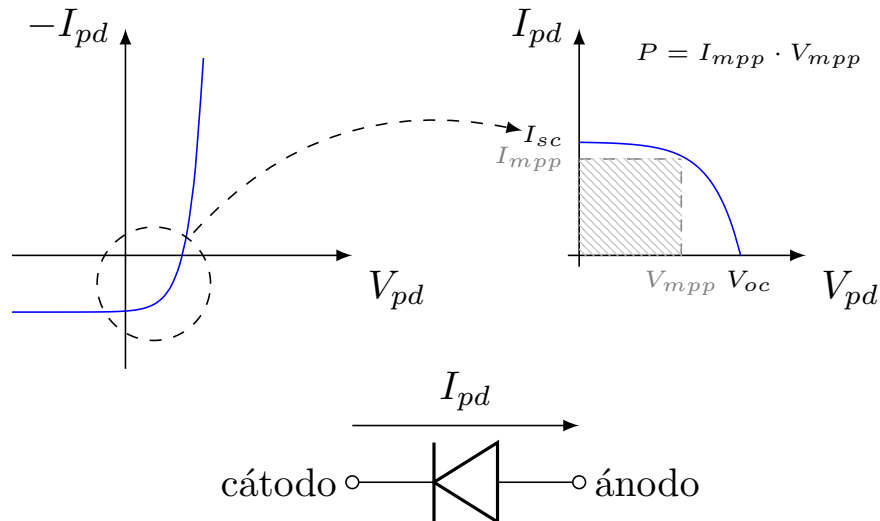


Figura 2.7: Característica I-V completa del diodo sometido a radiación electromagnética (izquierda) y Zoom en la región fotovoltaica (derecha).

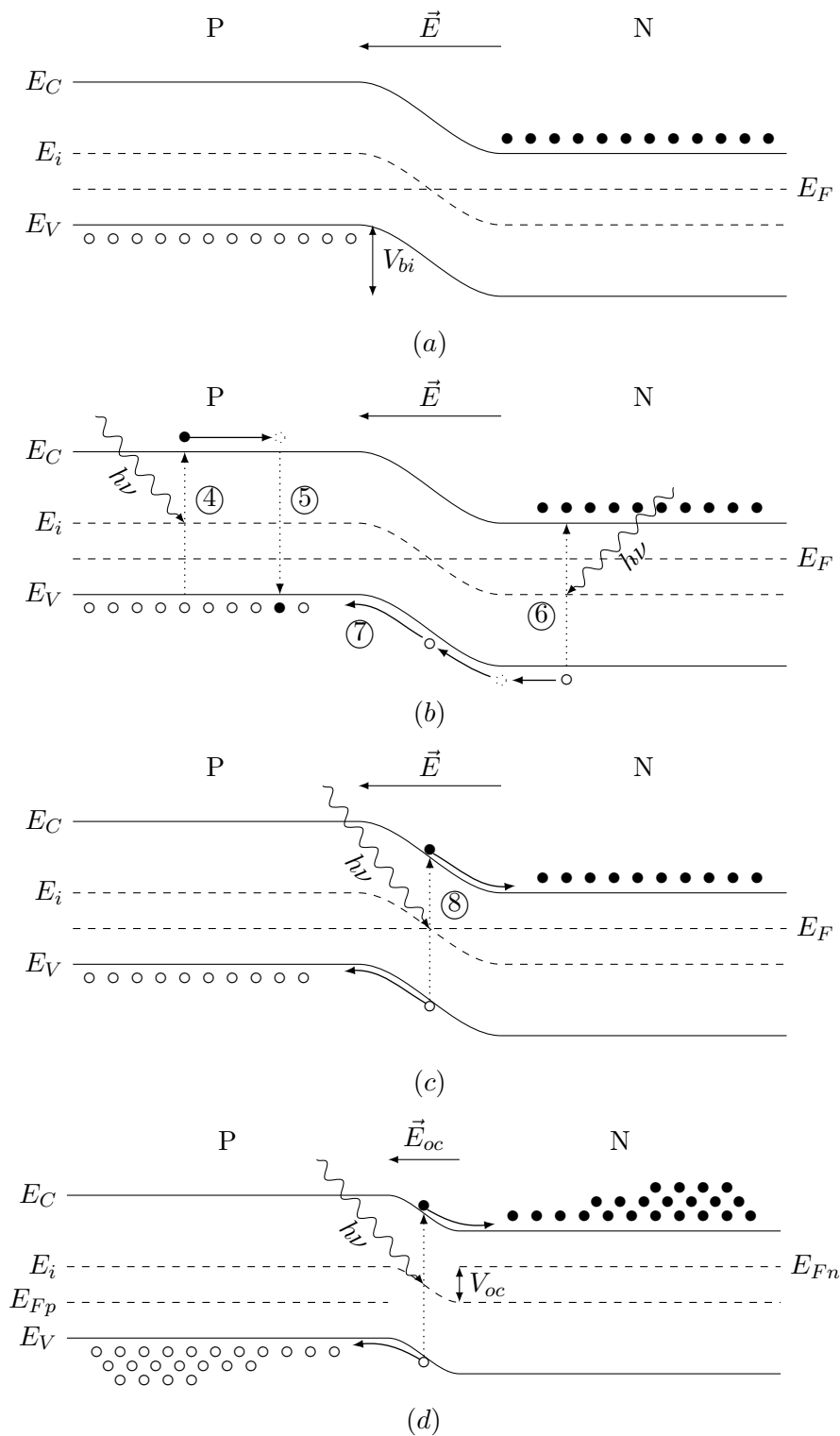


Figura 2.8: Diagrama de Bandas de Energía de la Unión PN en (a) Estado de Equilibrio Térmico, (b) con Incidencia de Radiación Electromagnética sobre las Regiones Neutras P y N, y sobre la Región de Carga Espacial en (c) Cortocircuito y (d) en Abierto.

2.1.2. Diodo Operando en Región Fotovoltaica. Análisis Cuantitativo.

Para llevar a cabo el estudio presentado a continuación, se ha requerido del material de apoyo incluido en la bibliografía [35]-[36]-[37]. Con este análisis se pretende estudiar la evolución espacial de la distribución de portadores minoritarios de un diodo operando en región fotovoltaica tras la incidencia de radiación electromagnética. A partir de dicha evolución se obtendrán resultados tan relevantes como las relaciones que rigen las densidades de corriente de dichos portadores, así como expresiones para los casos extremos mencionados: la corriente en cortocircuito I_{sc} y la tensión en circuito abierto V_{oc} definidos en el apartado anterior.

En primer lugar, con el fin de simplificar el análisis se realizan los cambios de variable $x' = |x| - x_p$ y $x'' = x - x_n$ de forma que desplacemos el origen de coordenadas a los extremos de la región de carga espacial, para estudiar la distribución de portadores minoritarios tras la incidencia de radiación electromagnética en las regiones neutras P y N respectivamente. Se considerará la fotogeneración en las distintas regiones que constituyen la unión PN, creándose pares electrón-hueco tanto en la región de carga espacial como en los puntos arbitrarios $x' = x_{p0}$ y $x'' = x_{n0}$ de las regiones neutras (obsérvese la Figura 2.9, la cual se utilizará como referencia para llevar a cabo el estudio). Los resultados destacados a continuación serán obtenidos inicialmente para un diodo de base corta, es decir, consideraremos que la anchura de las regiones neutras es mucho menor que la longitud de difusión de los portadores minoritarios ($X'_P \ll L_n$ en la región P y $X''_N \ll L_p$ en la N). Nótese que los extremos de las regiones neutras denotados en la Figura 2.9 como X'_P y X''_N , equivalen a las posiciones $x' = X_P - x_p$ y $x'' = X_N - x_n$ respectivamente. Posteriormente, se presentarán estos mismos resultados considerando el caso contrario, en el que las longitudes de difusión de los portadores minoritarios son mucho menores que la anchura de la región neutra correspondiente (realizaremos la aproximación $X'_P, X''_N \rightarrow \infty$), es decir, para un diodo de base larga.

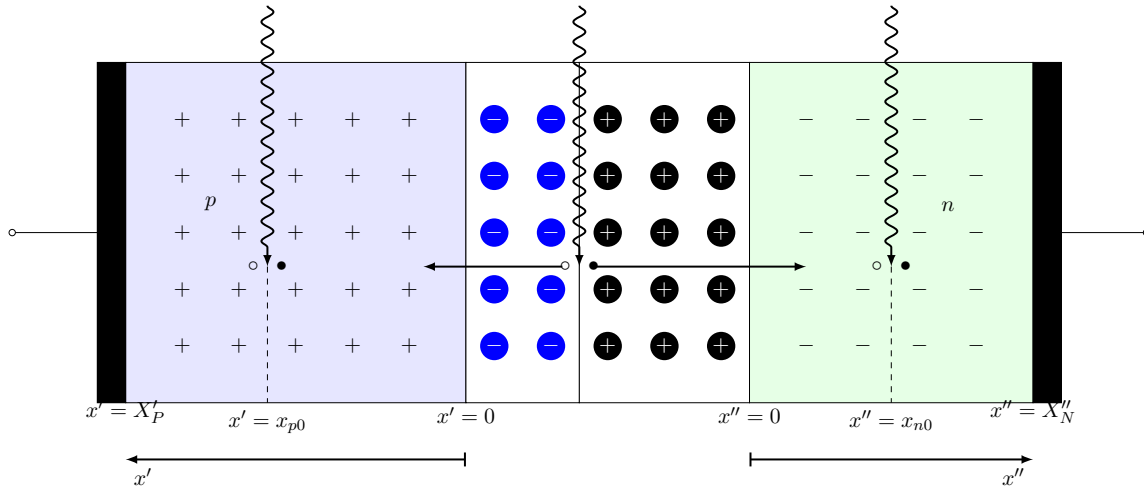


Figura 2.9: Diodo de Unión PN. Incidencia de radiación electromagnética sobre las distintas regiones. Se han realizado los cambios de variable $x' = |x| - x_p$ y $x'' = x - x_n$ para simplificar el análisis.

Entonces, asumiendo que la densidad de corriente de portadores permanecerá constante en la región de carga espacial puesto que la concentración de portadores será nula en dicha zona, buscaremos la expresión que rige la densidad de corriente de los portadores minoritarios en los extremos de la zona de depleción, obteniendo finalmente la densidad de corriente total que circula por el diodo como la suma de las anteriores $J_T = J_n + J_p$. De esta forma, comenzamos con el estudio de la fotogeneración en la región N, donde los huecos son los portadores minoritarios, produciéndose una generación de excitones con un ratio $G_L = G_L \cdot \delta(x' - x_{n0})$. Nótese

que se considera la fotogeneración en un único punto de la región en lugar de considerar una fotogeneración uniforme a lo largo de la misma. Se ha escogido este procedimiento con el fin de ilustrar la eficiencia de la contribución a la fotocorriente mediante fotogeneración en las regiones neutras. En cualquier caso, si uno está interesado en la concentración de portadores minoritarios tras una fotogeneración uniforme, simplemente deberá llevar a cabo la siguiente integral:

$$\begin{aligned} \text{Región Neutra N} &\rightarrow \int_0^{X''_N} p(x'') dx_{n0} \\ \text{Región Neutra P} &\rightarrow \int_0^{X'_P} n(x') dx_{p0} \end{aligned} \quad (2.2)$$

Por otro lado, para alcanzar las expresiones planteadas, simplemente deberemos resolver la ecuación de continuidad distinguiendo entre las regiones $0 < x'' < x_{n0}$ y $x_{n0} < x'' < X''_N$ con condiciones de contorno en $x'' = 0$, $x'' = x_{n0}$ y $x'' = X''_N$. Dichas condiciones de contorno serán:

- $x' = 0$: En los extremos de la región de carga espacial la densidad de portadores minoritarios, huecos en este caso, presentará una dependencia exponencial con la tensión de polarización, V , tal y como se muestra en diversas fuentes bibliográficas, entre ellas destacamos de nuevo [35]:

$$p(x'' = 0) = p_{n0} \cdot e^{\frac{V}{nU_T}} \quad (2.3)$$

Siendo p_{n0} el valor que adquiere la concentración de huecos en $x'' = 0$ para el estado de equilibrio térmico, n el factor de calidad, y $U_T = \frac{kT}{q}$ la tensión térmica, donde k es la constante de Boltzmann, T la temperatura y q la carga del electrón. Nótese que, a pesar de considerar una unión PN no polarizada, se ha incluido la dependencia exponencial con V . Ésta nos será útil para obtener la diferencia de potencial que aparece entre los terminales del diodo cuando éste se ve sometido a radiación electromagnética, ya sea cuando se dispone en circuito abierto (V_{oc}) o con un camino resistivo entre ánodo y cátodo.

- $x'' = x_{n0}$: Entorno a este punto en el que se produce la fotogeneración de excitones, la densidad de huecos deberá ser constante, es decir,

$$p(x'' = x_{n0} + \varepsilon) = p(x'' = x_{n0} - \varepsilon), \quad \varepsilon \rightarrow 0 \quad (2.4)$$

y además, se presentará una discontinuidad en el flujo de portadores minoritarios igual a la tasa de generación G_L ,

$$F(x'' = x_{n0} + \varepsilon) - F(x'' = x_{n0} - \varepsilon) = G_L, \quad \varepsilon \rightarrow 0 \quad (2.5)$$

- $x'' = X''_N$: Este punto se corresponderá siempre con una superficie de separación entre regiones con distinto dopado o incluso con los extremos de la oblea, donde incrementará significativamente la densidad de defectos del cristal. Dicho incremento de defectos como vacantes o intersticiales en la zona, conllevará una reducción considerable del tiempo de vida medio de los portadores minoritarios de la región. De esta forma, podemos considerar la presencia de una fina capa en dicha zona que presenta un nivel de dopado similar a la región neutra, pero con un tiempo de vida medio mucho menor. Así, la condición de contorno será:

$$p(x'' = X''_N) = \tilde{p} \approx p_{n0} \quad (2.6)$$

Partiendo entonces de la ecuación de continuidad dada para los huecos dentro de la región neutra

N (análisis unidimensional),

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \cdot \frac{\partial J_p}{\partial x''} - U \quad (2.7)$$

y llevando acabo las siguientes aproximaciones:

- Baja inyección de portadores, $U = \frac{p'}{\tau_p}$
- Estado estacionario, $\frac{\partial p}{\partial t} = 0$, $J_p = J_n$.
- Campo eléctrico externo nulo,

$$J_p = -q \left(D_p \vec{\nabla} p - \mu_p p \vec{\xi} \right) = -q D_p \frac{\partial p}{\partial x''} \quad (2.8)$$

Obtenemos la siguiente ecuación diferencial de segundo orden:

$$D_p \frac{\partial^2 p}{\partial x''^2} - \frac{p'}{\tau_p} = 0 \quad \Rightarrow \quad D_p \frac{\partial^2 p}{\partial x''^2} - \frac{p}{\tau_p} = -\frac{p_{n0}}{\tau_p} \quad (2.9)$$

$$\uparrow$$

$$p = p_{n0} + p'$$

Siendo D_p y τ_p el coeficiente de difusión y el tiempo de vida medio de los portadores minoritarios respectivamente. Dicha ecuación diferencial se resolverá por partes, obteniendo la solución de la homogénea, $p^{(h)}(x'')$, y la solución particular, $p^{(p)}(x'')$, por separado. Comenzamos así por la homogénea:

$$D_p \cdot r^2 - \frac{1}{\tau_p} = 0 \quad \Rightarrow \quad r = \pm \frac{1}{\sqrt{D_p \tau_p}} = \pm \frac{1}{L_p} \quad (2.10)$$

Donde $L_p = \sqrt{D_p \tau_p}$ es la longitud de difusión de los huecos dentro de la región neutra N. Siendo la solución de la homogénea:

$$p^{(h)}(x'') = A \cdot e^{-\frac{x''}{L_p}} + B \cdot e^{\frac{x''}{L_p}} \quad (2.11)$$

Y, para la particular,

$$p^{(p)}(x'') = p_{n0} \quad (2.12)$$

Así, la solución de la ecuación diferencial completa y en definitiva, la concentración de portadores minoritarios será:

$$p(x'') = p^{(h)}(x'') + p^{(p)} = A \cdot e^{-\frac{x''}{L_p}} + B \cdot e^{\frac{x''}{L_p}} + p_{n0} \quad (2.13)$$

Luego, a partir de la densidad de portadores, teniendo en cuenta que el flujo de huecos será proporcional a la variación espacial de la concentración de portadores minoritarios, podemos obtener fácilmente dicho flujo como:

$$F(x'') = -D_p \frac{\partial p(x'')}{\partial x''} = \frac{D_p}{L_p} \cdot \left[A \cdot e^{-\frac{x''}{L_p}} - B \cdot e^{\frac{x''}{L_p}} \right] \quad (2.14)$$

Ahora, diferenciando entre las regiones (1) $0 < x'' < x_{n0}$ y (2) $x_{n0} < x'' < X''_N$, de forma que tenemos $p_1(x'')$ y $F_1(x'')$ con las constantes A_1 y B_1 , y $p_2(x'')$ y $F_2(x'')$ con las constantes A_2 y B_2 respectivamente, aplicamos las condiciones de contorno anteriores:

- $\underline{x'' = 0}$

$$A_1 + B_1 = p_{n0} \cdot \left(e^{\frac{V}{nU_T}} - 1 \right) \Rightarrow B_1 = p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) - A_1 \quad (2.15)$$

- $\underline{x'' = X''_N}$

$$A_2 e^{-\frac{X''_N}{L_p}} + B_2 e^{\frac{X''_N}{L_p}} = \tilde{p} - p_{n0} \quad (2.16)$$

- $\underline{x'' = x_{n0}}$

$$\begin{cases} (A_2 - A_1) e^{-\frac{x_{n0}}{L_p}} + (B_2 - B_1) e^{\frac{x_{n0}}{L_p}} = 0 \\ (A_2 - A_1) e^{-\frac{x_{n0}}{L_p}} - (B_2 - B_1) e^{\frac{x_{n0}}{L_p}} = \frac{L_p}{D_p} G_L \end{cases}$$

Sumando y restando las ecuaciones del sistema y despejando las constantes A_2 y B_2 obtenemos:

$$A_2 = A_1 + \frac{L_p}{2D_p} G_L e^{\frac{x_{n0}}{L_p}} \quad (2.17)$$

$$B_2 = B_1 - \frac{L_p}{2D_p} G_L e^{-\frac{x_{n0}}{L_p}} \quad (2.18)$$

Entonces, sustituyendo A_2 y B_2 en (2.16), nos queda:

$$\begin{aligned} A_1 e^{-\frac{X''_N}{L_p}} + B_1 e^{\frac{X''_N}{L_p}} &= -\frac{L_p}{2D_p} G_L \left[e^{\frac{x_{n0}-X''_N}{L_p}} - e^{-\frac{x_{n0}-X''_N}{L_p}} \right] + \tilde{p} - p_{n0} \Rightarrow (2.15) \Rightarrow \\ \Rightarrow A_1 \left(e^{-\frac{X''_N}{L_p}} - e^{\frac{X''_N}{L_p}} \right) + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{X''_N}{L_p}} &= \frac{L_p}{2D_p} G_L \left[e^{\frac{X''_N-x_{n0}}{L_p}} - e^{-\frac{X''_N-x_{n0}}{L_p}} \right] + \tilde{p} - p_{n0} \Rightarrow \\ \Rightarrow -2A_1 \sinh \left(\frac{X''_N}{L_p} \right) + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{X''_N}{L_p}} &= \frac{L_p}{D_p} G_L \sinh \left(\frac{X''_N-x_{n0}}{L_p} \right) + \tilde{p} - p_{n0} \end{aligned}$$

Nótese que se ha utilizado la relación $\sinh(x) = \frac{e^x - e^{-x}}{2}$ para simplificar la expresión. Ahora, despejando la constante A_1 ,

$$A_1 = \frac{1}{2 \sinh \left(\frac{X''_N}{L_p} \right)} \left[p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{X''_N}{L_p}} - \frac{L_p}{D_p} G_L \sinh \left(\frac{X''_N - x_{n0}}{L_p} \right) - (\tilde{p} - p_{n0}) \right] \quad (2.19)$$

A continuación, una vez tenemos la constante A_1 , podemos calcular la concentración de portadores minoritarios, así como el flujo de los mismos. Comenzamos con la concentración de huecos en la región $0 \leq x'' \leq x_{n0}$:

$$\begin{aligned} p_1(x'') &= A_1 e^{-\frac{x''}{L_p}} + B_1 e^{\frac{x''}{L_p}} + p_{n0} = -A_1 \left(e^{\frac{x''}{L_p}} - e^{-\frac{x''}{L_p}} \right) + p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} = \\ &= -2A_1 \sinh \left(\frac{x''}{L_p} \right) + p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} \end{aligned}$$

Obteniendo finalmente la concentración de portadores minoritarios de la región N en las proximidades de la región de carga espacial ($0 < x'' < x_{n0}$):

$$p_1(x'') = \frac{\sinh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[\frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) + \tilde{p} - p_{n0} - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} \right] +$$

$$+ p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} \quad (2.20)$$

De forma análoga, para obtener la concentración de portadores minoritarios en la región $x_{n0} \leq x'' \leq x''_N$, partimos de:

$$p_2(x'') = A_2 e^{-\frac{x''}{L_p}} + B_2 e^{\frac{x''}{L_p}} + p_{n0} \quad (2.21)$$

Sustituyendo las expresiones previas (2.17) y (2.18),

$$p_2(x'') = A_1 e^{-\frac{x''}{L_p}} + \frac{L_p}{2D_p} G_L e^{\frac{x_{n0}}{L_p}} e^{-\frac{x''}{L_p}} + B_1 e^{\frac{x''}{L_p}} - \frac{L_p}{2D_p} G_L e^{-\frac{x_{n0}}{L_p}} e^{\frac{x''}{L_p}} + p_{n0} \quad (2.22)$$

Donde, sustituyendo de nuevo (2.15),

$$p_2(x'') = A_1 e^{-\frac{x''}{L_p}} + \frac{L_p}{2D_p} G_L e^{\frac{x_{n0}}{L_p}} e^{-\frac{x''}{L_p}} - A_1 e^{\frac{x''}{L_p}} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} -$$

$$- \frac{L_p}{2D_p} G_L e^{-\frac{x_{n0}}{L_p}} e^{\frac{x''}{L_p}} + p_{n0} \quad (2.23)$$

Finalmente, sustituyendo el valor de la constante A_1 ya conocido (2.19), obtenemos la siguiente expresión para la concentración de los portadores minoritarios en la región más alejada de la zona de depleción ($x_{n0} \leq x'' \leq x''_N$):

$$p_2(x'') = \frac{\sinh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[\frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) + \tilde{p} - p_{n0} - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} \right] +$$

$$+ \frac{L_p}{D_p} G_L \sinh\left(\frac{x_{n0} - x''}{L_p}\right) + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} + p_{n0} \quad (2.24)$$

En definitiva, la concentración de portadores minoritarios tras la incidencia de radiación electromagnética en un punto x_{n0} de la región neutra N, viene dada como:

$$p(x'') = \begin{cases} \frac{\sinh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[\frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} \right] + \\ + p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} & , 0 < x'' < x_{n0} \\ \\ \frac{\sinh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[\frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} \right] + \\ + \frac{L_p}{D_p} G_L \sinh\left(\frac{x_{n0} - x''}{L_p}\right) + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} + p_{n0} & , x_{n0} < x'' < x''_N \end{cases} \quad (2.25)$$

Nótese que se ha escogido la concentración de portadores minoritarios en la superficie igual a

la concentración en equilibrio térmico, $\tilde{p} = p_{n0}$. A continuación, para obtener el flujo podemos tanto derivar la expresión anterior como sustituir las constantes obtenidas en la expresión (2.14). De esta forma, el flujo de los portadores minoritarios en la región neutra N vendrá dado como:

$$F(x'') = \begin{cases} \frac{D_p}{L_p} \left\{ \frac{\cosh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} - \frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) \right] - \right. \\ \left. - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} \right\} & , 0 < x'' < x_{n0} \\ \\ \frac{D_p}{L_p} \left\{ \frac{\cosh\left(\frac{x''}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} \left[p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''_N}{L_p}} - \frac{L_p}{D_p} G_L \sinh\left(\frac{x''_N - x_{n0}}{L_p}\right) \right] + \right. \\ \left. + \frac{L_p}{D_p} G_L \cosh\left(\frac{x_{n0} - x''}{L_p}\right) - p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x''}{L_p}} \right\} & , x_{n0} < x'' < x''_N \end{cases} \quad (2.26)$$

Finalmente, el flujo en $x'' = 0$ nos proporciona la densidad de corriente de los huecos en la región de carga espacial, y en definitiva en el diodo:

$$J_p = \coth\left(\frac{x''_N}{L_p}\right) q \frac{D_p}{L_p} p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) - \frac{\sinh\left(\frac{x''_N - x_{n0}}{L_p}\right)}{\sinh\left(\frac{x''_N}{L_p}\right)} q G_L \quad (2.27)$$

Como podemos observar, ésta viene dada por un primer término que refleja la corriente de difusión térmica en un diodo no iluminado, y un segundo término que representa la contribución de la incidencia de radiación electromagnética sobre el mismo.

Por otro lado, tras un procedimiento análogo para los portadores minoritarios (electrones) de la región neutra P, obtenemos los siguientes resultados:

$$n(x') = \begin{cases} \frac{\sinh\left(\frac{x'}{L_n}\right)}{\sinh\left(\frac{x'_P}{L_n}\right)} \left[\frac{L_n}{D_n} G_L \sinh\left(\frac{x'_P - x_{p0}}{L_n}\right) - n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'_P}{L_n}} \right] + \\ + n_{p0} + n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'}{L_n}} & , 0 < x' < x_{p0} \\ \\ \frac{\sinh\left(\frac{x'}{L_n}\right)}{\sinh\left(\frac{x'_P}{L_n}\right)} \left[\frac{L_n}{D_n} G_L \sinh\left(\frac{x'_P - x_{p0}}{L_n}\right) - n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'_P}{L_n}} \right] + \\ + \frac{L_n}{D_n} G_L \sinh\left(\frac{x_{p0} - x'}{L_n}\right) + n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'}{L_n}} + n_{p0} & , x_{p0} < x' < x'_P \end{cases} \quad (2.28)$$

$$F(x') = \begin{cases} \frac{D_n}{L_n} \left\{ \frac{\cosh\left(\frac{x'}{L_n}\right)}{\sinh\left(\frac{X'_P}{L_n}\right)} \left[n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{X'_P}{L_n}} - \frac{L_n}{D_n} G_L \sinh\left(\frac{X'_P - x_{p0}}{L_n}\right) \right] - \right. \\ \left. - n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'}{L_n}} \right\} & , 0 < x' < x_{p0} \\ \\ \frac{D_n}{L_n} \left\{ \frac{\cosh\left(\frac{x'}{L_n}\right)}{\sinh\left(\frac{X'_P}{L_n}\right)} \left[n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{X'_P}{L_n}} - \frac{L_n}{D_n} G_L \sinh\left(\frac{X'_P - x_{p0}}{L_n}\right) \right] + \right. \\ \left. + \frac{L_n}{D_n} G_L \cosh\left(\frac{x_{p0} - x'}{L_n}\right) - n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{\frac{x'}{L_n}} \right\} & , x_{p0} < x' < X'_P \end{cases} \quad (2.29)$$

Siendo ahora el flujo en $x' = 0$ la densidad de corriente de los electrones en la región de carga espacial, y en definitiva en el diodo:

$$J_n = \coth\left(\frac{X'_P}{L_n}\right) q \frac{D_n}{L_n} n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) - \frac{\sinh\left(\frac{X'_P - x_{p0}}{L_n}\right)}{\sinh\left(\frac{X'_P}{L_n}\right)} q G_L \quad (2.30)$$

Así, la densidad de corriente total que circula por el diodo viene dada como:

$$J_T = J_n + J_p + J_{scr} = q \left[\coth\left(\frac{X'_P}{L_n}\right) \frac{D_n n_{p0}}{L_n} + \coth\left(\frac{X''_N}{L_p}\right) \frac{D_p p_{n0}}{L_p} \right] \left(e^{\frac{V}{nU_T}} - 1 \right) - \\ - q G_L \left[\frac{\sinh\left(\frac{X'_P - x_{p0}}{L_n}\right)}{\sinh\left(\frac{X'_P}{L_n}\right)} + \frac{\sinh\left(\frac{X''_N - x_{n0}}{L_p}\right)}{\sinh\left(\frac{X''_N}{L_p}\right)} + d \right] - q \frac{n_i}{\tau_g} (d - d_0) \quad (2.31)$$

Nótese que la corriente que circula por la región de carga espacial se verá afectada tanto por la fotogeneración, G_L , como la generación térmica, $G_{th} = \frac{n_i}{\tau_g}$. Por ello, sumamos la siguiente corriente a la total:

$$J_{scr} = -q G_L d - q G_{th} (d - d_0) \quad (2.32)$$

Donde el término $(d - d_0)$ indica la variación de la anchura de la región de carga espacial con respecto a la que tiene ésta en el estado de equilibrio térmico, siendo ésta última:

$$d_0 = \sqrt{\frac{2\varepsilon V_{bi} (N_A + N_D)}{q N_A N_D}} \quad (2.33)$$

Nótese que dicho término, $(d - d_0)$, multiplicado a la tasa de generación térmica constituye la denominada “*Volume Current Density*”,

$$J_v = -q G_{th} (d - d_0) = -q G_{th} \sqrt{\frac{2\varepsilon (N_A + N_D)}{q N_A N_D}} \left(\sqrt{V_{bi} - V} - \sqrt{V_{bi}} \right) \quad (2.34)$$

que se define como la densidad de corriente generada en la región de carga espacial debido a la generación térmica de excitones en función de la tensión de polarización aplicada.

Por otro lado, si integramos la contribución de la radiación electromagnética a la densidad

de corriente total debida a la fotogeneración dada en las regiones neutras, tenemos:

$$J_L = -qG_L \left[\int_0^{X'_P} \frac{\sinh\left(\frac{X'_P - x_{p0}}{L_n}\right)}{\sinh\left(\frac{X'_P}{L_n}\right)} dx_{p0} + \int_0^{X''_N} \frac{\sinh\left(\frac{X''_N - x_{n0}}{L_p}\right)}{\sinh\left(\frac{X''_N}{L_p}\right)} dx_{n0} + d \right] = \quad (2.35)$$

$$= -qG_L \left[L_n \tanh\left(\frac{X'_P}{2L_n}\right) + L_p \tanh\left(\frac{X''_N}{2L_p}\right) + d \right]$$

Obteniendo finalmente,

$$J_T = q \underbrace{\left[\coth\left(\frac{X'_P}{L_n}\right) \frac{D_n n_{p0}}{L_n} + \coth\left(\frac{X''_N}{L_p}\right) \frac{D_p p_{n0}}{L_p} \right]}_{J_S} \left(e^{\frac{V}{nU_T}} - 1 \right) - \quad (2.36)$$

$$\underbrace{-qG_L \left[L_n \tanh\left(\frac{X'_P}{2L_n}\right) + L_p \tanh\left(\frac{X''_N}{2L_p}\right) + d \right]}_{J_L} -$$

$$\underbrace{-q \frac{n_i}{\tau_g} (d - d_0)}_{J_V}$$

Ahora, en circuito abierto $J_T = 0$, y considerando por simplicidad que la variación de la anchura de la región de carga espacial es despreciable, $d \approx d_0$ (y por tanto $J_V \approx 0$), nos queda:

$$0 = J_S \left(e^{\frac{V_{oc}}{nU_T}} - 1 \right) + J_L \quad \Rightarrow \quad \ln \left[\frac{|J_L|}{J_S} + 1 \right] = \frac{V_{oc}}{nU_T} \quad (2.37)$$

Obteniendo finalmente:

$$V_{oc} = nU_T \ln \left[1 + \frac{G_L \left[\tanh\left(\frac{X'_P}{2L_n}\right) \sqrt{D_n \tau_n} + \tanh\left(\frac{X''_N}{2L_p}\right) \sqrt{D_p \tau_p} + d_0 \right]}{\coth\left(\frac{X'_P}{L_n}\right) n_{p0} \sqrt{\frac{D_n}{\tau_n}} + \coth\left(\frac{X''_N}{L_p}\right) p_{n0} \sqrt{\frac{D_p}{\tau_p}}} \right] \quad (2.38)$$

Donde vemos que, efectivamente, la tensión en circuito abierto depende logarítmicamente de la densidad de corriente fotogenerada, llevando a cabo la compresión del rango dinámico y la transducción luminosidad-tensión en la misma etapa. Además, depende de la densidad de corriente de difusión, función de las dimensiones del diodo, temperatura y perfiles de dopado de la unión PN.

Por último, para obtener la densidad de corriente en circuito cerrado, J_{sc} , simplemente debemos considerar $V = 0$ V, y obtenemos:

$$J_{sc} = J_L = -qG_L \left[L_n \tanh\left(\frac{X'_P}{2L_n}\right) + L_p \tanh\left(\frac{X''_N}{2L_p}\right) + d_0 \right] \quad (2.39)$$

Nótese que para obtener este último resultado se ha mantenido la aproximación $d = d_0$. Cabe destacar que dicha aproximación es considerablemente buena, teniendo en cuenta que para una variación drástica del nivel de iluminación desde la oscuridad inferior a 10 lx hasta los 10^5 lx alcanzados con la luz solar al medio día, equivalente a un incremento de la tensión en abierto de $\Delta V_{oc} = 500$ mV, la variación de la anchura es de 425,5 nm, mientras que en el estado de equilibrio térmico su valor es $d_0 = 974,02$ nm para unos perfiles de dopado $N_A = 10^{15}$ y $N_D = 5 \cdot 10^{17}$ át·cm⁻³. Es decir, la máxima excursión en tensión conllevará una reducción de la anchura de

la región de carga espacial a aproximadamente la mitad de su valor en el estado de equilibrio térmico.

A continuación, para obtener estos mismos resultados en el caso de un diodo de base larga, simplemente debemos aplicar el límite $X'_P, X''_N \rightarrow \infty$. De esta forma, se obtienen los siguientes resultados:

- **Concentración de Portadores Minoritarios:** electrones y huecos en las regiones neutras P y N respectivamente.

$$n(x') = \begin{cases} n_{p0} + n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x'}{L_n}} + \frac{G_L L_n}{D_n} e^{-\frac{x_{p0}}{L_n}} \sinh\left(\frac{x'}{L_n}\right), & 0 < x' < x_{p0} \\ n_{p0} + n_{p0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x'}{L_n}} + \frac{G_L L_n}{D_n} \sinh\left(\frac{x_{p0}}{L_n}\right) e^{-\frac{x'}{L_n}}, & x_{p0} < x' < \infty \end{cases} \quad (2.40)$$

$$p(x'') = \begin{cases} p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x''}{L_p}} + \frac{G_L L_p}{D_p} e^{-\frac{x_{n0}}{L_p}} \sinh\left(\frac{x''}{L_p}\right), & 0 < x'' < x_{n0} \\ p_{n0} + p_{n0} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x''}{L_p}} + \frac{G_L L_p}{D_p} \sinh\left(\frac{x_{n0}}{L_p}\right) e^{-\frac{x''}{L_p}}, & x_{n0} < x'' < \infty \end{cases} \quad (2.41)$$

- **Flujo de Portadores Minoritarios:** electrones y huecos en las regiones neutras P y N respectivamente.

$$F(x') = \begin{cases} \frac{D_n n_{p0}}{L_n} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x'}{L_n}} - G_L e^{-\frac{x_{p0}}{L_n}} \cosh\left(\frac{x'}{L_n}\right), & 0 < x' < x_{p0} \\ \frac{D_n n_{p0}}{L_n} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x'}{L_n}} + G_L \sinh\left(\frac{x_{p0}}{L_n}\right) e^{-\frac{x'}{L_n}}, & x_{p0} < x' < \infty \end{cases} \quad (2.42)$$

$$F(x'') = \begin{cases} \frac{D_p p_{n0}}{L_p} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x''}{L_p}} - G_L e^{-\frac{x_{n0}}{L_p}} \cosh\left(\frac{x''}{L_p}\right), & 0 < x'' < x_{n0} \\ \frac{D_p p_{n0}}{L_p} \left(e^{\frac{V}{nU_T}} - 1 \right) e^{-\frac{x''}{L_p}} + G_L \sinh\left(\frac{x_{n0}}{L_p}\right) e^{-\frac{x''}{L_p}}, & x_{n0} < x'' < \infty \end{cases} \quad (2.43)$$

- **Densidad de Corriente de Portadores Minoritarios:** electrones y huecos en las regiones neutras P y N respectivamente.

$$J_n = q \cdot F(x' = 0) = q \cdot \frac{D_n n_{p0}}{L_n} \left(e^{\frac{V}{nU_T}} - 1 \right) - q G_L e^{-\frac{x_{p0}}{L_n}} \quad (2.44)$$

$$J_p = q \cdot F(x'' = 0) = q \cdot \frac{D_p p_{n0}}{L_p} \left(e^{\frac{V}{nU_T}} - 1 \right) - q G_L e^{-\frac{x_{n0}}{L_p}} \quad (2.45)$$

- **Densidad de Corriente Total en el Diodo:**

$$J_T = q \underbrace{\left[\frac{D_n n_{p0}}{L_n} + \frac{D_p p_{n0}}{L_p} \right]}_{J_S} \left(e^{\frac{V}{nU_T}} - 1 \right) \underbrace{- q G_{th} (d - d_0)}_{J_V} \underbrace{- q G_L (L_n + L_p + d)}_{J_L} \quad (2.46)$$

J_{diode}

▪ **Tensión en Circuito Abierto:**

$$V_{oc} = nU_T \ln \left[1 + \frac{G_L (\sqrt{D_n \tau_n} + \sqrt{D_p \tau_p} + d_0)}{n_{p0} \sqrt{\frac{D_n}{\tau_n}} + p_{n0} \sqrt{\frac{D_p}{\tau_p}}} \right] \quad (2.47)$$

▪ **Corriente en Cortocircuito:**

$$J_{sc} = J_L = -qG_L (L_n + L_p + d_0) \quad (2.48)$$

Entre los resultados obtenidos, caben destacar una serie de diferencias que presenta la aproximación de diodo de base larga frente al de base corta obtenido previamente.

En primer lugar, podemos observar que la densidad de corriente neta (J_T) que circula por la unión PN dada para el diodo de base corta (2.36) presenta un incremento de la corriente de difusión regido por el factor $\coth\left(\frac{X_i}{L_j}\right)$, respecto a la expresión obtenida para un diodo de base larga (2.46). Dicho incremento se debe a la presencia de una mayor concentración de portadores minoritarios en los extremos de las regiones neutras, puesto que al ser la anchura de estas regiones mucho menor que la longitud de difusión de dichos portadores, estos llegarán a los extremos sin recombinarse. Por otro lado, comparando ahora el término correspondiente a la densidad de corriente fotogenerada, vemos que ésta decrece en la configuración de base corta por un factor $\tanh\left(\frac{X_i}{2L_j}\right)$. Dicho decremento se debe a que la contribución de la fotogeneración de portadores minoritarios a la fotocorriente deberá ser nula en los extremos del diodo, de forma que haya una menor contribución por la fotogeneración en las regiones neutras en un diodo de base corta que en uno de base larga. Esto puede apreciarse perfectamente en las expresiones obtenidas para las densidades de corriente de portadores minoritarios en las regiones neutras, donde vemos que la eficiencia con la que la fotogeneración de excitones en dichas regiones contribuye a la corriente fotogenerada difiere entre ambas configuraciones. En el caso de un diodo de base larga (2.44)-(2.45) podemos observar cómo la eficiencia disminuye exponencialmente con la distancia a la región de carga espacial ($\varepsilon_{LB} = e^{-\frac{x_{i0}}{L_j}}$), siendo nula para $x_{i0} \rightarrow \infty$ mientras que en el caso del diodo de base corta (2.27)-(2.30) dicha eficiencia viene dada por $\varepsilon_{SB} = \frac{\sinh\left(\frac{X_i - x_{i0}}{L_j}\right)}{\sinh\left(\frac{X_i}{L_j}\right)}$, siendo nula para $x_{i0} = X_i$. La explicación a este fenómeno es que en los extremos del dispositivo tengamos una región con una concentración de dopado similar pero con un tiempo de vida medio mucho menor debido al aumento significativo de la densidad de defectos en dicha zona, de forma que todo excitón fotogenerado en los extremos del dispositivo se recombine. En definitiva, cuando se trata de un diodo de base corta, la densidad de corriente de difusión de portadores minoritarios aumenta ($J_S \uparrow$), mientras que la fotogenerada disminuye ($J_L \downarrow$) con respecto al resultado obtenido para un diodo de base larga. Nótese que dichas discrepancias conllevan además una reducción tanto de la tensión en circuito abierto como de la corriente en cortocircuito, por lo que el aporte de potencia se verá degradado cuanto menor sea la anchura de las regiones neutras que constituyen la unión, siempre y cuando la tensión de polarización externa sea nula.

Finalmente, se realiza un estudio de la dependencia de la tensión de circuito abierto con la temperatura, $V_{oc}(T)$. Se trata de un análisis muy complejo por lo que se hará uso de distintas aproximaciones. Para ello, vamos a partir de la expresión obtenida para un diodo de base corta (2.38), en la que ya se ha supuesto que la variación en la anchura de la región de carga espacial es aproximadamente despreciable. Nótese que dicha aproximación ya está distorsionando significativamente el análisis de la dependencia con la temperatura, puesto que se cancela la densidad de corriente volumétrica, la cual presenta una dependencia directa con la temperatura a través

de la generación térmica de excitones, siendo $G_{th} \propto n_i^2(T)$.

Entonces, partiendo de:

$$V_{oc} = n \frac{kT}{q} \ln \left(1 + \frac{|J_L|}{J_S} \right) = n \frac{kT}{q} [\ln(|J_L| + J_S) - \ln(J_S)] \quad (2.49)$$

Siendo J_L y J_S las densidades de corriente fotogenerada y de difusión respectivamente,

$$|J_L| = qG_L \left[\tanh \left(\frac{X'_P}{2L_n} \right) \sqrt{D_n \tau_n} + \tanh \left(\frac{X''_N}{2L_p} \right) \sqrt{D_p \tau_p} + d_0 \right] \quad (2.50)$$

$$J_S = q \left[\coth \left(\frac{X'_P}{L_n} \right) n_{p0} \sqrt{\frac{D_n}{\tau_n}} + \coth \left(\frac{X''_N}{L_p} \right) p_{n0} \sqrt{\frac{D_p}{\tau_p}} \right] \quad (2.51)$$

Nótese que aparecen varios términos que presentan una dependencia con la temperatura:

- Coeficiente de Difusión, $D_i = \frac{kT}{q} \mu_i$, presentando a su vez la movilidad una dependencia con la temperatura, siendo $\mu \propto T^{\frac{3}{2}}$ para bajas temperaturas (domina la dispersión por impurezas ionizadas) y $\mu \propto T^{-\frac{3}{2}}$ para altas (domina la dispersión por átomos de la red).
- Tiempo de Vida Medio, $\tau_i \propto \frac{1}{n_i^2}$, siendo la densidad de portadores en el semiconductor intrínseco:

$$n_i(T) = \sqrt{N_V N_C e^{-\frac{E_g}{kT}}} = \sqrt{4 \left(\frac{2\pi kT}{h^2} \right)^3 (m_n^* m_p^*)^{\frac{3}{2}} e^{-\frac{E_g}{kT}}} \quad (2.52)$$

donde N_V y N_C son las densidades de estados efectivos de energía en las bandas de valencia y conducción respectivamente, y m_n^* y m_p^* son la masa efectiva del electrón y del hueco en el sistema. Nótese que estas masas efectivas vendrán dadas por la inversa de la derivada segunda de la energía con respecto al momento, dependiendo de la dirección de éste y por tanto de la orientación de la red cristalina, de forma que no serán definidas en este trabajo dado que se salen fuera del objeto de estudio.

- Portadores Minoritarios en Estado de Equilibrio Térmico, siendo en ambos casos proporcionales al cuadrado de la densidad de portadores en el semiconductor intrínseco, p_{n0} , $n_{p0} \propto n_i^2$.

Ahora, con el fin de simplificar el análisis, vamos a considerar que la región tipo N se ha dopado mediante la implantación de una concentración de impurezas mucho mayor que la región tipo P, es decir, $N_D \gg N_A$, siendo por tanto $n_{p0} \gg p_{n0}$ y $\tau_n \gg \tau_p$. De esta forma, las densidades de corriente que rigen V_{oc} , quedan como:

$$|J_L| \approx qG_L \left[\tanh \left(\frac{X'_P}{2L_n} \right) \sqrt{D_n \tau_n} + d_0 \right] \quad (2.53)$$

$$J_S \approx q \coth \left(\frac{X'_P}{L_n} \right) n_{p0} \sqrt{\frac{D_n}{\tau_n}} \quad (2.54)$$

Entonces, calculando ahora los términos de la expresión (2.49) por separado, tenemos:

$$\begin{aligned} \ln(|J_L| + J_S) &= \frac{1}{2} \left\{ \ln \left[\frac{kT}{q} \mu(T) \right] - \ln [n_i^2(T)] \right\} + \\ &+ \ln \left\{ G_L \left[\tanh \left(\frac{X'_P n_i(T)}{\sqrt{\frac{4kT}{q} \mu(T)}} \right) + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right] + \coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) n_i^4(T) \right\} \end{aligned} \quad (2.55)$$

$$\ln(J_S) = \frac{1}{2} \left\{ \ln \left[\frac{kT}{q} \mu(T) \right] + \ln [n_i^2(T)] \right\} + \ln \left[\frac{n_i^2(T)}{N_A} \right] + \ln \left[\coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) \right] \quad (2.56)$$

De esta forma, la resta entre ambos términos se reduce a:

$$\begin{aligned} \ln(|J_L| + J_S) - \ln(J_S) &= \ln(N_A) - 2 \ln [n_i^2(T)] - \ln \left[\coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) \right] + \\ &+ \ln \left\{ G_L \left[\tanh \left(\frac{X'_P n_i(T)}{\sqrt{\frac{4kT}{q} \mu(T)}} \right) + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right] + \coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) n_i^4(T) \right\} \end{aligned} \quad (2.57)$$

Ahora, teniendo en cuenta que la concentración de portadores en un semiconductor intrínseco viene dada por la expresión previa (2.52), el logaritmo del cuadrado será:

$$\ln(n_i^2) = Cte + 3 \ln(T) - \frac{E_g}{kT} \quad (2.58)$$

Y, considerando que la movilidad de portadores viene dada como:

$$\mu(T) = \begin{cases} \mu_n T^{\frac{3}{2}}, & T \ll \\ \mu_n T^{-\frac{3}{2}}, & T \gg \end{cases} \quad (2.59)$$

la resta anterior queda:

$$\begin{aligned} \ln(|J_L| + J_S) - \ln(J_S) &= Cte' - 6 \ln(T) + 2 \frac{E_g}{kT} - \ln \left[\coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) \right] + \\ &+ \ln \left\{ G_L \left[\tanh \left(\frac{X'_P n_i(T)}{\sqrt{\frac{4kT}{q} \mu(T)}} \right) + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right] + \coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \mu(T)}} \right) n_i^4(T) \right\} \end{aligned} \quad (2.60)$$

Siendo la constante Cte' :

$$Cte' = \ln(N_A) - 2 \ln \left[4 \left(\frac{2\pi k}{h^2} \right)^3 (m_n^* m_p^*)^{\frac{3}{2}} \right] \quad (2.61)$$

De esta forma, la tensión en circuito abierto para un diodo de base corta vendrá dada por la

siguiente expresión:

$$V_{oc} = \begin{cases} n \frac{kT}{q} \left\{ Cte' - 6 \ln(T) + 2 \frac{E_g}{kT} - \ln \left[\coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{5}{2}} \mu_n} \right) \right] + \right. \\ \left. + \ln \left\{ G_L \left[\tanh \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{5}{2}} \mu_n} \right) + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \frac{5}{2}} \mu_n} \right] + \coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{5}{2}} \mu_n} \right) n_i^4(T) \right\} \right\}, T \ll \\ \\ n \frac{kT}{q} \left\{ Cte' - 6 \ln(T) + 2 \frac{E_g}{kT} - \ln \left[\coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{1}{2}} \mu_n} \right) \right] + \right. \\ \left. + \ln \left\{ G_L \left[\tanh \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{1}{2}} \mu_n} \right) + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \frac{1}{2}} \mu_n} \right] + \coth \left(\frac{X'_P n_i(T)}{\sqrt{\frac{kT}{q} \frac{1}{2}} \mu_n} \right) n_i^4(T) \right\} \right\}, T \gg \end{cases} \quad (2.62)$$

Donde podemos observar que la dependencia de dicho voltaje con la temperatura es muy compleja, incluso asumiendo ciertas aproximaciones. No obstante, mediante simulaciones observaremos que el comportamiento dominante para un amplio rango de temperaturas es lineal.

De nuevo, aplicando el límite $X'_P \rightarrow \infty$, obtenemos este mismo resultado para el diodo de base larga:

$$V_{oc} = \begin{cases} n \frac{kT}{q} \left\{ Cte' - 6 \ln(T) + 2 \frac{E_g}{kT} + \ln \left\{ G_L \left[1 + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \frac{5}{2}} \mu_n} \right] + n_i^4(T) \right\} \right\}, T \ll \\ \\ n \frac{kT}{q} \left\{ Cte' - 6 \ln(T) + 2 \frac{E_g}{kT} + \ln \left\{ G_L \left[1 + \frac{d_0 n_i(T)}{\sqrt{\frac{kT}{q} \frac{1}{2}} \mu_n} \right] + n_i^4(T) \right\} \right\}, T \gg \end{cases} \quad (2.63)$$

Donde vemos que se simplifica notablemente la expresión.

Cabe destacar que se han realizado una serie de simulaciones a partir de los perfiles de dopado proporcionados por la tecnología con la que se ha llevado a cabo la implementación del diseño presentado en este trabajo. Los resultados de estas simulaciones se encuentran en el Capítulo 3, junto con distintos resultados experimentales obtenidos en trabajos previos [38]-[39].

2.1.3. Configuración Implementada.

Respecto a la implementación de esta primera etapa, existen distintas configuraciones ya estudiadas y discutidas en trabajos previos. Entre ellos, cabe destacar el artículo de R. Gómez-Merchán et al. [38] publicado en 2020, en el que nos hemos basado para realizar este primer bloque. En él, se lleva a cabo una comparación entre dos configuraciones distintas, destacando las ventajas e inconvenientes que presentan una respecto a la otra. Las configuraciones discutidas se muestran en la Figura 2.10, donde podemos observar sus implementaciones físicas, reflejando (a) la estructura de un único diodo aislado (D_1) formado por las capas *p-well-deep n-well*, y (b) este último en paralelo con el dado por la unión *n-diff-p-well* (D_2). Nótese que las capacidades que aparecen en la figura reflejan los parásitos capacitivos de las uniones mencionadas.

En la sección previa se ha estudiado el comportamiento de un único diodo operando en región fotovoltaica, obteniendo la tensión en circuito abierto (2.38)-(2.47) para los casos de

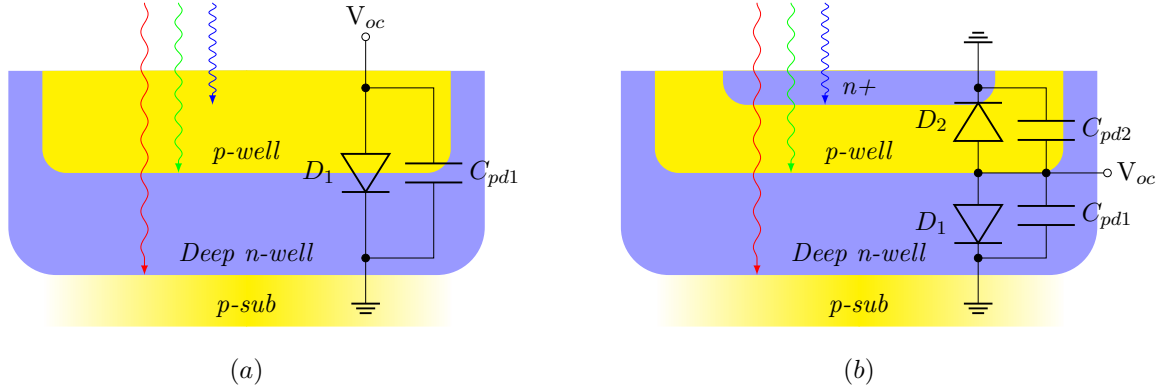


Figura 2.10: Dos Configuraciones para Implementar Diodos Operando en Región Fotovoltaica. (a) Diodo aislado dado por la unión *p-well–deep n-well*. (b) Diodos *p-well–deep n-well* y *n-diff–p-well* dispuestos en paralelo.

base corta y base larga respectivamente. Partiendo de dichas expresiones, podemos obtener la tensión de circuito abierto de la configuración de dos diodos dispuestos en paralelo. Para ello, debemos tener en cuenta que, tanto las dimensiones, perfiles de dopado, así como la eficiencia cuántica no serán iguales para ambos diodos, por lo que las densidades de corriente que rigen las tensiones de circuito abierto de cada diodo por separado serán distintas ($J_{S1} \neq J_{S2}$ y $J_{L1} \neq J_{L2}$). Además, cada uno de ellos presentará picos de sensibilidad para distintas longitudes de onda de la radiación electromagnética incidente, puesto que las regiones de carga espacial de dichas uniones PN se encuentran a distintas profundidades. Así, teniendo en cuenta la configuración en paralelo, las densidades de corriente netas que circulan por cada diodo se sumarán (obsérvese el circuito equivalente proporcionado en la Figura 2.11), obteniendo:

$$J_{pd_{double}} = J_{L1} - J_{S1} \left(e^{\frac{V_1}{n_1 U_T}} - 1 \right) + J_{L2} - J_{S2} \left(e^{\frac{V_2}{n_2 U_T}} - 1 \right) \quad (2.64)$$

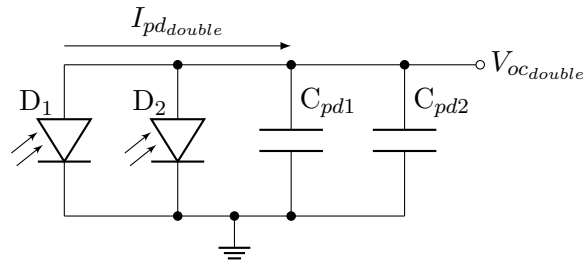


Figura 2.11: Circuito Equivalente de la Configuración dada en la Figura 2.10(b) Diodos *p-well–deep n-well* y *n-diff–p-well* Dispuestos en Paralelo.

Nótese que volvemos a considerar para ambos diodos que la densidad de corriente volumétrica es nula debido a que la variación dada en al anchura de la región de carga espacial correspondiente es prácticamente despreciable. De esta forma, para $J_{pd_{double}} = 0$, ambas uniones alcanzan la tensión de circuito abierto $V_1 = V_2 = V_{oc_{double}}$, obteniéndose finalmente:

$$V_{oc_{double}} = nU_T \ln \left(1 + \frac{J_{L1}}{J_{S1}} \frac{1 + \frac{J_{L2}}{J_{L1}}}{1 + \frac{J_{S2}}{J_{S1}}} \right) \quad (2.65)$$

Donde se ha considerado que ambos diodos presentan el mismo factor de calidad $n_1 = n_2 = n$. Entonces, comparando esta última expresión con la dada para un diodo de base larga (2.47), vemos que con la configuración doble se alcanza una mayor tensión en circuito abierto siempre y cuando se cumpla la siguiente condición entre los ratios de las densidades de las corrientes de difusión y las fotogeneradas en ambos diodos:

$$V_{oc_{double}} > V_{oc_{single}} \iff \frac{J_{L_2}}{J_{L_1}} > \frac{J_{S_2}}{J_{S_1}} \quad (2.66)$$

Donde vemos que para optimizar la tensión en circuito abierto deberemos maximizar la densidad de corriente fotogenerada en la región de carga espacial del diodo D_2 con respecto a la fotogenerada en D_1 ($J_{L_2} \gg J_{L_1}$), mientras minimizamos la densidad de corriente de difusión de la unión n -diff- p -well frente a la de p -well- $deep$ n -well ($J_{S_2} \ll J_{S_1}$).

Por un lado, sabemos que la fotocorriente dependerá de la radiación electromagnética incidente, maximizándose J_{L_2} para longitudes de onda cortas (límite superior del espectro visible).

Por otro lado, asumiendo un perfil de dopado similar para ambas uniones, y teniendo en cuenta la implementación física mostrada en la Figura 2.10(b), podemos concluir que la corriente de difusión en D_1 será mayor que la dada en D_2 ya que el área del primero será mayor que la de éste último, siendo $J_{S_2}/J_{S_1} < 1$. Dicha dependencia con el área también será presentada por las fotocorrientes dadas en ambas uniones, siendo $J_{L_2}/J_{L_1} < 1 \sim J_{S_2}/J_{S_1}$, y por tanto presentando ambos diodos aproximadamente el mismo valor de tensión en circuito abierto, $V_{oc_1} \approx V_{oc_2}$. Nótese que esto ocurrirá únicamente cuando la radiación electromagnética incidente se encuentre dentro de una ventana del espectro tal que se lleve a cabo la fotogeneración de excitones en las regiones de carga espacial de ambas uniones con el mismo ratio ($G_{L_1} \approx G_{L_2}$). En caso contrario, las discrepancias entre las corrientes de ambos diodos, conllevará una diferencia entre los valores de las tensiones de circuito abierto de ambas uniones por separado. Teniendo en cuenta que la corriente de difusión de D_1 es mayor que la de D_2 , es directo deducir a través de la expresión (2.47), que $V_{oc_2} > V_{oc_1}$. De esta forma, cuando la radiación electromagnética incida sobre ambas regiones de carga espacial con longitudes de onda cortas, comenzará la fotogeneración de excitones con distintos ratios ($G_{L_1} < G_{L_2}$) y por tanto la generación de la fotocorriente en ambas uniones, siendo $J_{L_2} > J_{L_1}$. Así, tal y como se ha explicado en las secciones previas, la corriente de difusión también aumentará con el fin de alcanzar el estado de menor energía, que se dará cuando la corriente de difusión y la fotogenerada se contrarresten entre ellas. En dicho instante, se alcanzará la tensión de circuito abierto. Esto sucederá primero para D_1 , pero como D_2 sigue buscando dicho estado de equilibrio, la tensión (compartida al estar dispuestos en paralelo) seguirá aumentando hasta alcanzar la tensión de circuito abierto de D_2 , y por tanto se igualen las corrientes dentro de dicha unión. No obstante, a medida que aumente la tensión por encima de V_{oc_1} , la anchura de la región de deplexión de D_1 disminuirá, aumentando de esta forma la difusión de portadores y por tanto haciéndose la corriente de difusión mayor que la fotogenerada, saliendo del estado de equilibrio y comenzando su operación en directa. Así, aparecerá una corriente neta negativa que comenzará a descargar la capacidad parásita, de forma que D_2 tampoco se encuentre en equilibrio y también haya una corriente neta (en este caso dominada por la fotocorriente). Por ello, tendremos dos corrientes circulando en sentido contrario y por tanto se alcanzará el equilibrio cuando ambas corrientes sean iguales, obteniéndose un valor en tensión entre V_{oc_1} y V_{oc_2} . Este comportamiento se puede visualizar perfectamente en la gráfica presentada en la Figura 2.12, donde se alcanza el estado de equilibrio mencionado para una corriente $I_{pd_2} = -I_{pd_1} = I_{eq}$.

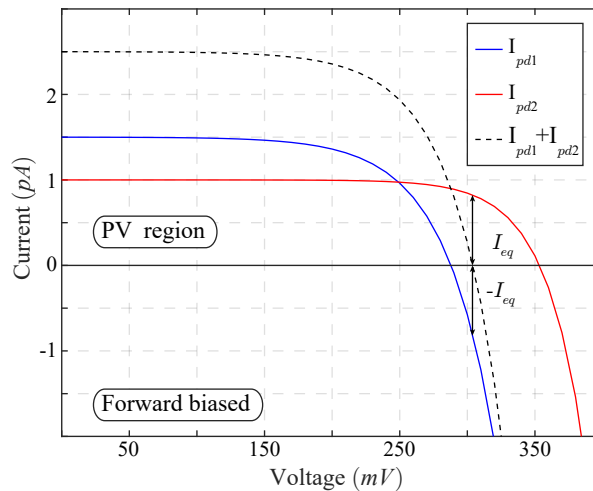


Figura 2.12: Modelo de Simulación de dos Diodos Paralelos Operando Simultáneamente en la Región Fotovoltaica (I_{pd2}) y en Directa (I_{pd1}).

Entonces, tras el análisis realizado y los resultados experimentales proporcionados en el artículo de R. Gómez-Merchán et al. [38], siendo los más relevantes presentados en el Capítulo 3, podemos concluir que la configuración doble presenta ciertas ventajas sobre la estándar. Dicha configuración proporciona mayores valores de fotocorriente y tensión en circuito abierto, así como una menor latencia. No obstante, esto será así únicamente cuando la radiación electromagnética incidente se encuentre en el extremo superior del espectro visible (luz blanca por ejemplo).

En nuestro caso, era de suma importancia obtener un amplio rango dinámico de la tensión en circuito abierto, por lo que se ha utilizado la configuración doble para implementar la primera etapa de nuestro diseño.

2.1.4. Comparación entre Diodo Operando en Región Fotovoltaica y Etapa Fotorreceptora.

Tal y como se ha mencionado previamente, la principal novedad y objeto de este trabajo consta de la sustitución de las etapas fotorreceptora y transductora por una única etapa constituida por un diodo operando en región fotovoltaica, cuya operación ha sido descrita en detalle en los subapartados previos. El esquemático equivalente de la primera etapa de nuestro diseño se ha presentado anteriormente en la Figura 2.11, mientras que el fotorreceptor logarítmico utilizado previamente en el diseño original [12] y otros trabajos posteriores como [31] se ilustra en la Figura 2.13, donde podemos observar que ésta constaba de cuatro transistores, y por tanto conlleva un consumo de área significativamente mayor que la etapa actual.

A continuación, se llevará a cabo una comparación de los resultados más relevantes, como la tensión de salida de dicha etapa, la ganancia del píxel, e información sobre la generación de eventos. Nótese que para realizar esta comparación serán necesarios ciertos conocimientos sobre la operación de las etapas posteriores, por lo que los resultados presentados se incluirán de forma más detallada al final del capítulo, junto al análisis de la arquitectura completa del píxel DVS.

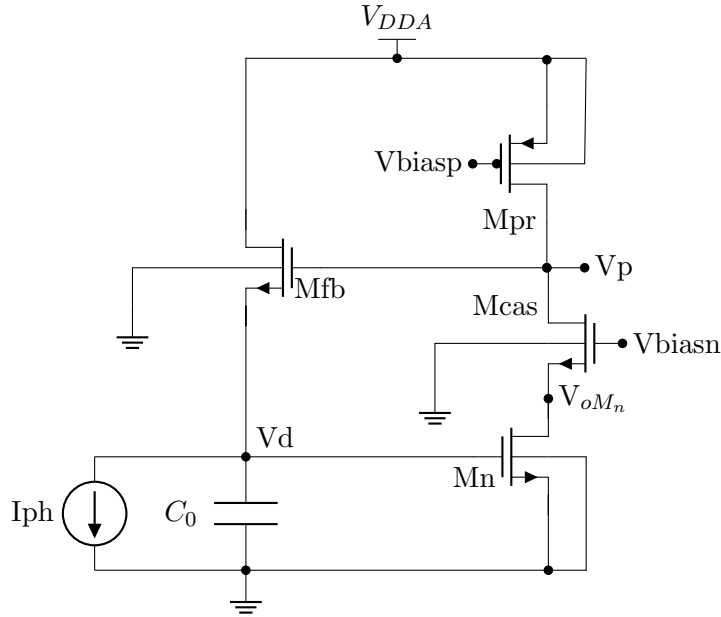


Figura 2.13: Esquemático del Fotorreceptor Logarítmico.

Tensión de Salida y Entrada del Seguidor

En primer lugar, vamos a comparar la tensión en circuito abierto V_{oc_double} obtenida anteriormente para la configuración doble implementada en nuestro diseño (2.65), con la señal de salida del fotorreceptor logarítmico utilizado en trabajos previos. Las tensiones de salida de dichas etapas vienen dadas como:

$$\left\{ \begin{array}{ll} V_{oc_double} = nU_T \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) & \text{Voltaje en Circuito Abierto} \\ V_p = n^2 V_{DDA} - nV_{biasp} + nV_{Tfb} + nU_T \ln \left(\frac{I_{ph}}{I_{sfb}} \right) & \text{Salida del Fotorreceptor} \end{array} \right. \quad (2.67)$$

Donde cabe destacar que la tensión en circuito abierto se muestra en función de las corrientes en lugar de las densidades de corriente, por analogía con el resultado dado para el fotorreceptor logarítmico. Siendo n el factor de calidad de los diodos dispuestos en paralelo, o la inversa del factor de la pendiente subumbral del transistor M_{fb} en el caso del fotorreceptor.

Nótese cómo en el esquemático del fotorreceptor logarítmico dado en la Figura 2.13 el sentido de la fuente de corriente que, junto con la capacidad C_0 , modela el fotodiodo, es tal que consume potencia del sistema, mientras que en la configuración doble implementada (Figura 2.11), vemos que ésta proporciona potencia al sistema. Podemos observar además que se lleva a cabo la compresión del rango dinámico a través de la dependencia logarítmica con la fotocorriente en ambas implementaciones. No obstante, el rango en tensiones que comprende V_{oc_double} será considerablemente menor que el de V_p . Esto, como veremos más adelante, tendrá una consecuencia directa en el diseño de la siguiente etapa (Seguidor de Tensión), conllevando la necesidad de ajustar las etapas posteriores.

Ganancia Total de nuestro Píxel DVS

La ganancia del píxel DVS diseñado vendrá dada por el ratio en tensión entre la señal de salida del diferenciador y la tensión en circuito abierto proporcionada en la primera etapa del mismo. Sin embargo, por analogía al resultado dado en [12], pondremos el voltaje en circuito abierto en función de la corriente fotogenerada (2.65). Así, la ganancia será definida como la ganancia de transimpedancia dada entre la corriente fotogenerada en la primera etapa y la señal de salida del diferenciador,

$$V_{diff} = A_{0T} I_{ph}$$

Por supuesto, esta ganancia será distinta en cada uno de los casos considerados:

$$\left\{ \begin{array}{ll} \Delta V_{diff,double} = -\frac{C_1}{C_2} \kappa_{sf} n U_T \Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) & \text{Configuración Doble} \\ \Delta V_{diff,ph} = -\frac{C_1}{C_2} \frac{\kappa_{sf} U_T}{\kappa_{fb}} \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) & \text{Fotorreceptor} \end{array} \right. \quad (2.68)$$

Donde se ha utilizado $n = 1/\kappa_{fb}$ para el fotorreceptor, siendo κ_{fb} el factor de la pendiente subumbral del transistor M_{fb} . De esta forma, vemos que la salida del diferenciador también seguirá las variaciones dadas en la fotocorriente (contrastes temporales de iluminación) para la configuración actual.

Generación de Eventos

En primer lugar, a partir del resultado dado para la ganancia, podemos obtener el mínimo contraste temporal de iluminación que debe darse para producir un evento (*contrast threshold*), ya sea positivo o negativo:

$$\text{Diodo} \left\{ \begin{array}{ll} \left. \Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \right|_{OFF} \geq -\frac{C_2}{C_1} \frac{1}{\kappa_{sf} n U_T} (V_{thp} - V_{rst}) & \text{Límite Superior, } Ev_{OFF} \\ \left. \Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \right|_{ON} \geq -\frac{C_2}{C_1} \frac{1}{\kappa_{sf} n U_T} (V_{thn} - V_{rst}) & \text{Límite Inferior, } Ev_{ON} \end{array} \right. \quad (2.69)$$

$$\text{Fotorreceptor} \left\{ \begin{array}{ll} \left. \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \right|_{OFF} \geq -\frac{C_2}{C_1} \frac{\kappa_{fb}}{\kappa_{sf} U_T} (V_{thp} - V_{rst}) & \text{Límite Superior, } Ev_{OFF} \\ \left. \Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right) \right|_{ON} \geq -\frac{C_2}{C_1} \frac{\kappa_{fb}}{\kappa_{sf} U_T} (V_{thn} - V_{rst}) & \text{Límite Inferior, } Ev_{ON} \end{array} \right. \quad (2.70)$$

Donde V_{thp} y V_{thn} son los umbrales superior e inferior respectivamente, y V_{ref} representa el valor de reset que adquiere la salida del diferenciador cuando el píxel es reseteado tras la generación de un evento. Nótese que el amplificador diferenciador invertirá la señal, por lo que cuando la salida de dicha etapa sobrepase el umbral inferior significará que se ha producido un incremento de la fotocorriente y por tanto de la iluminación.

Por último, teniendo en cuenta que el píxel es sensible a contrastes temporales de iluminación que podemos cuantificar como las variaciones del logaritmo natural de la fotocorriente con respecto al tiempo ($d \ln(I_{ph})/dt$), podemos estimar de forma aproximada para variaciones muy suaves de iluminación, el ratio con el que se producirán los eventos. Es decir, el número de

eventos por unidad de contraste temporal:

$$\left\{ \begin{array}{l} \# \text{Eventos}(t) \approx \frac{1}{\Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right)} \Big|_{Ev_{ON/OFF}} \frac{d \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right)}{dt} \quad \text{Configuración Doble} \\ \# \text{Eventos}(t) \approx \frac{1}{\Delta \ln \left(\frac{I_{ph}}{I_{sfb}} \right)} \Big|_{Ev_{ON/OFF}} \frac{d \ln \left(\frac{I_{ph}}{I_{sfb}} \right)}{dt} \quad \text{Fotorreceptor} \end{array} \right. \quad (2.71)$$

2.2. Seguidor de Tensión

A continuación, la segunda etapa de nuestro diseño será un seguidor de tensión, cuyo esquemático podemos observar en la Figura 2.14. En él se han incluido las dimensiones de los transistores utilizados así como las tensiones de polarización.

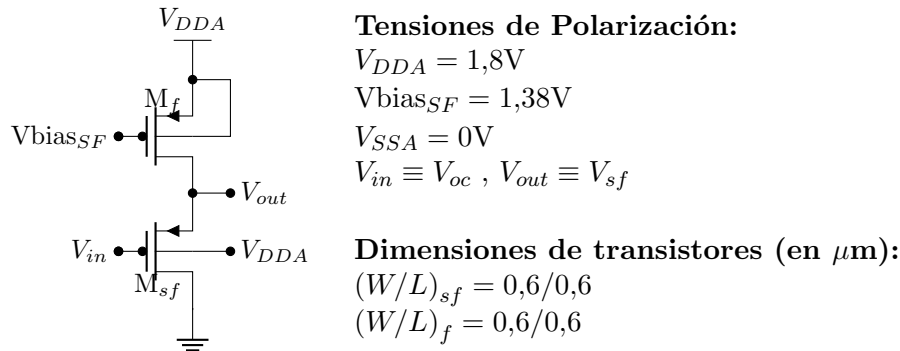


Figura 2.14: Esquemático del Seguidor de Tensión. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{sf} 0,6/0,6, M_f 0,6/0,6. Aplicando una tensión de polarización $V_{bias_{SF}} = 1,38$ V se han copiado correctamente los pulsos de la señal de entrada en la de salida y a su vez, se han aislado los respectivos nodos para evitar que la carga afecte a la señal de entrada y a su transmisión. Nótese que se obtendrá una ganancia menor a la unidad, degradada por el efecto sustrato del transistor de driver.

2.2.1. Análisis Cualitativo

Nos encontramos ante un seguidor de tensión o seguidor de fuente con transistores MOS. Como podemos observar, este dispositivo está compuesto por dos transistores de canal p conectados en serie. El transistor M_f actúa como fuente de polarización fijando una corriente en la rama, mientras que M_{sf} actúa como driver, es decir, es el que recibe la señal de entrada. Nótese que M_f podría operar tanto en la Z.I.D como en la Z.I.F dependiendo de la tensión con la que polaricemos la puerta del mismo ($V_{bias_{SF}}$). En nuestro caso, se ha escogido dicha tensión de forma que el transistor opere en Inversión Débil para reducir el consumo. De esta forma, la corriente de polarización será muy pequeña y al circular por el transistor M_{sf} forzará que éste opere también en Inversión Débil. Entonces, al permanecer la corriente constante la tensión de *overdrive* del driver permanece constante y por tanto, las variaciones de la señal de entrada se copian en la de salida. Es decir, la señal de salida seguirá prácticamente a la señal de entrada, aunque tendrá un offset cuyo valor dependerá principalmente de la tensión de *overdrive* del transistor M_f . Además, nótese que el comportamiento del seguidor se verá afectado por el efecto sustrato que se presenta en el transistor de driver M_{sf} que dependerá de la tensión del nodo de salida ($V_{sb}|_{sf} = V_{out} - V_{DDA}$).

Por otro lado, cabe destacar que el seguidor de tensión se ha utilizado con el objetivo de aislar el nodo de entrada del de salida, transmitiendo la señal sin que dicha transmisión se vea afectada significativamente a resultados de la carga conectada a la salida. Esto es posible ya que este circuito prácticamente no drena corriente, por lo que no afecta a la señal de entrada, y le proporciona a la carga toda la corriente necesaria para conseguir la tensión nominal en el nodo de salida. Además, veremos que si se cumplen ciertas condiciones, idealmente podría tener ganancia unidad.

Finalmente, nótese que se ha hecho uso de un Seguidor de Tensión PMOS con el fin de asegurar una copia cuasiperfecta en el rango de tensiones en el que se encuentra la señal de entrada (salida de la etapa fotorreceptora, V_{oc_double}) que sabemos que estará comprendida en el intervalo $[150, 500]$ mV. En el Capítulo 3 se presenta una simulación de la característica en tensión Entrada-Salida de esta configuración (Figura 3.10), en la que se observa perfectamente el comportamiento mencionado.

2.2.2. Análisis en Gran Señal y en Pequeña Señal

En este subapartado, realizaremos un análisis en gran señal y en pequeña señal del Seguidor de Tensión.

Análisis en Gran Señal

A continuación, comenzamos con el análisis en gran señal. Para ello, debemos recordar la expresión que rige la corriente de fuente-drenador de un transistor PMOS operando en Inversión Débil:

$$I_{SD}|_{weak} \approx I_S \cdot e^{\frac{V_S - \kappa V_G - |V_T|}{U_T}} \left(1 - e^{-\frac{V_{SD}}{U_T}} \right) \approx I_S \cdot e^{\frac{V_S - \kappa V_G - |V_T|}{U_T}} \quad (2.72)$$

Nótese que la tensión fuente-drenador de ambos transistores será un orden de magnitud mayor que la tensión térmica, por lo que la exponencial negativa será despreciable. De esta forma, la corriente que circula por cada transistor se rige por las siguientes expresiones:

$$\begin{cases} I_{SD_f} = I_{S_f} \cdot e^{\frac{V_{DDA} - \kappa_f V_{bias_{SF}} - |V_{T_f}|}{U_T}} & \text{Transistor } M_f \text{ (pMOS)} \\ I_{SD_{s_f}} = I_{S_{s_f}} \cdot e^{\frac{V_{s_f} - \kappa_{s_f} V_{oc} - |V_{T_{s_f}}|}{U_T}} & \text{Transistor } M_{s_f} \text{ (pMOS)} \end{cases} \quad (2.73)$$

Ahora, teniendo en cuenta que la corriente que circula por ambos transistores es la misma, aplicamos logaritmos y despejamos la tensión de salida, llegando a la siguiente relación:

$$V_{s_f} = V_{DDA} - \kappa_f V_{bias_{SF}} - |V_{T_f}| + \kappa_{s_f} V_{oc} + |V_{T_{s_f}}(V_{s_f})| - U_T \cdot \ln \left(\frac{I_{S_{s_f}}}{I_{S_f}} \right) \quad (2.74)$$

Entonces, al tratarse de dos transistores PMOS con las mismas dimensiones y asumiendo perfiles de dopado similares, podemos considerar que $I_{S_f} \approx I_{S_{s_f}}$ y $\kappa_f \approx \kappa_{s_f}$, quedando así:

$$V_{s_f} = V_{DDA} - \kappa_{s_f} (V_{bias_{SF}} - V_{oc}) - \underbrace{|V_{T_f}| \neq |V_{T_{s_f}}|}_{\substack{\downarrow \\ \text{(debido al efecto substrato)}}} + |V_{T_{s_f}}(V_{s_f})| \quad (2.75)$$

Donde podemos observar que la señal de salida será función de las tensiones de *overdrive* de los transistores que constituyen el seguidor, siguiendo la señal de entrada con un offset dominado por la tensión de polarización. Nótese que se ha tenido en cuenta el efecto substrato a través de la tensión umbral del transistor M_{s_f} , que conllevará una pendiente distinta de la unidad en la característica tensión entrada-salida, y por tanto una degradación de la ganancia y, en definitiva, de la copia en tensión a la salida. Para alcanzar nuestro objetivo el offset no será relevante, ya que lo único que nos interesa son los pulsos. Sin embargo, tal y como se ha mencionado, el efecto substrato degradará la amplitud de los mismos, por lo que trataremos de reducirlo, por ejemplo variando las dimensiones del transistor M_{s_f} .

La copia será cuasiperfecta para un cierto rango de valores de la tensión de entrada. El valor máximo de dicho rango se corresponderá con el límite superior del *output swing* del seguidor, que al operar en Inversión Débil viene dado por el raíl positivo de polarización (nótese que si se tratara la operación en Inversión Fuerte Saturación dicho límite vendría dado por la tensión de *overdrive* del transistor M_f), $V_{sf}|_{max} = V_{DDA}$, a partir del cuál el seguidor dejará de operar correctamente. Sustituyendo entonces el valor máximo del nodo de salida en la expresión (2.75) y despejando la tensión a la entrada del circuito, obtenemos el valor máximo en tensión que puede adquirir la entrada del seguidor para asegurar una correcta operación del mismo:

$$V_{oc}|_{max} = V_{bias_{SF}} + \frac{1}{\kappa_{sf}} (|V_{T_f}| - |V_{T_{sf}}|) \quad (2.76)$$

En las simulaciones se obtiene un valor límite cercano a la tensión de polarización. No obstante, en la práctica la tensión de entrada nunca alcanzará esos valores de tensión, presentando su máximo entorno a 500 mV ante máxima iluminación, por lo que dicha limitación del sistema no será relevante. Además, cabe destacar que el rango de valores que comprenderá la señal de salida del Seguidor será totalmente compatible con las etapas posteriores.

Por otro lado, una especificación a tener en cuenta será la velocidad de respuesta del seguidor, la cual podremos regular a posteriori con la corriente de polarización del mismo. Nótese que si ésta es muy pequeña, el nodo de salida no será capaz de seguir las variaciones de alta frecuencia a la entrada (cambios drásticos de iluminación).

Análisis en Pequeña Señal

Para realizar el análisis en pequeña señal asumiremos que las señales toman valores incrementales alrededor de las condiciones de polarización definidas por la tensión de polarización $V_{bias_{SF}}$. Entonces, sustituyendo los transistores por su modelo en pequeña señal obtenemos el circuito equivalente que aparece en la Figura 2.15.

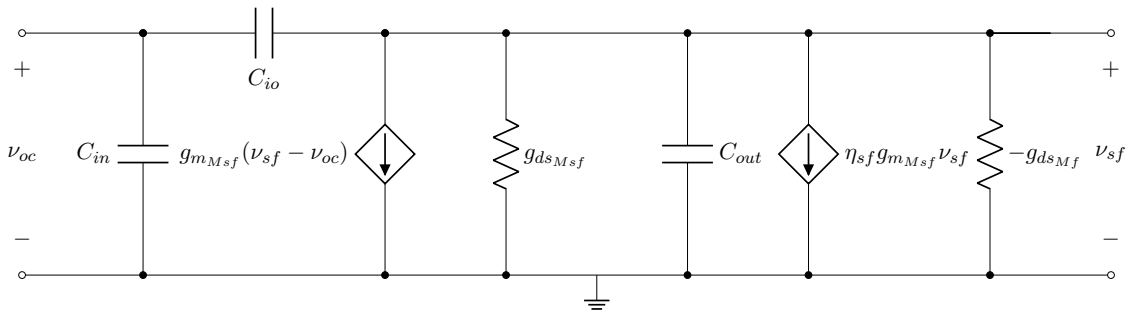


Figura 2.15: Modelo en Pequeña Señal del Seguidor de Tensión.

En ella, queda reflejado el efecto substrato a través de la fuente de corriente controlada por tensión proporcional a η_{sf} (se ha considerado la transconductancia de efecto substrato $g_{mb_{M_{sf}}} = \eta_{sf}g_{m_{M_{sf}}}$), y las capacidades del circuito vendrán dadas por los parásitos capacitivos del sistema como:

$$\begin{cases} C_{in} \approx C_{gd_{M_{sf}}} + C_{gb_{M_{sf}}} \approx C_{gb_{M_{sf}}} & \text{Capacidad de Entrada} \\ C_{out} \approx C_{sb_{M_{sf}}} + C_{db_{M_f}} + C_{gd_{M_f}} \approx 0 & \text{Capacidad de Salida} \\ C_{io} \approx C_{gs_{M_{sf}}} \approx 0 & \text{Capacidad de Miller} \end{cases} \quad (2.77)$$

Nótese que, al operar en Inversión Débil todas las capacidades parásitas serán despreciables excepto la dada entre puerta-substrato. No obstante, con el fin de obtener la función de transferencia del sistema vamos a considerarlas, incluyéndose posteriormente la expresión que rige la ganancia máxima del sistema, que será el resultado más relevante del análisis. De esta forma, la función de transferencia que rige el comportamiento frecuencial del seguidor de tensión viene dada como,

$$A(s) = \frac{V_{sf}}{V_{oc}} = A_0 \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_p}} \quad (2.78)$$

Siendo A_0 la ganancia máxima y donde podemos observar que el sistema presentará un polo y un cero dados por:

$$\left\{ \begin{array}{l} A_0 = \frac{g_{m_{Msf}}}{g_{m_{Msf}}(1+\eta_{sf})+g_{ds_{Msf}}-g_{ds_{Mf}}} \\ \omega_z = \frac{g_{m_{Msf}}}{C_{io}} \\ \omega_p = \frac{g_{m_{Msf}}(1+\eta_{sf})+g_{ds_{Msf}}-g_{ds_{Mf}}}{(C_{in}+C_{out})} \end{array} \right. \quad (2.79)$$

Nótese que al ser la capacidad de Miller aproximadamente nula $C_{io} \sim 0$, el cero del sistema se encontrará a alta frecuencia, por lo que será prácticamente despreciable. Sin embargo, no podemos decir lo mismo sobre el polo, donde C_{in} no podremos despreciarla y por tanto afectará al sistema atenuando su ganancia en -20 dB/década. Además, a través de la transconductancia de puerta del transistor M_{sf} , se refleja la dependencia de la respuesta en frecuencia de esta etapa con la corriente de polarización, puesto que a medida que ésta disminuye ($g_{m_{Msf}} \downarrow$) el polo se desplaza a frecuencias más bajas, reduciendo así en ancho de banda y limitando en mayor medida la velocidad de respuesta del Seguidor de Tensión, y en definitiva la operación del píxel. De esta forma, tendremos que buscar un balance entre el ancho de banda y el consumo de esta etapa, minimizando éste último sin comprometer el comportamiento dinámico del píxel DVS.

Por último, cabe destacar que si reducimos en gran medida el efecto substrato y alcanzamos unas resistencias de salida suficientemente grandes, la ganancia máxima sería aproximadamente la unidad, es decir,

$$\left. \begin{array}{l} \eta_{sf} \ll 1 \\ g_{ds_{sf}} \approx 0 \\ g_{ds_f} \approx 0 \end{array} \right\} \Rightarrow A_{v0} \approx 1 \quad (2.80)$$

Así, si ambos transistores están cortados (*switch off*), es decir, tanto Reset_{pix} como Global_{reset} sean 1,8 V, toda la corriente circulará por la rama de C_2 presentándose un divisor de tensión capacitivo de forma que, junto con la etapa de salida constituida por los transistores M_{dp} y M_{dn} , las variaciones temporales de la señal de entrada sean amplificadas a la salida con una ganancia negativa dada por el ratio entre las capacidades. Veremos además que se introducirá un cierto nivel de offset dado por la tensión de polarización *diff* del transistor M_{dn} .

Por otro lado, en caso de que algunos de los transistores permita circular la corriente (*switch on*), Reset_{pix} ó Global_{reset} sean 0 V, se establecerá un camino directo entre la tensión de puerta del transistor M_{dp} y el nodo de salida, de forma que la corriente no circule por la rama de C_2 . Así, el nodo de salida adquirirá un valor en tensión igual a la tensión de puerta del transistor M_{dp} , cuyo valor vendrá dado por el divisor de tensión capacitivo en el instante previo a la aplicación del reset, constituyendo este el valor de reset de la señal de salida $V_{diff} \approx V_{G_{dp}} = V_{rst}$.

No obstante, en el Capítulo 3 veremos que este análisis no será tan sencillo debido a efectos como la inyección de carga dada por la destrucción del canal de los transistores de reset y al clock feedthrough presentado por el acoplo capacitivo de las caídas drásticas de tensión en las capacidades parásitas de *overlap* de dichos transistores.

2.3.2. Análisis en Gran Señal y en Pequeña Señal

Tras un análisis cualitativo del circuito, realizaremos un análisis en gran señal y en pequeña señal del Diferenciador, definiéndose la señal a la salida del mismo como:

$$V_{diff}(t) = \nu_{diff}|_Q + V_{diff} \quad (2.81)$$

Siendo $\nu_{diff}|_Q$ la componente en pequeña señal al considerar variaciones de la señal de entrada entorno al punto de operación Q , y V_{diff} el valor en tensión que adquiere el nodo de salida ante una entrada en DC, que veremos a continuación que se corresponderá con el valor de reset.

Análisis en Gran Señal

A continuación, comenzamos con el análisis en Gran Señal. Nótese que en dicho análisis se consideran valores en DC de la señal de entrada, por lo que las capacidades del circuito se comportarán como abiertos, siendo únicamente relevante el estudio del comportamiento del Diferenciador cuando uno de los transistores de reset está en ON (Reset_{pix} ó Global_{reset} son 0 V). De esta forma, se establecerá un camino directo entre el nodo de salida y el de la puerta del transistor M_{dp} , siendo por tanto $V_{diff} = V_{G_{dp}} = V_{rst}$ el valor de reset de la señal de salida del diferenciador. Dicho valor de reset puede obtenerse a partir de las corrientes que circulan por los transistores que constituyen la etapa de salida, los cuáles operarán en inversión débil con el fin de reducir el consumo:

$$\begin{cases} I_{SD_{dp}} = I_{S_{dp}} \cdot e^{\frac{V_{DDA} - \kappa_{dp} V_{G_{dp}} - |V_{T_{dp}}|}{U_T}} & \text{Transistor } M_{dp} \text{ (pMOS)} \\ I_{DS_{dn}} = I_{S_{dn}} \cdot e^{\frac{\kappa_{dn} diff - V_{T_{dn}}}{U_T}} & \text{Transistor } M_{dn} \text{ (nMOS)} \end{cases} \quad (2.82)$$

De esta forma, considerando que la corriente que circula por ambos transistores es la misma, se igualan ambas expresiones y, tras aplicar logaritmos a ambos lados de la ecuación nos queda:

$$V_{DDA} - \kappa_{dp} V_{G_{dp}} - |V_{T_{dp}}| = U_T \ln \left(\frac{I_{S_{dn}}}{I_{S_{dp}}} \right) + \kappa_{dn} diff - V_{T_{dn}} \quad (2.83)$$

Nótese que tanto las corrientes de saturación de ambos transistores así como las inversas de los factores de sus respectivas pendientes subumbrales no serán iguales, dado que constan de distintas dimensiones y de perfiles de dopado diferentes.

Finalmente, despejando $V_{G_{dp}}$ de esta última expresión (2.83) se obtiene el siguiente valor de reset:

$$V_{diff} = V_{G_{dp}} = V_{rst} = \frac{1}{\kappa_{dp}} \left[V_{DDA} + V_{T_{dn}} - |V_{T_{dp}}| - U_T \ln \left(\frac{I_{S_{dn}}}{I_{S_{dp}}} \right) - \kappa_{dn} diff \right] \quad (2.84)$$

Como podemos observar, éste presenta una dependencia del valor de la tensión de polarización $diff$ del transistor M_{dn} , de forma que podamos modificar el valor en tensión que adquiere la salida del Diferenciador cuando éste es reseteado a través de ella. Nótese que V_{rst} no será más que el valor en tensión del nodo de salida, V_{diff} , ante una entrada en DC.

Análisis en Pequeña Señal

Ahora, se lleva a cabo el análisis en pequeña señal del diferenciador considerando todas las capacidades parásitas, estudiando así la respuesta frecuencial y, lo que realmente tiene interés, la degradación de la ganancia debido a dichos parásitos capacitivos. Comenzamos presentando el circuito equivalente en pequeña señal en la Figura 2.17, donde podemos observar que los transistores de reset se modelan como una resistencia. Esto se debe a que se considera únicamente el caso en el que ambos transistores están en OFF (tanto $Reset_{pix}$ como $Global_{reset}$ son 1,8 V), puesto que será el único estado relevante en este estudio dado que se pretende analizar el comportamiento del Diferenciador ante variaciones de la señal de entrada entorno al punto de operación.

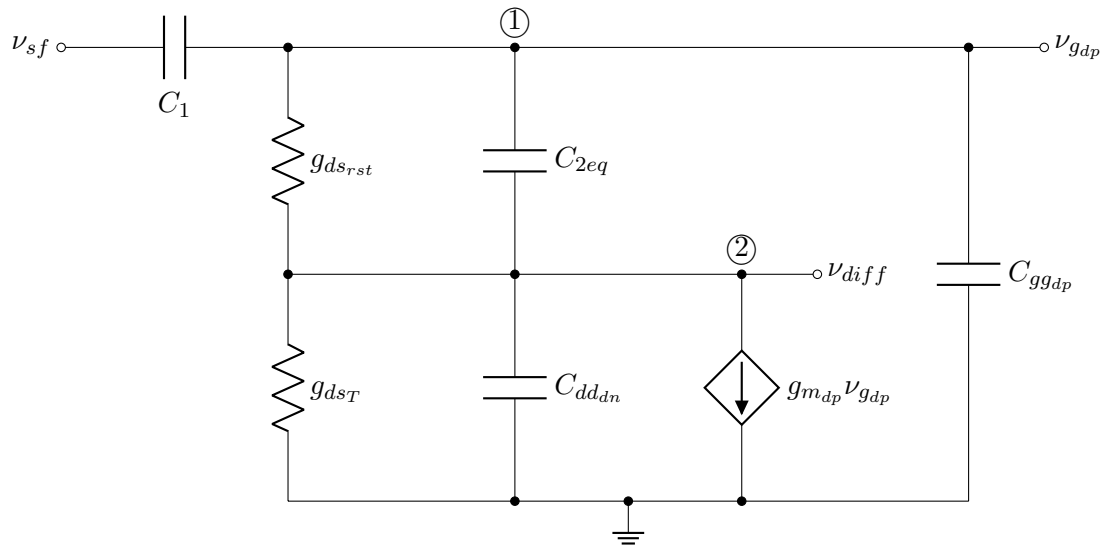


Figura 2.17: Esquemático en Pequeña Señal del Amplificador Diferenciador. Donde $C_{2eq} = C_2 + C_{gd_{dp}}$, $g_{ds_{rst}} = g_{ds_{R_{pix}}} + g_{ds_{GR}}$ y $g_{ds_T} = g_{ds_{dp}} + g_{ds_{dn}}$.

Siendo $C_{2eq} = C_2 + C_{gd_{dp}}$, $g_{ds_{rst}} = g_{ds_{R_{pix}}} + g_{ds_{GR}}$, $g_{ds_T} = g_{ds_{dp}} + g_{ds_{dn}}$, C_{ddn} , $C_{gg_{dp}}$ y $g_{m_{dp}}$, la capacidad equivalente de la disposición en paralelo del condensador C_2 y la capacidad parásita puerta-drenador $C_{gd_{dp}}$ del transistor M_{dp} ; la conductancia de salida equivalente de la disposición en paralelo de los transistores de reset, la conductancia de salida equivalente de los transistores que constituyen la etapa de salida, la capacidad equivalente de la disposición en paralelo de todas las capacidades parásitas del transistor M_{dn} conectadas entre drenador y el raíl negativo,

la capacidad equivalente de la disposición en paralelo de todas las capacidades parásitas del transistor M_{dp} conectadas entre puerta y el raíl negativo, y la transconductancia de puerta del transistor M_{dp} respectivamente. Nótese que en este análisis los nodos que se encuentren a una tensión en DC se modelarán como conectados a tierra.

Ahora, aplicando la Ley de Kirchhoff de Nodos y pasando al dominio frecuencial a través de la transformada de Laplace, tenemos:

$$\begin{aligned} \textcircled{1} \quad \Rightarrow \quad & [V_{G_{dp}}(s) - V_{sf}(s)] \cdot sC_1 + (g_{ds_{rst}} + sC_{2eq}) \cdot [V_{G_{dp}}(s) - V_{diff}(s)] + \\ & + V_{G_{dp}}(s) \cdot sC_{gg_{dp}} = 0 \end{aligned} \quad (2.85)$$

$$\begin{aligned} \textcircled{2} \quad \Rightarrow \quad & (g_{ds_{rst}} + sC_{2eq}) \cdot [V_{diff}(s) - V_{G_{dp}}(s)] + V_{diff}(s) (g_{ds_T} + sC_{dd_{dn}}) + \\ & + g_{m_{dp}} V_{G_{dp}}(s) = 0 \end{aligned} \quad (2.86)$$

Donde, despejando $V_{G_{dp}}(s)$ de (2.86) obtenemos una relación directa entre las variaciones dadas en la tensión de puerta del transistor M_{dp} y las obtenidas en el nodo de salida:

$$V_{G_{dp}}(s) = V_{diff}(s) \cdot \frac{g_{ds_{rst}} + g_{ds_T} + s(C_{2eq} + C_{dd_{dn}})}{g_{ds_{rst}} + sC_{2eq} - g_{m_{dp}}} \quad (2.87)$$

Entonces, sustituyendo en (2.85) llegamos a la siguiente expresión para la función de transferencia del sistema:

$$\frac{V_{diff}(s)}{V_{sf}(s)} = \frac{s^2 \cdot Cte1 + s \cdot Cte2}{s^2 \cdot Cte3 + s \cdot Cte4 + Cte5} \quad (2.88)$$

Siendo las distintas constantes:

$$\left\{ \begin{array}{l} Cte1 = C_1 C_{2eq} \\ Cte2 = C_1 (g_{ds_{rst}} - g_{m_{dp}}) \\ Cte3 = (C_{2eq} + C_{dd_{dn}}) (C_1 + C_{gg_{dp}}) + C_{dd_{dn}} + C_{2eq} \\ Cte4 = (g_{ds_{rst}} + g_{ds_T}) (C_1 + C_{gg_{dp}}) + C_{2eq} (g_{ds_T} + g_{m_{dp}}) + C_{dd_{dn}} g_{ds_{rst}} \\ Cte5 = g_{ds_{rst}} (g_{ds_T} + g_{m_{dp}}) \end{array} \right. \quad (2.89)$$

Obteniendo un sistema cuyo comportamiento frecuencial está dominado por la presencia de dos polos y dos ceros. Nótese que dicho sistema presenta un cero en el origen del plano s , lo que significa que a baja frecuencia el Diferenciador no amplificará la señal de entrada y por tanto no llevará a cabo su función correctamente. De hecho, luego veremos en las simulaciones proporcionadas en el Capítulo 3 que la respuesta frecuencial de esta etapa será una especie de paso de banda, presentando un cero en el origen, por el cuál la ganancia comienza a aumentar en 20 dB/década hasta llegar a la frecuencia donde se sitúa el primer polo (f_1 , polo dominante del sistema), donde se mantendrá la ganancia constante hasta alcanzar la frecuencia del segundo polo (f_2), a partir de la cuál la ganancia decaerá en -20 dB/década, atenuándose hasta finalmente encontrar el cero situado a alta frecuencia, que hará que la ganancia vuelva a mantenerse constante para el resto de frecuencias, donde de nuevo no amplificará la señal de entrada del Diferenciador, sino que ésta será atenuada dado que la ganancia a altas frecuencias será menor a la unidad. La ganancia máxima del sistema vendrá dada entorno a la mitad de la banda, es

decir, para $s = j\pi (f_1 + f_2)$.

No obstante, si asumimos que la resistencia de salida de los transistores de reset es extremadamente grande ($g_{ds_{rst}} \ll$) puesto que los switches estarán en OFF, podemos simplificar considerablemente esta última expresión:

$$\frac{V_{diff}(s)}{V_{sf}(s)} \approx \frac{sC_1C_{2eq} - C_1g_{m_{dp}}}{s[(C_{2eq} + C_{dd_{dn}})(C_1 + C_{gg_{dp}}) + C_{dd_{dn}}C_{2eq}] + g_{ds_T}(C_1 + C_{gg_{dp}} + C_{2eq}) + C_{2eq} \cdot g_{m_{dp}}} \quad (2.90)$$

Donde vemos que ahora la respuesta frecuencial del sistema está regida únicamente por un polo y un cero, encontrándose este último en el semiplano de la derecha del plano s :

$$\left\{ \begin{array}{l} \omega_z = \frac{g_{m_{dp}}}{C_{2eq}} \\ \omega_p = \frac{g_{ds_T}(C_1 + C_{gg_{dp}} + C_{2eq}) + C_{2eq} \cdot g_{m_{dp}}}{C_{dd_{dn}}(C_1 + C_{gg_{dp}} + C_{2eq}) + C_{2eq}(C_1 + C_{gg_{dp}})} \end{array} \right. \quad (2.91)$$

De esta forma, la ganancia en DC del Diferenciador nos queda:

$$A(s=0) = -\frac{C_1 \cdot g_{m_{dp}}}{g_{ds_T}(C_1 + C_{gg_{dp}} + C_2 + C_{gd_{dp}}) + (C_2 + C_{gd_{dp}}) \cdot g_{m_{dp}}} \quad (2.92)$$

Nótese que, en caso de que la resistencia equivalente de salida del fuente común sea muy grande ($g_{ds_T} \ll$), podremos despreciar el primer término del denominador y obtendríamos la ganancia en DC teórica $A_0 \approx C_1/C_2$. Sin embargo, esto no será del todo así como podemos observar debido a las capacidades parásitas. En primer lugar, tendremos una atenuación de la misma debido a la conductancia de salida del fuente común multiplicada por las capacidades nominales C_1 y C_2 más la suma de todos los parásitos capacitivos conectados al nodo $\nu_{g_{dp}}$ de la puerta del transistor M_{dp} , aunque éste término no será importante siempre que $g_{ds_T} \ll$. Por otro lado, tendremos un término multiplicando a la transconductancia de puerta de M_{dp} que vendrá dado por la suma de todas las capacidades en el lazo de realimentación, es decir, C_2 y todas las parásitas dispuestas en paralelo a ésta. De esta forma, podremos reducir la expresión anterior a la siguiente:

$$A(s=0) = -\frac{C_1 \cdot g_{m_{dp}}}{g_{ds_T}(C_1 + C_2 + C_{gd_{dp}}) + C_{2eq} \cdot g_{m_{dp}}} \quad (2.93)$$

Donde $C_{gd_{dp}}$ engloba todos los parásitos capacitivos conectados al nodo $\nu_{g_{dp}}$. Así, podemos concluir que la ganancia se verá significativamente degradada principalmente por las capacidades parásitas dispuestas en paralelo a C_2 . La más significativa será $C_{gd_{dp}}$ la cuál podemos minimizar reduciendo las dimensiones del transistor M_{dp} dado que $C_{gd_{dp}} \propto W \cdot L$. No obstante, nótese que existirá una disyuntiva importante entre dicho parásito capacitivo, la transconductancia de puerta de M_{dp} y la resistencia de salida equivalente del fuente común, puesto que $g_{m_{dp}}, g_{ds_{dp}} \propto W/L$ y trataremos de minimizar $g_{ds_{dp}}$ mientras maximizamos $g_{m_{dp}}$. Teniendo en cuenta la expresión (2.93) se ha decidido priorizar la conductancia de salida, puesto que si ésta se hace despreciable, la transconductancia no degradará la ganancia al encontrarse tanto en el numerador como en el denominador. De esta forma, se han escogido los valores de las dimensiones características del transistor $M_{g_{dp}}$ dadas en la Figura 2.16, donde la longitud de canal es mayor que la anchura, con el fin de minimizar $g_{ds_{dp}}$.

Entonces, considerando el caso más general en el que la respuesta frecuencial a la salida del Diferenciador viene dada como,

$$V_{diff}(s) = G_{diff}(s)V_{sf}(s) \quad (2.94)$$

siendo $G_{diff}(s)$ la función de transferencia obtenida en (2.88) y $V_{sf}(s)$ la transformada de Laplace de la señal de entrada $\nu_{sf}(t)$, obtenemos finalmente la señal de salida en pequeña señal para variaciones en la señal de entrada entorno al punto de operación:

$$\nu_{diff}(t) = \mathcal{L}^{-1} [G_{diff}(s)] \nu_{sf}(t) \quad (2.95)$$

Para la que es necesario llevar a cabo la transformada inversa de Laplace. Así, junto al valor en tensión de la señal de salida en DC (2.84), obtenemos la evolución temporal de la tensión en el nodo de salida del Diferenciador:

$$V_{diff}(t) = \mathcal{L}^{-1} [G_{diff}(s)] \nu_{sf}(t) + V_{diff} \quad (2.96)$$

Nótese que, en el caso ideal en el que la ganancia viene dada por el ratio entre las capacidades nominales $A_o = -C_1/C_2$, $G_{diff}(s) \approx -C_1/C_2$ para un cierto rango de interés a baja frecuencia, quedando así:

$$V_{diff}(t) = -\frac{C_1}{C_2} \nu_{sf}(t) + \frac{1}{\kappa_{dp}} \left[V_{DDA} + V_{T_{dn}} - |V_{T_{dp}}| - U_T \ln \left(\frac{I_{S_{dn}}}{I_{S_{dp}}} \right) - \kappa_{dn} diff \right] \quad (2.97)$$

Donde vemos que, efectivamente, en el caso ideal el Diferenciador amplificará las variaciones temporales de la señal de entrada con una ganancia negativa dada por el ratio entre las capacidades nominales del circuito, obteniéndose a la salida dicha amplificación junto a un offset adicional dado por la tensión de reset, cuyo valor puede ajustarse a través de la tensión de polarización $diff$ del transistor M_{dn} .

2.4. Comparadores

A continuación, tras el Diferenciador, tendremos dos comparadores que fijarán los umbrales que definirán lo que el píxel considere como “variación suficiente de luz”, es decir, el contraste temporal de iluminación necesario para generar un evento. El esquemático viene dado en la Figura 2.18. Cabe destacar que se han utilizado estos comparadores a pesar de presentar un consumo de área significativo, debido a que nos proporciona una mayor cantidad de grados de libertad, como la selección de los valores umbrales y la corriente de polarización desde el exterior.

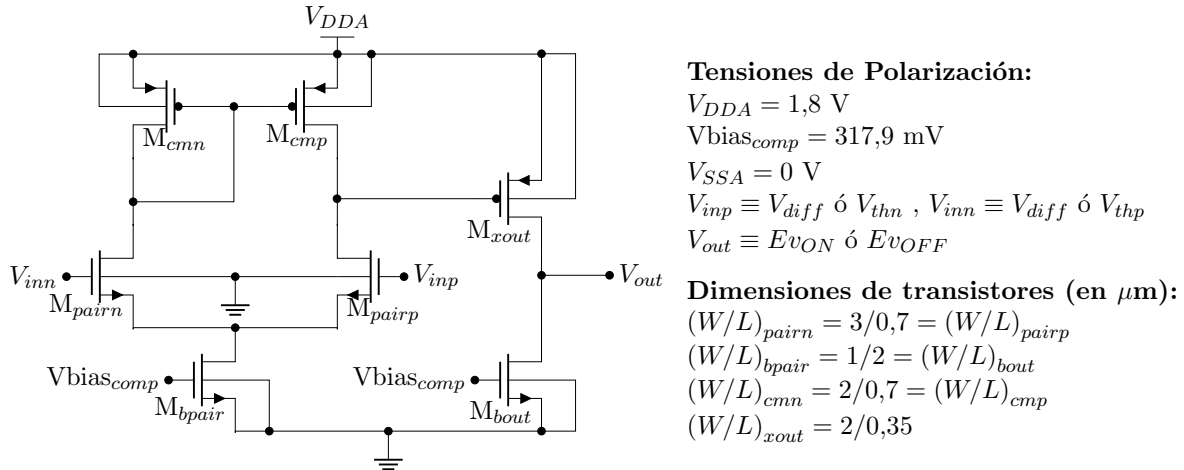


Figura 2.18: Esquemático del Comparador. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{pairn} 3/0,7, M_{pairp} 3/0,7, M_{bpair} 1/2, M_{bout} 1/2, M_{cmn} 2/0,7, M_{cmp} 2/0,7, M_{xout} 2/0,35. Con esta parte del diseño podremos detectar las variaciones por encima de un umbral predefinido, generando así los eventos.

2.4.1. Análisis Cualitativo

Como podemos observar en la Figura 2.18, hemos utilizado un OTA de dos etapas: una primera etapa compuesta por un OTA simple con entrada nMOS (M_{bpair}) y luego una segunda etapa que consta de un amplificador a fuente común con entrada pMOS (M_{xout}). A menor escala podemos observar que el circuito está constituido por una parte de polarización dada por un espejo de corriente nMOS en la parte inferior cuya corriente de polarización será modificada por $V_{bias_{comp}}$, la presencia de un par diferencial nMOS donde se han especificado la entrada positiva y negativa del amplificador, y finalmente otro espejo de corriente pMOS en la parte superior como carga de dicho par.

En primer lugar, vamos a estudiar la operación del circuito en modo común:

Trabajar en modo común significa que la tensión de puerta de los transistores que constituyen el par diferencial es la misma. En tal caso, la corriente de polarización se dividirá en partes iguales por ambas ramas del par y, con el espejo de corriente pMOS, será copiada dicha corriente a la segunda etapa con un factor de escala $\times(0,7/0,35) = \times 2$ (nótese que las dimensiones de los transistores que componen el espejo de corriente pMOS no son las mismas que las de M_{xout}), resultando una corriente en la rama de salida de $I_{SD_{xout}} = I_{bias} = I_{DS_{bout}}$ y por tanto, la tensión en el nodo de salida se mantiene constante. Es decir, nuestro OTA de dos etapas se encuentra totalmente balanceado con un offset sistemático nulo.

Por otro lado, para utilizar este circuito como comparador necesitamos que la señal de salida sea nula a menos que se superen los valores umbrales de tensión impuestos. De hecho, nótese que para que la tensión de salida alcance el carril de polarización positivo es necesario que la corriente que circula por M_{xout} sea mayor que la que circula por M_{bout} . Para ello, al ser un pMOS, tendremos que reducir la tensión de puerta del mismo con el fin de aumentar su conductividad, lo que se traduce en que deberemos aplicar una diferencia de potencial en el par diferencial tal que la corriente que circula por M_{pairp} sea mayor que la que circula por M_{pairn} y en definitiva por M_{cmp} . Es decir, solo tendremos a la salida un valor de tensión $V_{out} = 1,8$ V cuando la tensión V_{inp} supere la tensión V_{inn} . Y de esta forma, hemos obtenido un comparador, donde la salida proporciona un uno lógico cuando la tensión de la pata positiva del amplificador supera la negativa.

En definitiva se trata de un OTA que se comporta como un amplificador operacional de tensión (OVA) actuando como comparador, donde una de las señales de entrada del par diferencial será un valor umbral y la otra la señal de salida del Diferenciador.

En nuestro caso, necesitábamos imponer tanto un límite inferior como superior por lo que hemos utilizado dos comparadores. El esquemático a alto nivel viene dado en la Figura 2.19, donde la señal de salida serán los eventos y las de entrada serán la señal de salida del diferenciador y una tensión umbral que definirá el valor a partir del cuál se produce el evento.

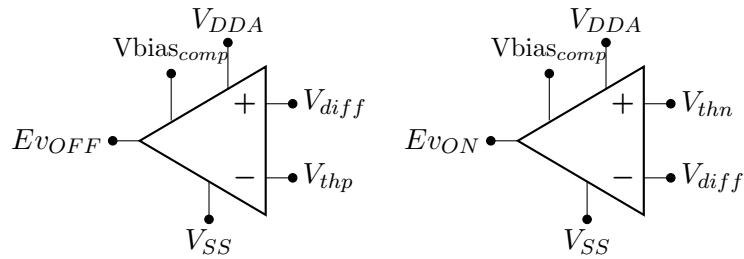


Figura 2.19: Símbolo de los Comparadores.

Como podemos observar, los valores umbrales V_{thp} y V_{thn} serán los límites superior e inferior respectivamente. Teniendo en cuenta el comportamiento descrito, llegamos a la conclusión de que se generará un evento cuando,

$$\begin{cases} Ev_{OFF} \approx V_{DDA} & \text{sii} & V_{diff} > V_{thp} \\ Ev_{ON} \approx V_{DDA} & \text{sii} & V_{diff} < V_{thn} \end{cases} \quad (2.98)$$

De esta forma, se generarán los eventos cuando se reciba un incremento de luminosidad detectado por el diodo operando en región fotovoltaica (Ev_{ON}) o un decremento de la misma (Ev_{OFF}). Nótese que en (2.98) se ha tenido en cuenta que la señal de salida del Diferenciador seguirá inversamente dichas variaciones de luminosidad.

Finalmente, cabe destacar que se ha polarizado la puerta de los transistores del espejo de corriente nMOS con una tensión $V_{bias_{comp}} = 317,9$ mV, siendo su tensión umbral $V_{T_b} \approx 361$ mV, asegurándonos así que todos los transistores que componen el comparador operan en Inversión Débil, reduciendo de esta forma el consumo.

2.4.2. Análisis en Gran Señal y en Pequeña Señal

Tras un análisis cualitativo del circuito, realizamos un análisis en Gran Señal y en Pequeña Señal del OTA de dos etapas.

Análisis en Gran Señal

Para realizar el análisis en Gran Señal vamos a analizar el caso que nos concierne, es decir, vamos a observar el comportamiento del OTA de dos etapas cuando es utilizado como un OVA actuando como comparador. Para ello, consideraremos tres casos posibles:

- Caso modo común ($V_{inp} = V_{inn}$): Teniendo en cuenta que polarizamos el circuito con una corriente de polarización dada como:

$$I_{bias} = I_{sbpair} \cdot e^{\frac{\kappa_b V_{biascomp} - V_{Tb}}{U_T}} \quad (2.99)$$

Al tener la misma tensión en ambas puertas del par diferencial, por la ley de intensidades de Kirchhoff, la corriente de polarización se distribuirá de igual forma por ambas ramas siendo la intensidad que circula por cada una de ellas $I_{DS_{pairn}} = I_{DS_{pairp}} = I_{bias}/2 (= I_{SD_{cmn}} = I_{SD_{cmp}}$ al ser un espejo de corriente) dejando de esta forma constante el nodo de salida de la primera etapa. A continuación, nótese que en el espejo de corriente de tipo p tendremos, en equilibrio, que $V_{SD_{cmn}} = V_{SD_{cmp}}$ y por tanto el transistor M_{xout} se comportará también como un espejo de corriente. No obstante, cabe destacar que las dimensiones de éste último transistor discreparán de las de los transistores que componen el espejo:

$$\left. \begin{aligned} \left(\frac{W}{L}\right)_{cmn} &= \left(\frac{W}{L}\right)_{cmp} = \frac{2}{0,7} \\ \left(\frac{W}{L}\right)_{xout} &= \frac{2}{0,35} \end{aligned} \right\} \Rightarrow \frac{\frac{2}{0,35}}{\frac{2}{0,7}} = 2 \quad (2.100)$$

Esto se traduce en un escalado de la corriente ya que sabemos que la corriente de saturación será proporcional a las dimensiones del transistor:

$$I_s \propto \beta \propto \frac{W}{L} \Rightarrow I_{SD_{xout}} = 2I_{SD_{cmp}} = I_{bias} \quad (2.101)$$

Entonces, observamos que en la rama de salida las corrientes coinciden y el OTA está totalmente balanceado, es decir, tendremos un offset sistemático nulo.

- Generación de evento ($V_{inp} > V_{inn}$): Este es el caso que realmente nos interesa puesto que será cuando se produzca un evento, informando que el píxel a percibido un contraste temporal de iluminación suficientemente grande como para superar el umbral impuesto. Al aplicar una tensión distinta en cada puerta del par diferencial la corriente ya no se distribuirá de forma simétrica sino que, de nuevo por la ley de intensidades de Kirchhoff, se producirá una diferencia entre las corrientes de ambas ramas. La discrepancia con el valor que teníamos en modo común será igual en ambas ramas por lo que podemos definir las corrientes como:

$$\begin{cases} I_{DS_{pairp}} = \frac{I_{bias}}{2} + \frac{I_D}{2} \\ I_{DS_{pairn}} = \frac{I_{bias}}{2} - \frac{I_D}{2} \end{cases} \quad (2.102)$$

De esta forma, a través del espejo de corriente tendremos una discrepancia entre las corrientes de la rama de salida de la primera etapa. Dicha diferencia se traduce en nuestro caso ($I_{DS_{pairp}} > I_{SD_{cmp}}$) en una descarga del nodo de salida de dicha etapa. Es decir, disminuirá la tensión de puerta del transistor M_{xout} y por tanto incrementará la corriente que circula por él, lo que provocará una discrepancia en las corrientes de la rama de salida de la segunda etapa ($I_{SD_{xout}} > I_{DS_{bout}}$) cargando así el nodo de salida del circuito hasta alcanzar el valor del raíl de polarización positivo y generando así un evento $V_{out} = 1,8$ V.

- Comparador a cero ($V_{inp} < V_{inn}$): En este caso tendremos el resultado contrario, es decir, la distribución de la corriente de polarización será al revés, generando así una carga del nodo de salida de la primera etapa y por tanto un decremento de la corriente que circula por M_{xout} y así una descarga del nodo de salida del circuito hasta alcanzar aproximadamente el carril negativo $V_{out} = 0$ V.

De esta forma, queda descrito el comportamiento del circuito en gran señal.

Análisis en Pequeña Señal

Para realizar el análisis en pequeña señal asumiremos que las señales toman valores incrementales alrededor del punto de operación definido por las tensiones de polarización $V_{bias_{comp}}$. Entonces, sustituyendo los transistores por su modelo en pequeña señal obtenemos el circuito equivalente que aparece en Figura 2.20.

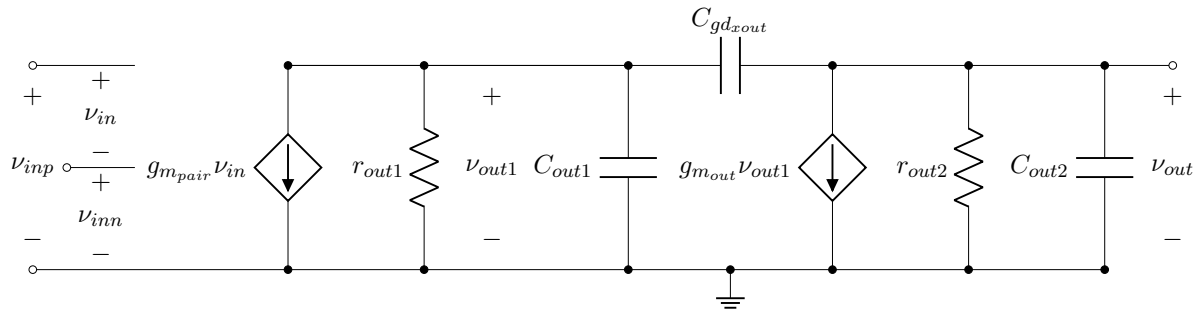


Figura 2.20: Modelo en Pequeña Señal del Comparador.

Donde podemos observar claramente diferenciadas ambas etapas, cuyas resistencias y capacidades de salida vienen dadas como:

$$\left\{ \begin{array}{l} r_{out1} = \frac{1}{g_{ds_{pairp}} + g_{ds_{cmp}}} \\ C_{out1} = C_{jd_{pairp}} + C_{jd_{cmp}} + C_{gd_{cmp}}^* + C_{ds_{pairp}}^{**} + C_{gb_{xout}} \approx C_{gb_{xout}} \end{array} \right\} \text{ Primera Etapa} \quad (2.103)$$

$$\left\{ \begin{array}{l} r_{out2} = \frac{1}{g_{ds_{xout}} + g_{ds_{bout}}} \\ C_{out2} = C_{jd_{xout}} + C_{jd_{bout}} + C_{Load} \approx C_{Load} \end{array} \right\} \text{ Segunda Etapa}$$

Cabe destacar que se han realizado una serie de aproximaciones:

- (*) Se ha considerado que la tensión del nodo del espejo de corriente pMOS de la primera etapa permanece prácticamente constante debido a la configuración diodo, por lo que en pequeña señal podemos considerarla despreciable.
- (**) Se ha considerado que la tensión del nodo de polarización de la primera etapa permanece prácticamente constante definida por dicha polarización, por lo que en pequeña señal podemos considerarla nula, lo cual simplifica bastante el análisis.
- Al operar en Inversión Débil sabemos que las capacidades parásitas son en su mayoría despreciables, por lo que únicamente nos afectarán la formada entre puerta y sustrato del transistor M_{xout} a la salida de la primera etapa, y una carga que se ha añadido para reflejar las implicaciones que tiene en la salida de la segunda etapa.

- Se ha considerado que el comparador es totalmente simétrico por lo que los parámetros de transistores del mismo tipo y mismas dimensiones son equivalentes.

Además, nótese que la tensión de los nodos V_{out1} y V_{out} varía suficientemente, por lo que no podremos considerarlas constantes, de forma que se presenta el parásito capacitivo C_{gd5} en la Figura 2.20. No obstante, podemos utilizar el Efecto Miller para simplificar de forma notable nuestros cálculos. Este efecto nos dice que, cuando hay una capacitancia entre los nodos de entrada y salida de un amplificador inversor, se puede utilizar una configuración equivalente cambiando las capacidades de entrada y salida del mismo. De esta forma, tendríamos un circuito equivalente al presentado en la Figura 2.20, donde desaparece C_{gd5} (Condensador Miller) y se sustituyen la capacidad de salida de la primera etapa y de la segunda etapa por su equivalente, es decir, $C_{out1}^* = C_{out1} + C_{gd5} |A_{02}|$ y $C_{out2}^* = C_{out2} + C_{gd5}$.

Entonces, realizando el análisis del circuito equivalente en Pequeña Señal, obtenemos la función de transferencia dada por la siguiente expresión:

$$A(s) = A_1(s)A_2(s) = \frac{v_{out}(s)}{v_{in}(s)} = A_0 \frac{1}{\left(1 + \frac{s}{\omega_{p1}}\right) \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (2.104)$$

Donde A_0 es la ganancia máxima y podemos observar que el sistema contará con dos polos que atenuarán la ganancia -20 dB/década cada uno. Estos, vendrán dados como:

$$\left\{ \begin{array}{l} A_0 = A(0) = (-g_{m_{pair}} r_{out1})(-g_{m_{out}} r_{out2}) = \frac{g_{m_{pair}} g_{m_{out}}}{g_{ds_{pairp}} + g_{ds_{cmp}} + g_{ds_{xout}} + g_{ds_{bout}}} \\ \omega_{p1} = \frac{1}{C_{out1}^* r_{out1}} = \frac{g_{m2}}{A_{01} C_{out1}^*} \\ \omega_{p2} = \frac{1}{C_{out2}^* r_{out2}} = \frac{g_{m5}}{A_{02} C_{out2}^*} \end{array} \right. \quad (2.105)$$

Nótese que C_{out1}^* será bastante mayor que C_{out2}^* por lo que tenemos que $\omega_{p1} < \omega_{p2}$ quedando el primer polo más cerca del eje imaginario que el segundo, siendo así el polo dominante del sistema.

Por otro lado, cabe destacar que, si no hubiéramos realizado las aproximaciones anteriormente especificadas, habríamos obtenido un polo y un cero adicional debido a considerar la variabilidad de la tensión en el nodo del espejo de corriente pMOS, y otro cero adicional debido a las posibles variaciones en la tensión del nodo de la polarización del par diferencial. La situación de estos vendría dada por:

$$\left\{ \begin{array}{l} \omega_{z1} = \frac{g_{m_{pair}}}{C_{gd_{pairn}}} \\ \omega_{p3} = \frac{g_{m_{cmn}}}{C_{out3}} \\ \omega_{z3} = 2\omega_{p3} \end{array} \right. \quad (2.106)$$

Luego, en las simulaciones presentadas en el Capítulo 3, observaremos que las aproximaciones consideradas son considerablemente buenas, analizaremos las posiciones de los polos y discutiremos sus consecuencias.

2.5. Circuitería para la Comunicación Asíncrona

La comunicación asíncrona se lleva a cabo a través de canales de comunicación. Dicha comunicación se utiliza tanto para sincronizar las operaciones del sistema como para la transferencia de datos. Cada canal de comunicación, en general, está constituido por dos señales: una de solicitud y otra de confirmación. En nuestro caso, utilizaremos el protocolo denominado “*4-phase AE handshaking*” donde las señales de solicitud son activadas al producirse un evento, recibiendo entonces la circuitería AER (*Address-Event Representation*) de la periferia del píxel dichas señales, activando así las de confirmación, que serán detectadas por el píxel. Para una mayor profundidad sobre este protocolo de comunicación asíncrona se recomienda el estudio de las referencias [24]-[12]-[2]-[8]-[9]-[10].

Entonces, una vez se ha generado el evento, será necesario enviar la información mediante el proceso explicado, por el cuál podremos obtener la posición (x, y) del píxel y el instante de tiempo en el que se ha generado dicho evento. La parte incluida en nuestro píxel encargada de llevar a cabo la comunicación asíncrona con la periferia podemos observarla en la Figura 2.21.

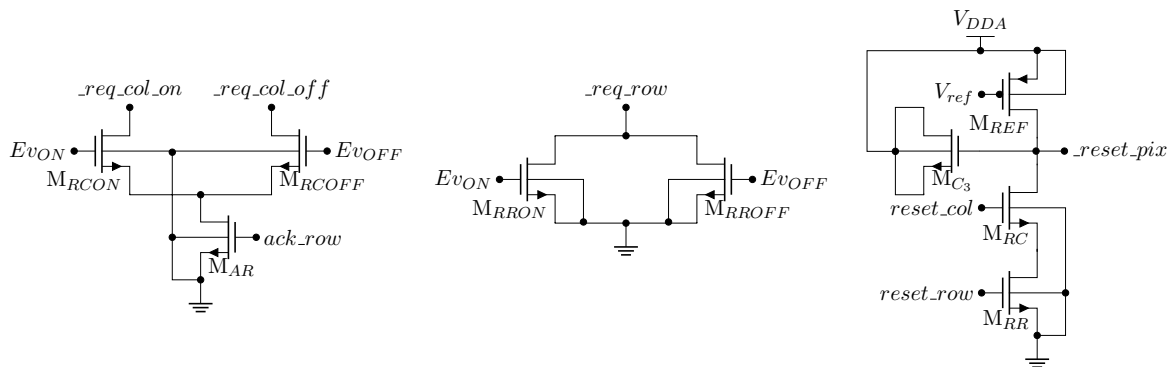


Figura 2.21: Esquemático de la Lógica AER incluida en el píxel. Se han utilizado transistores de óxido fino de la tecnología CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), con dimensiones $W/L(\mu\text{m}/\mu\text{m})$: M_{RCON} 0,44/0,18, M_{RCOFF} 0,44/0,18, M_{AR} 0,44/0,18, M_{RRON} 0,44/0,18, M_{RROFF} 0,44/0,18, M_{RC} 0,44/0,18, M_{RR} 0,44/0,18, M_{REF} 1,2/2,2, M_{C3} 2/2. Usando las dimensiones señaladas, se obtiene una capacidad CMOS $C_3 \approx 32,6$ fF.

Donde podemos observar que, al producirse un evento, se activa la señal de solicitud por filas pasando de un ‘1’ a un ‘0’ lógico ($_{req_row}$). Esta señal será recibida en la periferia del píxel anotando la fila en la que se encuentre y activará su respectiva señal de confirmación (ack_row), así como la de reset por filas $reset_row$. Nótese que, cuando se active dicha señal de confirmación, el transistor M_{AR} conducirá, activándose (lógica negada) de esta forma la señal de solicitud correspondiente ($_{req_col_on}$ si se sobrepasa el límite inferior en la etapa previa ó $_{req_col_off}$ si se supera el superior). Entonces, la señal de solicitud resultante será tratada por la periferia, determinándose la columna y en definitiva la posición exacta del píxel que ha detectado un contraste de iluminación dentro de la matriz, activando finalmente la señal de reset por columnas $reset_col$ que será recibida por el píxel. Así, el nodo $_{reset_pix}$ será llevado a tierra, aplicando el reset en la etapa del Diferenciador, de forma que la señal de salida del mismo adquiera el valor de reset $V_{diff} = V_{rst}$ (2.84), reseteándose de esta forma el píxel correspondiente y preparándose para llevar a cabo la próxima medida de contraste temporal.

Nótese que se añade el transistor M_{REF} operando como una fuente de corriente variable en tensión, cuya intensidad podremos controlar mediante la tensión de polarización V_{ref} , en paralelo con una capacidad CMOS C_3 . Dicha configuración se ha utilizado para ralentizar la relajación del reset, con el fin de reducir los fenómenos de inyección de carga y *clock feedthrough* mencionados previamente. De esta forma, estaremos reduciendo simultáneamente el consumo de

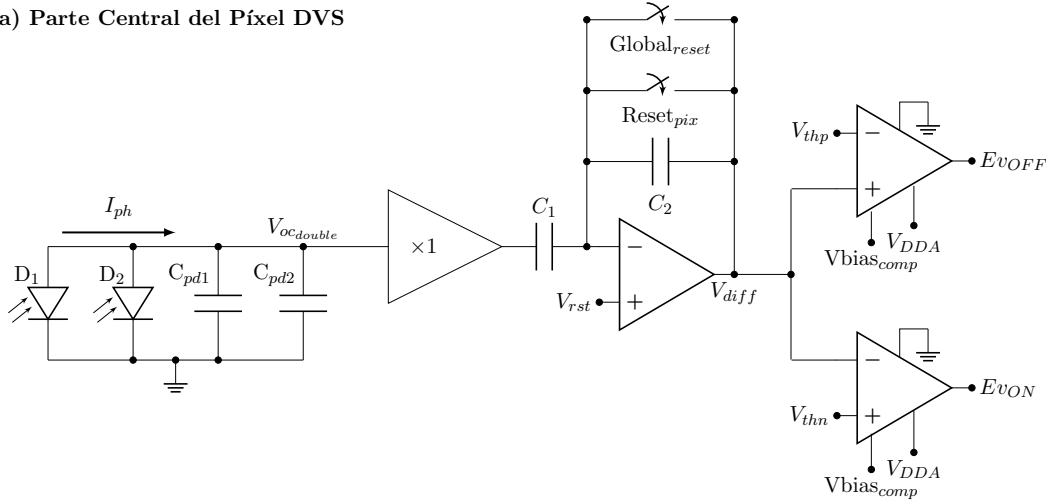
potencia de esta etapa, puesto que cuando los transistores M_{RC} y M_{RR} están en ON se establece un camino resistivo entre los raíles de polarización, cuya resistividad dependerá de la tensión V_{ref} , reduciendo el consumo para valores altos de tensión o estableciendo un corto entre ambos raíles de polarización para $V_{ref} = 0$ V (máximo consumo de potencia). No obstante, veremos que existirá una disyuntiva con la generación de eventos, puesto que cuanto más lenta sea la relajación del reset, más tiempo se encontrará el píxel en estado de reset evitando la generación de nuevos eventos y perdiendo así información.

Estos fenómenos quedan reflejados en las simulaciones incluidas en el Capítulo 3, y serán estudiados y analizados posteriormente en el laboratorio.

2.6. Píxel DVS

A continuación, se ha creído conveniente explicar el funcionamiento de nuestro píxel DVS de forma conjunta con los conocimientos adquiridos tras esta sección en la que se ha llevado a cabo el análisis de cada una de sus partes por separado. El esquemático global viene dado en la Figura 2.22.

a) Parte Central del Píxel DVS



b) Lógica AER

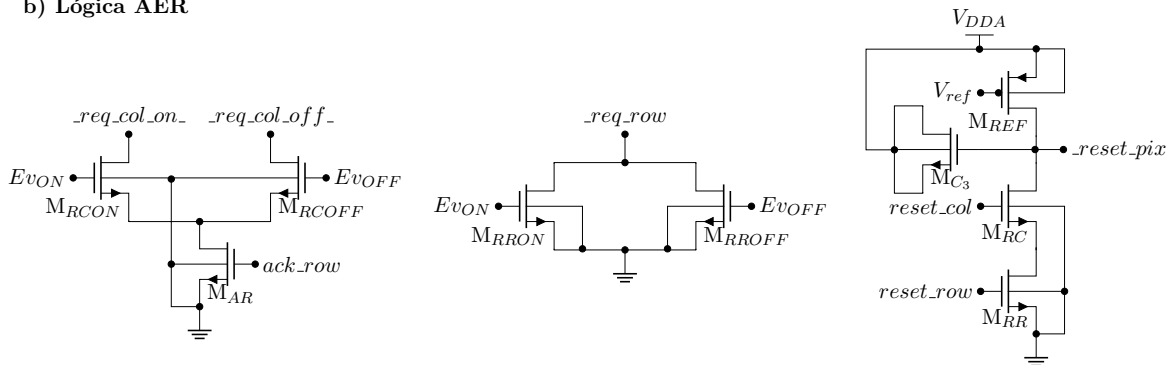


Figura 2.22: (a) Esquemático de nuestro Píxel DVS. (b) Lógica AER incluida en el Píxel. Tendremos un OTA operando como amplificador inversor y otros dos como comparadores. Además, la etapa fotorreceptora será implementada mediante la configuración mencionada y estudiada de dos diodos operando en Región Fotovoltaica dispuestos en paralelo.

Nótese que se ha presentado un esquemático simplificado donde se han sustituido la gran mayoría de los transistores por sus circuitos equivalentes. En ella, podemos observar como se conectan las distintas partes ya analizadas.

A continuación, vamos a realizar un breve análisis cualitativo acompañado de una estimación de la ganancia total del sistema.

En primer lugar, nos encontramos con la etapa fotorreceptora, implementada por dos diodos dispuestos en paralelo operando en Región Fotovoltaica. En dicha región, tal y como se ha estudiado al inicio de la sección, ante la incidencia de radiación electromagnética se generará un valor de tensión V_{oc_double} (2.65) proporcional al logaritmo natural de la fotocorriente, llevando a cabo así la compresión del rango dinámico. De esta forma, a la salida de esta primera etapa tendremos una señal de tensión cuyas variaciones siguen los cambios percibidos de luminosidad. Luego, a continuación, se añade un seguidor de tensión con el objetivo principal de aislar el

nodo de salida de la primera etapa V_{oc_double} de las rápidas variaciones de tensión producidas en el Diferenciador. Así, obtendremos una señal de tensión V_{sf} que seguirá a V_{oc_double} pero cuyas variaciones no afectarán a la etapa fotorreceptora. Ésta será la entrada del Diferenciador, que sabemos que se encargará de amplificar las variaciones temporales de la misma con una ganancia negativa dada idealmente por el cociente entre ambas capacidades. Finalmente, una vez amplificada la señal, llegamos a los comparadores donde dicha señal será comparada con dos valores umbrales impuestos que constituyen los límites superior e inferior, a partir de los cuáles se genera un evento. La existencia de un evento será informada a la periferia del píxel a través de los circuitos de la Figura 2.22(b) generando las señales de solicitud y confirmación. De esta forma, una vez se recoja la información sobre el evento generado, se activará el reset a través de la señal $Reset_{pix}$, que conducirá a V_{diff} al valor de reset escogido a través de $diff$, finalizando así un ciclo activo de nuestro píxel DVS.

Ahora, si consideramos el circuito dividido en bloques como se presenta en la Figura 2.23, podemos obtener de forma aproximada la ganancia total del píxel.

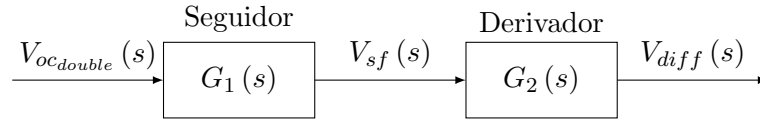


Figura 2.23: Diagrama de Bloques del Píxel DVS. Se presentan las señales en el dominio de Laplace así como las funciones de transferencia de cada bloque.

Nótese que únicamente se han añadido los bloques correspondientes a las partes que intervienen en la amplificación de la señal de entrada. Donde $G_1(s)$ y $G_2(s)$ son las funciones de transferencia de las respectivas partes, que ya fueron halladas en los apartados anteriores de este capítulo, pero nos centraremos en mostrar la ganancia máxima que podemos conseguir. Para ello, sabemos que la función de transferencia total del sistema viene dada como $G_T(s) = G_1(s) \cdot G_2(s)$, por lo que para $s = 0$ tenemos:

$$A_{0T} = \frac{V_{diff}}{V_{oc_double}} = A_{01}A_{02} \quad (2.107)$$

Donde recordemos que las ganancias de cada bloque vienen dadas por las siguientes expresiones:

$$\left\{ \begin{array}{ll} A_{01} = \frac{V_{sf}}{V_{oc_double}} = \frac{g_{m_{Msf}}}{g_{m_{Msf}}(1+\eta_{sf})+g_{ds_{Msf}}-g_{ds_{Msf}}} & \text{Seguidor} \\ A_{02} = \frac{V_{diff}}{V_{sf}} \approx -\frac{C_1}{C_2} & \text{Diferenciador} \end{array} \right. \quad (2.108)$$

Quedando la salida del Diferenciador en función de la tensión en circuito abierto, y por tanto del logaritmo natural de la fotocorriente:

$$V_{diff} = A_{0T}V_{oc_double} = A_{0T} \cdot nU_T \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \quad (2.109)$$

No obstante, con el fin de visualizar mejor esta relación, podemos utilizar las ecuaciones halladas en el análisis de gran señal de las distintas partes y considerar variaciones en las variables de las mismas entorno al punto de operación. Entonces, recordando las expresiones (2.75) y (2.97),

podemos obtener esta relación más simple:

$$\Delta V_{diff} = -A\Delta V_{sf} = -A\kappa_{sf}\Delta V_{oc_double} = -A\kappa_{sf}nU_T\Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \quad (2.110)$$

Siendo $-A = A_{02}$ la ganancia del Diferenciador, quedando en definitiva,

$$\Delta V_{diff} = -\frac{C_1}{C_2}\kappa_{sf}nU_T\Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \quad (2.111)$$

Donde U_T es la tensión térmica y κ_{sf} es el factor de la pendiente subumbral del transistor M_{sf} . Y podemos observar que hemos obtenido una expresión que representa cómo la tensión de salida del Diferenciador sigue las variaciones de la fotocorriente. Nótese que al considerar variaciones entorno al punto de operación, las tensiones en DC se han considerado nulas.

De esta forma, podemos estimar cómo de grande debe ser la variación de luz detectada para que se genere un evento, es decir, el contraste temporal mínimo de iluminación. Para ello, sabemos que es necesario que V_{diff} supere uno de los umbrales de los comparadores, que estarán con un offset entorno al valor de reset impuesto $V_{diff} = V_{rst}$, alrededor del cuál se producen las variaciones de la señal de salida del Diferenciador. Es decir, necesitamos que $\Delta V_{diff} > |V_{umbral} - V_{rst}|$, produciéndose un evento para un incremento o un decremento de la fotocorriente a partir de los siguientes límites:

$$\left\{ \begin{array}{l} \Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \Big|_{OFF} \geq -\frac{C_2}{C_1} \frac{1}{\kappa_{sf}nU_T} (V_{thp} - V_{rst}) \quad \text{Límite Superior, } Ev_{OFF} \\ \Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \Big|_{ON} \geq -\frac{C_2}{C_1} \frac{1}{\kappa_{sf}nU_T} (V_{thn} - V_{rst}) \quad \text{Límite Inferior, } Ev_{ON} \end{array} \right. \quad (2.112)$$

Por último, teniendo en cuenta que el píxel es sensible a contrastes temporales de iluminación que podemos cuantificar como las variaciones del logaritmo natural de la fotocorriente con respecto al tiempo ($d \ln(I_{ph})/dt$), podemos estimar de forma aproximada para variaciones muy suaves de iluminación, el ratio con el que se producirán los eventos. Es decir, el número de eventos por unidad de contraste temporal:

$$\#Eventos(t) \approx \frac{1}{\Delta \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right) \Big|_{Ev_{ON/OFF}}} \frac{d \ln \left(1 + \frac{I_{ph1}}{I_{s1}} \frac{1 + \frac{I_{ph2}}{I_{ph1}}}{1 + \frac{I_{s2}}{I_{s1}}} \right)}{dt} \quad (2.113)$$

2.7. Bloques Periféricos

Por último, antes de comenzar con las simulaciones, vamos a describir brevemente el funcionamiento de los distintos bloques que constituyen la periferia de nuestro sensor DVS, cuya función será el control de las señales de comunicación y la obtención de la dirección del ganador. En la Figura 2.24 se muestra un diagrama de bloques de la misma, en la que se incluyen además las señales de comunicación principales.

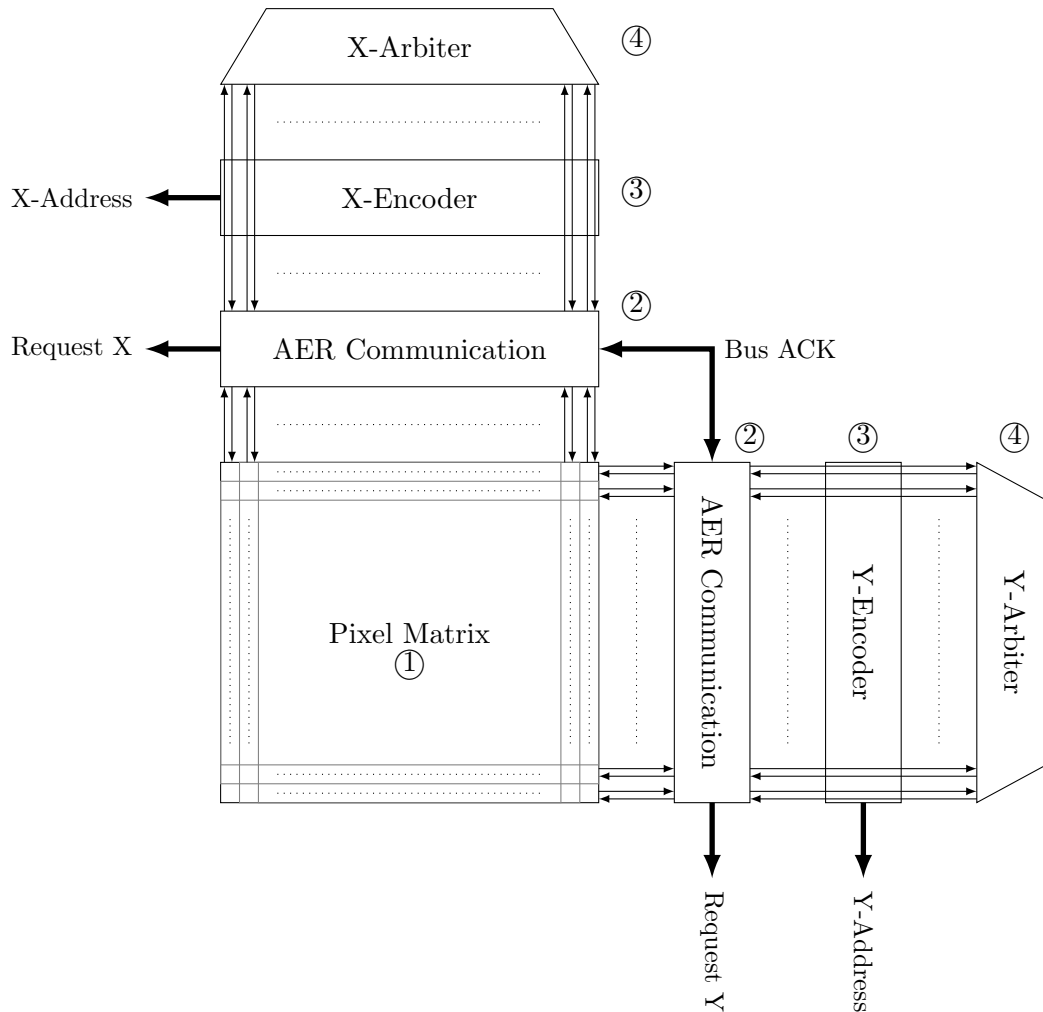


Figura 2.24: Diagrama de Bloques del Sensor DVS. Siendo ① la matriz de píxeles, ② el bloque denominado comúnmente “Sender”, ③ el Encoder, y ④ el Arbitrador en las direcciones X e Y.

Como podemos observar, los elementos que constituyen el sensor son: una matriz de píxeles ① con la arquitectura descrita en la Figura 2.22; un bloque que gestiona la comunicación periférica de los píxeles ② mediante el protocolo de comunicación AER con el resto de módulos periféricos; un bloque que codifica la dirección de las filas o columnas activas ③; y un bloque que arbitra ④ las peticiones de las filas o columnas, en caso de colisión. Los píxeles generan peticiones (eventos) por filas (o columnas) cada vez que la salida de uno de sus comparadores se activa. Dichas peticiones son compartidas por todos los píxeles de cada fila y columna. Primeramente, son enviadas a un bloque periférico de comunicación, que indica si hay filas o columnas activas ②. A continuación, el bloque árbitro ④ recibe las peticiones de todas las filas o columnas y solo asiente una de ellas. Entonces, el bloque *encoder* ③ codifica las coordenadas, X o Y, de las filas o columnas que han sido asentidas por el bloque árbitro. De esta forma, el proceso de

lectura de los eventos generados por los píxeles se realiza en dos fases: primero se lleva a cabo un arbitraje por filas (o por columnas), y luego, otro por columnas (o filas). Finalmente, una vez las coordenadas X e Y son leídas por un periférico externo (FPGA), éste envía una señal global (Bus ACK) al sensor, para que el píxel leído se resetee.

En el Capítulo 3 se proporcionan resultados de simulación en los que se podrá visualizar claramente el comportamiento descrito. Dichas simulaciones se llevarán a cabo con matrices de píxeles de pequeñas dimensiones (2×2 en este caso) debido a la complejidad de la simulación, la cuál conllevaría un tiempo de cómputo excesivo para una matriz de grandes dimensiones.

CAPÍTULO 3

Simulaciones y Resultados

Una vez estudiadas y analizadas las distintas partes de la arquitectura del sensor DVS en el Capítulo 2, se presentan a continuación una serie de simulaciones realizadas con la herramienta *Cadance Virtuoso* con el fin de visualizar el comportamiento descrito previamente, discutiendo los resultados obtenidos.

3.1. Diodo Operando en Región Fotovoltaica

En primer lugar, al igual que en el capítulo anterior, comenzamos con el estudio de la etapa fotorreceptora, cuya implementación física aparece en la Figura 2.10(b). Para ello, se incluirán a continuación tanto representaciones gráficas de las expresiones teóricas obtenidas, así como algunos resultados experimentales presentados en trabajos previos [38]-[39].

En primer lugar, se presentan los resultados obtenidos a través de las expresiones teóricas alcanzadas en el capítulo anterior, las cuales modelan el comportamiento de los portadores de carga en un diodo operando en Región Fotovoltaica, siendo considerados tanto el caso de un diodo de base larga, así como uno de base corta. Para llevar a cabo estas simulaciones, se han utilizado los siguientes valores para los distintos parámetros:

- Concentración de Dopantes Aceptores (*p-sub*), $N_A = 10^{15} \text{ cm}^{-3}$.
- Concentración de Dopantes Donadores (*N-well*), $N_D = 5 \cdot 10^{17} \text{ cm}^{-3}$.
- Concentración Intrínseca de Portadores, $n_i = 1,45 \cdot 10^{10} \text{ cm}^{-3}$.
- Ratio de Fotogeneración, $G_L = 10^{17} \text{ portadores} \cdot \text{s}^{-1} \cdot \text{cm}^{-3}$.
- Movilidad del Electrón, $\mu_n = 1417 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$.
- Movilidad del Hueco, $\mu_p = 150 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$.
- Tiempo de Vida Medio del Electrón, $\tau_n = 10^6 \text{ s}$.
- Tiempo de Vida Medio del Hueco, $\tau_h = 10^9 \text{ s}$.
- Longitud de Difusión del Electrón, $L_n = 6 \cdot 10^{-3} \text{ cm}$.
- Longitud de Difusión del Electrón, $L_p = 6,2080 \cdot 10^{-5} \text{ cm}$.
- Distancia Interfaz Región de Deplexión y Región Neutra N en Estado de Equilibrio Térmico, $x_n = 1,9441 \cdot 10^{-7} \text{ cm}$.

- Ancho de la Región Neutra N (Base Larga), $X_N = 6,2099 \cdot 10^{-4}$ cm.
- Punto de Fotogeneración en la Región Neutra N (Base Larga), $x_{n0} = 3,1059 \cdot 10^{-4}$ cm.
- Distancia Interfaz Región de Deplexión y Región Neutra P en Estado de Equilibrio Térmico, $x_p = 9,7207 \cdot 10^{-5}$ cm.
- Ancho de la Región Neutra P (Base Larga), $X_P = 6,04 \cdot 10^{-2}$ cm.
- Punto de Fotogeneración en la Región Neutra P (Base Larga), $x_{p0} = 3,03 \cdot 10^{-2}$ cm.
- Ancho de la Región Neutra N (Base Corta), $X_N = 6,2080 \cdot 10^{-6}$ cm.
- Punto de Fotogeneración en la Región Neutra N (Base Corta), $x_{n0} = 3,2012 \cdot 10^{-6}$ cm.
- Ancho de la Región Neutra P (Base Corta), $X_P = 6,0338 \cdot 10^{-4}$ cm.
- Punto de Fotogeneración en la Región Neutra P (Base Corta), $x_{p0} = 3,5029 \cdot 10^{-4}$ cm.

Siendo los perfiles de dopado los proporcionados por la tecnología (UMC180nm) para la implementación de un diodo formado entre *p-sub* y *N-well*. Nótese además, que la concentración de dopantes donadores será significativamente mayor que la de aceptores (el sustrato se encuentra poco dopado en tecnologías CMOS), lo que conllevará una diferencia en varios órdenes de magnitud entre los tiempos de vida medio de los portadores minoritarios en las zonas neutras, puesto que cuanto mayor sea el número de iones mayor será la probabilidad de colisión, reduciéndose así el tiempo que tarda el portador minoritario correspondiente en perder la energía cinética que se le proporcionó en la fotogeneración.

Entonces, una vez se han definido los parámetros necesarios para llevar a cabo las distintas simulaciones teóricas, vamos a comenzar considerando el caso de un diodo de base larga. Cabe destacar que todas las simulaciones se han realizado para las configuraciones de circuito abierto y circuito cerrado estudiadas en el Capítulo 2.

De esta forma, basándonos en las expresiones (2.40) y (2.41), en la Figura 3.1 se muestra la concentración de portadores minoritarios en las regiones neutras del diodo dispuesto en cortocircuito considerando la fotogeneración de excitones en los puntos $|x_{p0}| = 3,03 \cdot 10^{-2}$ cm y $x_{n0} = 3,1059 \cdot 10^{-4}$ cm con un ratio $G_L = 10^{17}$ portadores \cdot s $^{-1}$ \cdot cm $^{-3}$. En ella, podemos observar cómo las expresiones obtenidas en el análisis teórico cumplen el comportamiento esperado: en ambas regiones neutras la concentración de los portadores minoritarios correspondientes alcanzan un máximo en el punto donde se produce la fotogeneración de excitones, decayendo de forma exponencial hacia los extremos de la región neutra respectiva, donde se alcanza la concentración de equilibrio ($n_{p0} = 2,1025 \cdot 10^5$ cm $^{-3}$ para los electrones en la región P y $p_{n0} = 420,5$ cm $^{-3}$ para los huecos en la región neutra N).

De forma análoga, se ha llevado a cabo la simulación para la configuración en circuito abierto, en el que se ha considerado un valor de tensión en circuito abierto $V_{oc} = 336$ mV. Dicho valor ha sido obtenido a través de la expresión (2.47), sustituyendo los parámetros definidos previamente al inicio de este apartado. En la Figura 3.2 se ilustra entonces la concentración de portadores minoritarios en las distintas regiones neutras que constituyen el diodo dispuesto en circuito abierto, considerando las mismas condiciones de fotogeneración que en la configuración anterior. En este caso, podemos visualizar cómo ha incrementado exponencialmente con la tensión el valor de la concentración de portadores minoritarios en las proximidades de la región de carga espacial, siendo ahora $n(x = -x_p) = n_{p0} e^{\frac{V_{oc}}{nU_T}} = 1,00534 \cdot 10^{11}$ cm $^{-3}$ y $p(x = x_n) = p_{n0} e^{\frac{V_{oc}}{pU_T}} = 2,01067 \cdot 10^8$ cm $^{-3}$, mientras que en los extremos de las regiones neutras, el exceso de portadores minoritarios seguirá siendo nulo debido a la aproximación de diodo de base larga ($n(x = -X_P) = n_{p0}$ y $p(x = X_N) = p_{n0}$). No obstante, podemos observar cómo entre ambos valores se sigue presentando un pico correspondiente a la fotogeneración de excitones dentro de las regiones neutras.

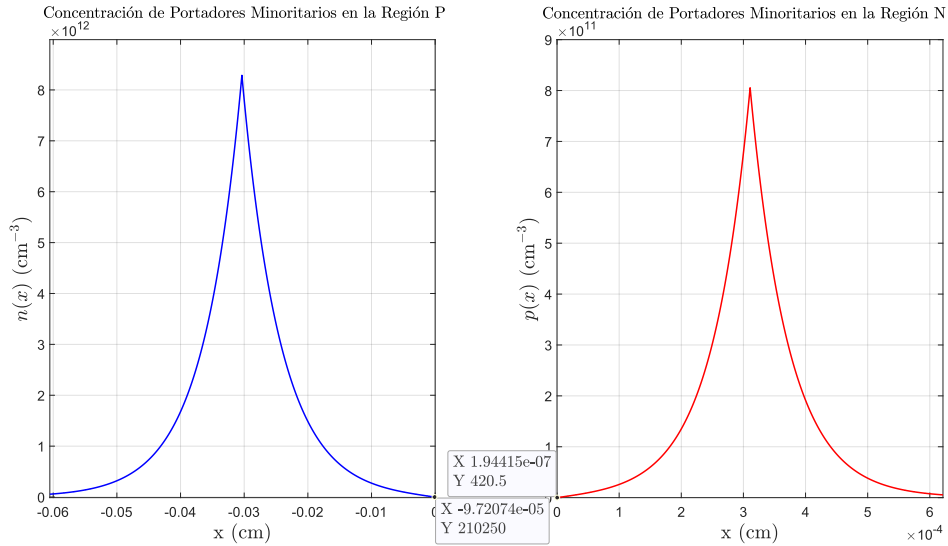


Figura 3.1: Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Cortocircuito, $V = 0$ V. Se considera una fotogeneración en $x_{p0} = 3,03 \cdot 10^{-2}$ cm y $x_{n0} = 3,1059 \cdot 10^{-4}$ cm con un ratio $G_L = 10^{17}$ cm $^{-3}$.

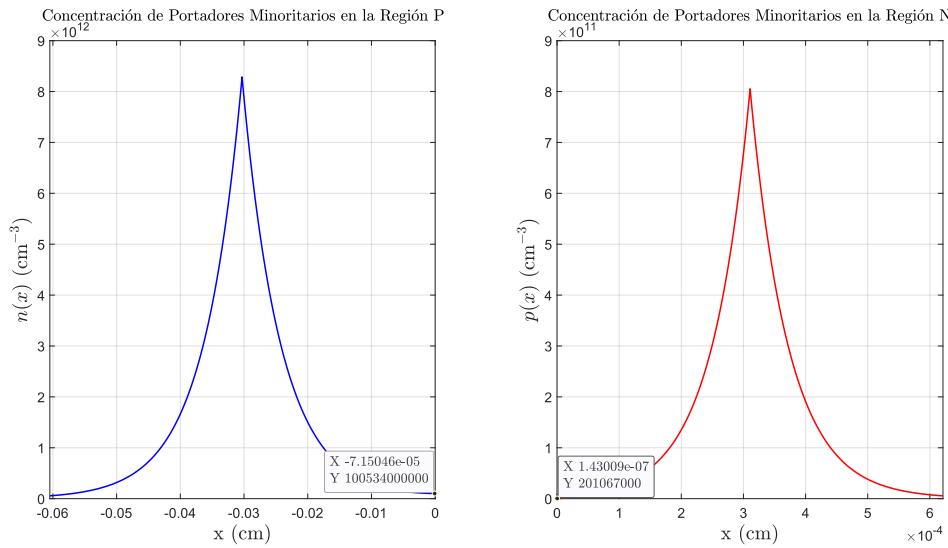


Figura 3.2: Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Circuito Abierto, $V = V_{oc} = 336$ mV. Se considera una fotogeneración en $x_{p0} = 3,03 \cdot 10^{-2}$ cm y $x_{n0} = 3,1059 \cdot 10^{-4}$ cm con un ratio $G_L = 10^{17}$ cm $^{-3}$.

A continuación, una vez se han presentado las concentraciones de portadores minoritarios para las configuraciones de cortocircuito y circuito abierto, se muestran las densidades de corriente correspondientes en las figuras 3.3 y 3.4 respectivamente. Éstas han sido obtenidas fácilmente a partir de las expresiones teóricas dadas para el flujo de portadores en las regiones neutras P (2.42) y N (2.42).

En primer lugar, para la disposición en cortocircuito, podemos observar cómo la densidad de corriente viene dada únicamente por la densidad de corriente fotogenerada o fotocorriente, siendo $|J_T| = 9,92268 \cdot 10^{-5}$ A \cdot cm $^{-2}$. Tal y como se mencionó en el capítulo anterior, esto se debe a que los excitones fotogenerados circulan entre los bornes del dispositivo sin resistencia alguna,

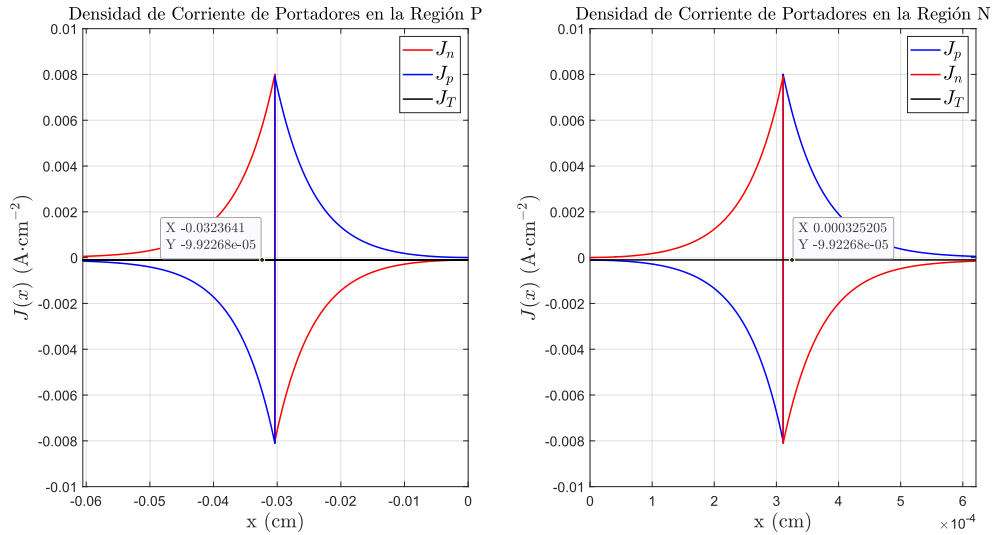


Figura 3.3: Densidad de Corriente de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Cortocircuito, $V = 0$ V. La densidad de corriente total es $|J_T| = |J_L| = 9,92268 \cdot 10^{-5} \text{ A} \cdot \text{cm}^{-2}$.

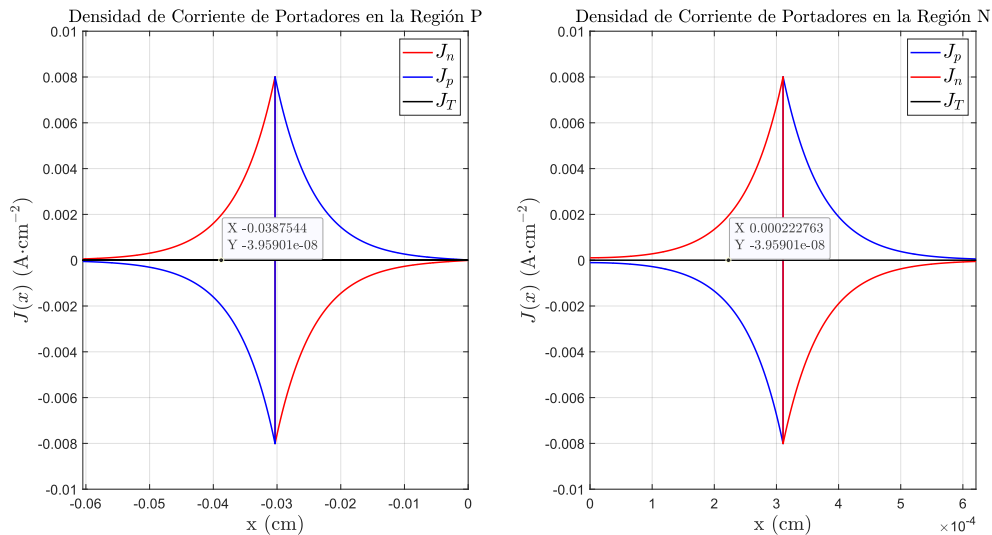


Figura 3.4: Densidad de Corriente de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Larga. Configuración en Circuito Abierto, $V = V_{oc} = 336$ mV. La densidad de corriente total es $J_T = |J_L| - J_S = 3,95901 \cdot 10^{-8} \approx 0 \text{ A} \cdot \text{cm}^{-2}$.

permaneciendo el sistema con los niveles de Fermi alineados y por tanto en estado de equilibrio, lo que conlleva una densidad de corriente de difusión nula. Además, se visualiza perfectamente cómo los portadores minoritarios fotogenerados se alejan del punto donde se lleva a cabo dicha fotogeneración, dirigiéndose hacia los extremos de las regiones neutras.

Por otro lado, para la configuración en circuito abierto, sabemos que el estado de equilibrio hacia el que tenderá el sistema se establecerá cuando la corriente generada por la difusión de portadores contrarreste a la fotogenerada, siendo ambas iguales en magnitud. En dicho instante, la diferencia en tensión que aparece entre los bornes del dispositivo se denomina tensión en circuito abierto y, en nuestro caso, teniendo en cuenta los perfiles de dopado considerados, será

$V_{oc} = 336$ mV. De esta forma, aplicando dicho valor de tensión se obtienen las densidades de corriente de los portadores en las regiones neutras reflejadas en la Figura 3.4, en la que podemos observar que, efectivamente, $J_T = 3,95901 \cdot 10^{-8} \approx 0$, cumpliéndose así el razonamiento seguido.

Ahora, si consideramos el caso de un diodo de base corta, los resultados más destacables se obtienen en la concentración de portadores minoritarios en las regiones neutras para la configuración en cortocircuito, puesto que la tendencia con el resto de simulaciones será muy similar al caso de diodo de base larga. Así, en la Figura 3.5 se presenta la gráfica correspondiente a las expresiones que rigen las concentraciones de portadores minoritarios en las regiones neutras N (2.25) y P (2.28) para un diodo de base corta. Como podemos observar, se obtiene de nuevo el resultado esperado, en el que la concentración de portadores minoritarios presentan un máximo en el punto donde se lleva a cabo la fotogeneración de excitones, decayendo luego rápidamente hacia los extremos hasta alcanzar el valor de la densidad de portadores minoritarios en equilibrio térmico (n_{p0} para los electrones en la región neutra P o p_{n0} para los huecos en la N).

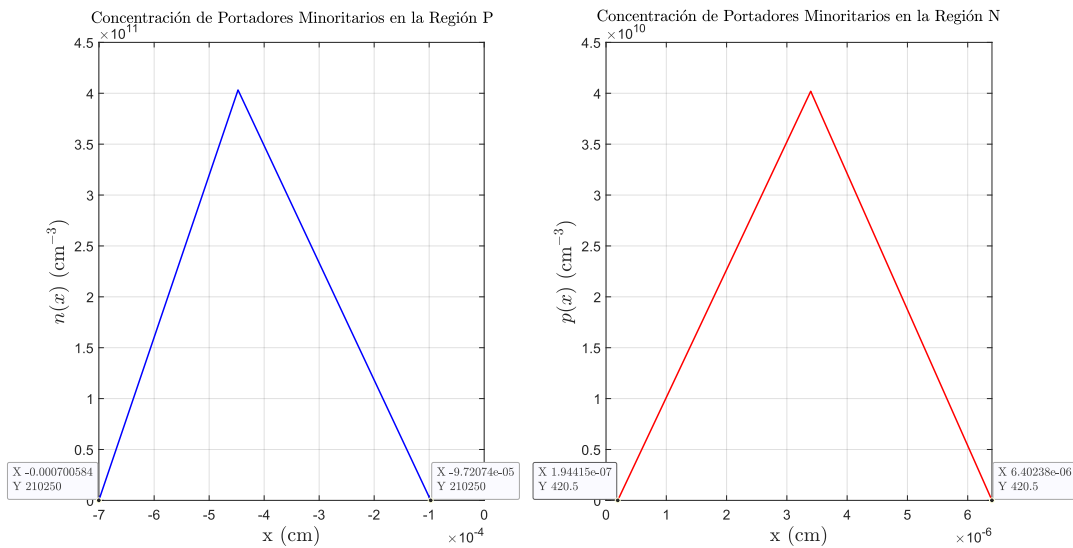


Figura 3.5: Concentración de Portadores Minoritarios en las Distintas Regiones del Diodo de Base Corta. Configuración en Cortocircuito, $V = 0$ V. Se considera una fotogeneración en $x_{p0} = 3,5029 \cdot 10^{-4}$ cm y $x_{n0} = 3,2012 \cdot 10^{-6}$ cm con un ratio $G_L = 10^{17}$ cm^{-3} .

Finalmente, para acabar con las simulaciones teóricas, vamos a representar gráficamente la dependencia de la tensión en circuito abierto con la temperatura. Dicha dependencia queda reflejada para el caso de un diodo de base larga en la expresión (2.63), donde podemos observar claramente la importancia de la corriente fotogenerada y por tanto, del ratio de fotogeneración G_L , puesto que su valor conllevará un offset positivo en tensión, así como una dependencia más o menos fuerte de la temperatura. En la Figura 3.6 se ilustran los resultados obtenidos utilizando un ratio de fotogeneración muy bajo, $G_L = 10^3$ portadores $\cdot \text{s}^{-1} \cdot \text{cm}^{-3}$ (Izquierda), y uno muy alto, $G_L = 10^{17}$ portadores $\cdot \text{s}^{-1} \cdot \text{cm}^{-3}$ (Derecha). En el primer caso, en el que se desprecia la dependencia de la fotocorriente con la temperatura, observamos una dependencia totalmente lineal, obteniéndose un valor de tensión a temperatura ambiente $V_{oc} \approx 361$ mV. No obstante, vemos en el segundo caso que aparece una pequeña desviación de dicha tendencia lineal, que se debe a que la dependencia de la fotocorriente con la temperatura se hace más significativa, produciendo además un offset enorme en tensión. Nótese que los valores de tensión obtenidos para éste último caso son desproporcionados, y posiblemente se deba a un error al escoger el valor de la constante definida en (2.61).

A continuación, tras presentar los resultados de las simulaciones realizadas y verificar que

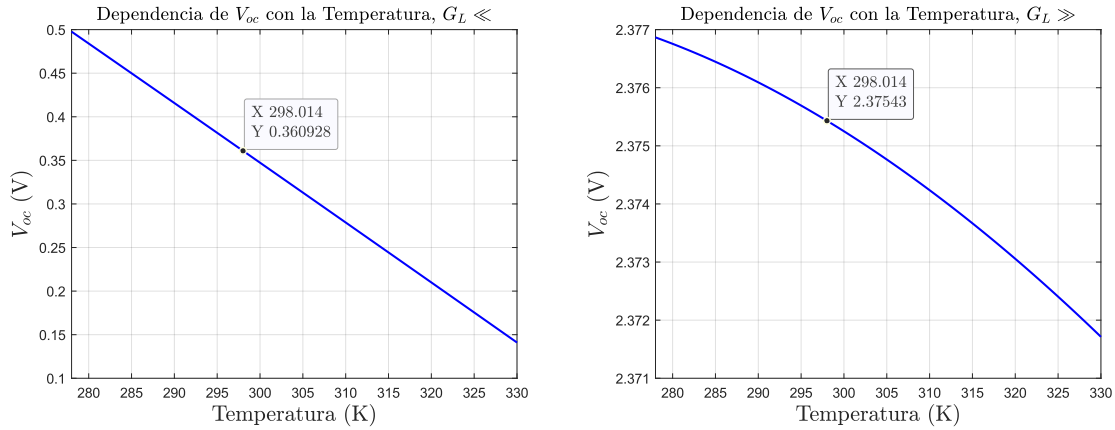


Figura 3.6: Dependencia de la Tensión en Circuito Abierto con la Temperatura. Para $G_L \ll$ (Izq.) y para $G_L \gg$ (Dcha.)

con las expresiones obtenidas de forma teórica se obtiene el comportamiento deseado, se incluyen una serie de resultados experimentales proporcionados en los artículos [38]-[39].

En primer lugar, puesto que se acaba de ilustrar en la Figura 3.6 los resultados obtenidos por simulación, se presenta en la Figura 3.7 los resultados experimentales proporcionados para la dependencia de la tensión en circuito abierto con la temperatura. Nótese que en la Figura 3.6 únicamente se considera un diodo operando en Región Fotovoltaica, mientras que en la Figura 3.7 se ilustran los resultados para las dos implementaciones estudiadas. Por ello, es interesante destacar que se obtiene una tendencia prácticamente lineal para la configuración de dos diodos dispuestos en paralelo ya que será la que implementemos en nuestro diseño. Además, vemos que se presenta dicha tendencia prácticamente para todo el rango en temperaturas dado, siendo la tensión en circuito abierto de la configuración doble mayor que la de la simple para todo T .

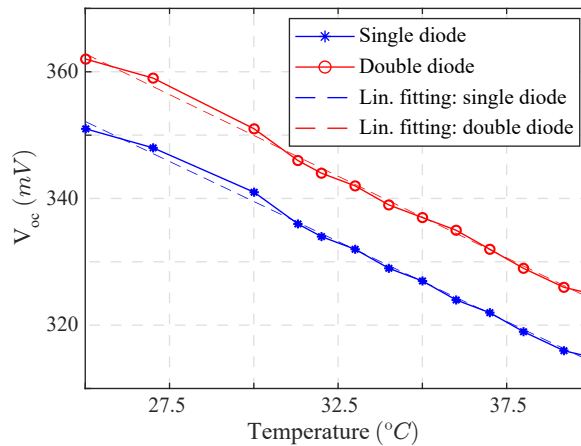


Figura 3.7: Resultados Experimentales para la Dependencia de la Tensión en Circuito Abierto con la Temperatura. Configuraciones Doble (Rojo) y Simple (Azul) estudiadas.

Por otro lado, es interesante estudiar la variación que presenta la tensión en circuito abierto con la iluminación. En la Figura 3.8 se muestra dicha variación en escala semilogarítmica, donde podemos observar cómo V_{oc} aumenta “linealmente”, reflejando su dependencia logarítmica con la iluminación a través de la fotocorriente, tal y como obtuvimos en el análisis realizado en el capítulo anterior. Además, cabe destacar que para ciertos valores de iluminación la conversión en tensión será más eficiente, como podemos observar a baja iluminación (~ 6 lux) donde la

pendiente es más abrupta.

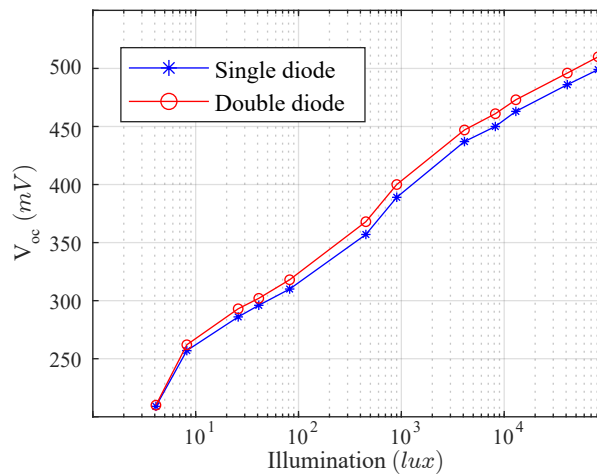


Figura 3.8: Resultados Experimentales de la Tensión en Circuito Abierto frente a la Iluminación en Escala Logarítmica. Ambos diodos fueron iluminados de forma simultánea con una fuente de luz blanca, mientras que la temperatura se monitorizó y se mantuvo constante durante el experimento.

Por último, en la Figura 3.9 se ilustra el valor de tensión en circuito abierto en función de la longitud de onda de la luz incidente. En ella, podemos observar que ambas implementaciones serán más sensibles para longitudes de onda cortas (azul dentro del espectro visible). No obstante, la configuración de dos diodos dispuestos en paralelo presenta una mayor sensibilidad para longitudes de onda hasta ~ 800 nm, siendo sensible para mayor rango de longitudes de onda que la configuración de un solo diodo.

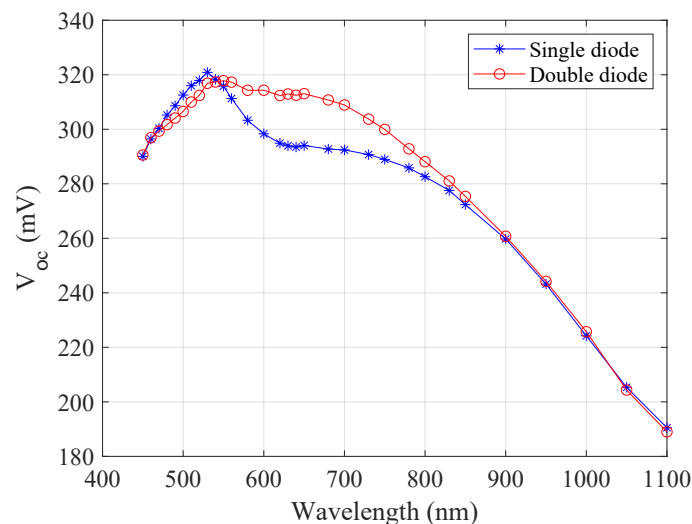


Figura 3.9: Resultados Experimentales obtenidos de la Tensión en Circuito Abierto para diferentes Longitudes de Onda de la Radiación Electromagnética Incidente.

En definitiva, podemos concluir que la configuración de dos diodos dispuestos en paralelo operando en Región Fotovoltaica presentará mejores prestaciones en un mayor número de aplicaciones que la implementación de un único diodo.

3.2. Seguidor de Tensión

A continuación, para el seguidor de tensión se han llevado a cabo diversas simulaciones. En ellas, se han utilizado los valores de dimensiones y polarización reflejados en la Figura 2.14, los cuáles se consideran óptimos relación operación-consumo, donde cabe destacar que $V_{bias_{SF}} = 1,38$ V conlleva una corriente de polarización de $I_{bias} = 10$ nA. Adicionalmente, se ha incluido una capacidad de carga a la salida $C_L = 200$ fF con el fin de otorgar un carácter más realista a las simulaciones realizadas.

En primer lugar, con el objetivo de demostrar que presenta el comportamiento deseado, se ha llevado a cabo un barrido en DC de la señal de entrada $V_{OC_{double}}$ para valores comprendidos entre los raíles de polarización. Así, se obtiene el resultado ilustrado en la Figura 3.10, donde podemos visualizar la característica en tensión Entrada-Salida (V_{sf} frente $V_{OC_{double}}$).

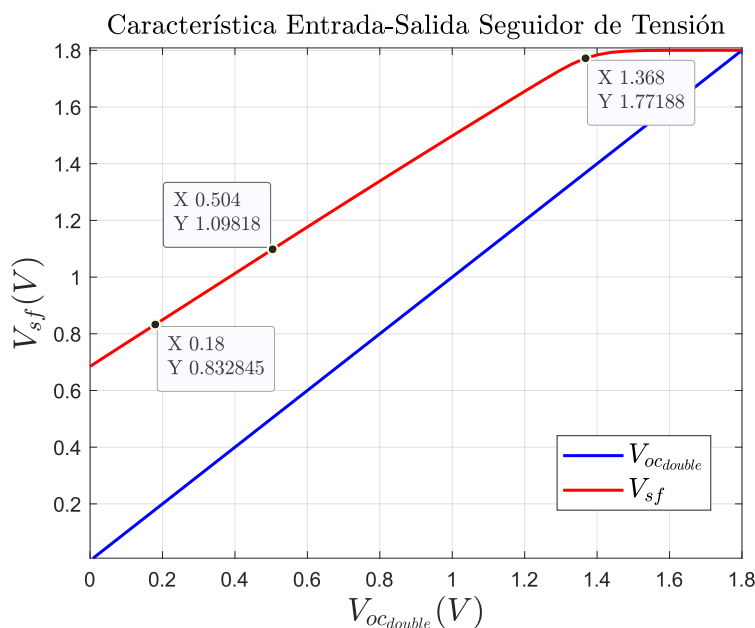


Figura 3.10: Característica Entrada-Salida del Seguidor de Tensión ante un Barrido en DC a la Entrada entre los Raíles de Polarización, $V_{OC_{double}} \in [0, 1,8]$ V.

Tal y como esperábamos, observamos que el nodo de salida del Seguidor tiene un comportamiento prácticamente idéntico al de la entrada, presentando un cierto offset dado por la tensión de *overdrive* del transistor M_f (recuérdese la expresión (2.75)). No obstante, se presentan dos fenómenos que provocan la degradación del seguimiento en tensión:

- Para valores de la tensión de entrada por encima de entorno a 1,37 V ($\sim V_{bias_{SF}}$), la señal de salida se encuentra saturada a valores próximos al raíl de polarización positivo, y por tanto no se cumple el correcto funcionamiento del seguidor en dicha zona. Esto se debe a que, para tensiones tan altas a la entrada, el transistor pMOS M_{sf} que funciona como *driver* tiene una tensión de puerta muy alta y no conduce, independientemente de la corriente de polarización. De hecho, cabe destacar que el límite en tensión a la entrada a partir del cuál el seguidor deja de operar correctamente, se encuentra entorno al valor obtenido previamente de forma teórica (2.76). Dicho valor límite puede ajustarse a través de la tensión de polarización, aunque en nuestro caso no será necesario dado que la tensión de salida de la etapa fotorreceptora estará comprendida entre 150 y 500 mV. Nótese que en la Figura 3.10 queda reflejada la correcta operación del seguidor para estos valores de tensión a la entrada.

- Podemos tanto observar como calcular fácilmente que la recta de la característica correspondiente al nodo de salida no tiene pendiente unidad ($\approx 0,82$). Este comportamiento fue mencionado en la obtención de la expresión (2.75), y se debe a la presencia del efecto substrato en el transistor de *driver* M_{sf} , presentando así una pendiente proporcional a la tensión umbral del mismo.

Por otro lado, nótese que la pendiente obtenida no es más que un valor aproximado de la ganancia máxima del Seguidor, que ya esperábamos que fuera distinta de la unidad como consecuencia de la presencia del efecto substrato. De hecho, para verificar el análisis frecuencial del circuito llevado a cabo de forma teórica, cuyos resultados se recogen en (2.79), se presenta en la Figura 3.11 el diagrama de BODE.

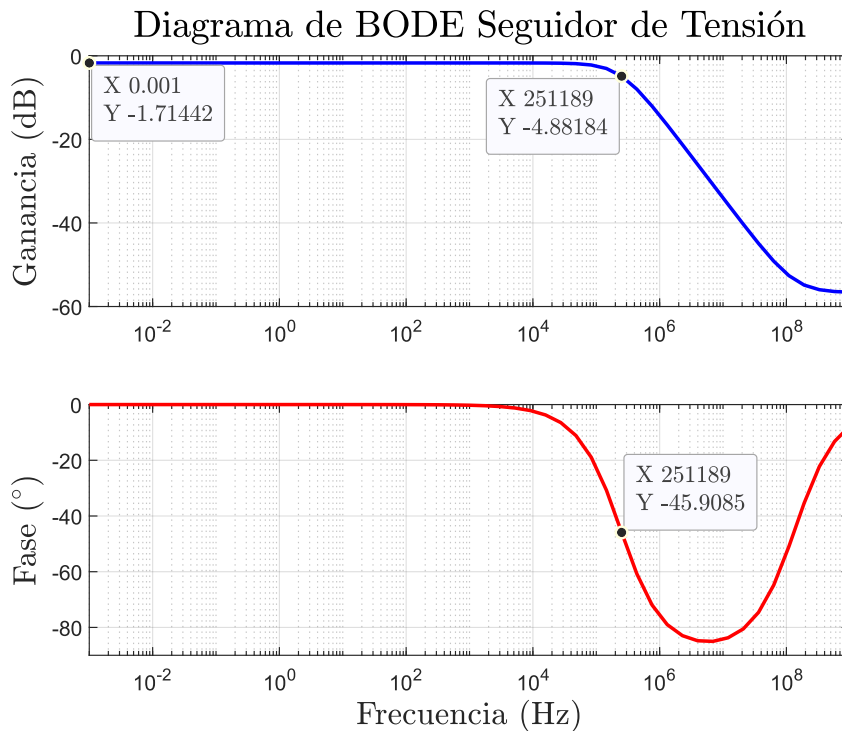


Figura 3.11: Diagrama de BODE del Seguidor de Tensión. Se obtiene una ganancia máxima $A_0 \approx -1,71$ dB, un polo en $f_p \approx 251$ kHz y un cero entorno a $f_z \approx 0,1$ GHz.

Donde podemos observar la presencia de un polo dominante a unos 251 kHz que atenuará la ganancia en -20 dB/década. No obstante, tenemos un ancho de banda de cerca de 6 décadas por lo que se dará un buen comportamiento del Seguidor de Tensión para un amplio rango de frecuencias de la señal de entrada. En base a estos resultados, podemos concluir que el Seguidor de Tensión no será la etapa que limite el ancho de banda del píxel DVS. De hecho, nótese que la señal de salida de la etapa fotorreceptora tendría que presentar una variación drástica en tensión (de magnitud suficiente para ser detectable por los comparadores del píxel) en menos de ~ 4 μ s para que el Seguidor de Tensión no pudiera seguir correctamente dicha señal. Sin embargo, en caso de que fuera necesario, podríamos incrementar la corriente de polarización, aumentando así el ancho de banda (obsérvese la Figura 3.12) a expensas de limitar el rango de valores de tensión permitido a la entrada (recordemos la expresión 2.76) y aumentar considerablemente el consumo global del sensor (cada píxel consta de este bloque). Por ejemplo, en el caso de utilizar una corriente de polarización de 1 μ A, el polo se desplazaría hacia $f_p \approx 12$ MHz, aumentando en dos décadas el ancho de banda y permitiendo variaciones de la señal de entrada de 100 ns.

Por otro lado, tal y como se ha comentado anteriormente, obtenemos una ganancia máxima

de $A_0 \approx -1,71$ dB, es decir, $A_0 \approx 0,821$, que es exactamente el valor obtenido para la pendiente de la curva mostrada en la Figura 3.10. Además, se observa la presencia de un cero a alta frecuencia, entorno a 0,1 GHz.

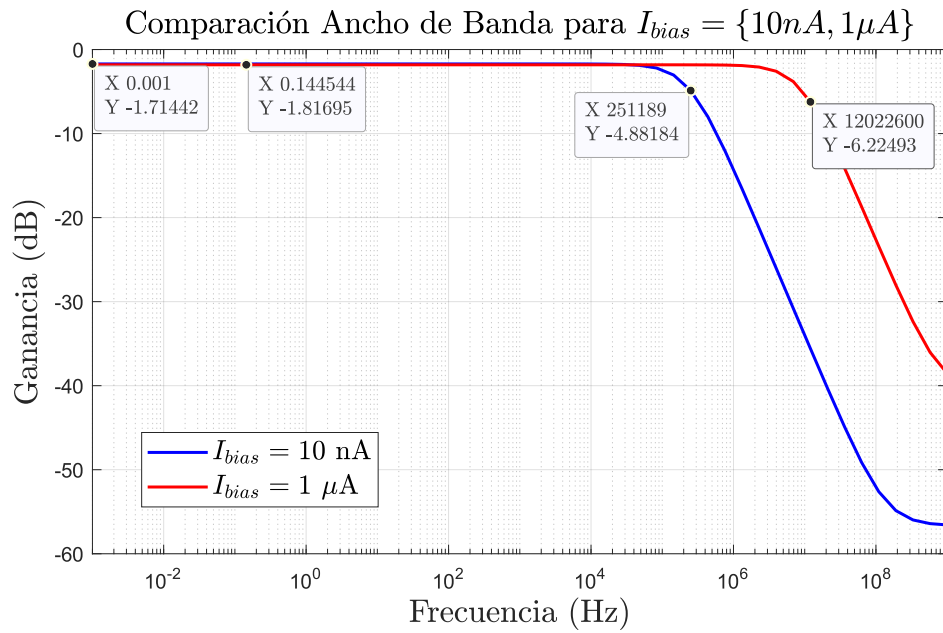


Figura 3.12: Comparación del Diagrama de BODE del Seguidor de Tensión para $I_{bias} = 10 \text{ nA}$ y $I_{bias} = 1 \mu\text{A}$. Se obtiene un incremento del ancho de banda a expensas de una reducción en la ganancia máxima ($A_0 \approx -1,71$ dB a $A_0 \approx -1,81$ dB).

3.3. Amplificador Diferenciador

El siguiente bloque es el Amplificador Diferenciador que aparece en la Figura 2.16. Tal y como se ha explicado anteriormente, la función de esta etapa será amplificar las variaciones temporales de la señal de entrada. Por ello, no tiene ningún sentido realizar simulaciones o barridos en DC en esta parte. Para analizar su comportamiento será interesante observar los resultados obtenidos para el transitorio y en AC. De nuevo, para llevar a cabo dichas simulaciones se han utilizado los valores de dimensiones características y de polarización presentadas en el capítulo anterior, así como una capacidad de carga $C_L = 50$ fF a la salida del mismo.

En primer lugar, se ha llevado a cabo un análisis transitorio con un tiempo de simulación de 100 ms y una señal de entrada pulso de 300 a 303 mV con tiempos de subida y bajada de 4,5 μ s (tiempo suficiente para asegurar la correcta operación del Seguidor de Tensión), presentándose el resultado obtenido en la Figura 3.13 para distintos valores de corriente de polarización (Derecha) y de la capacidad nominal C_1 (Izquierda).

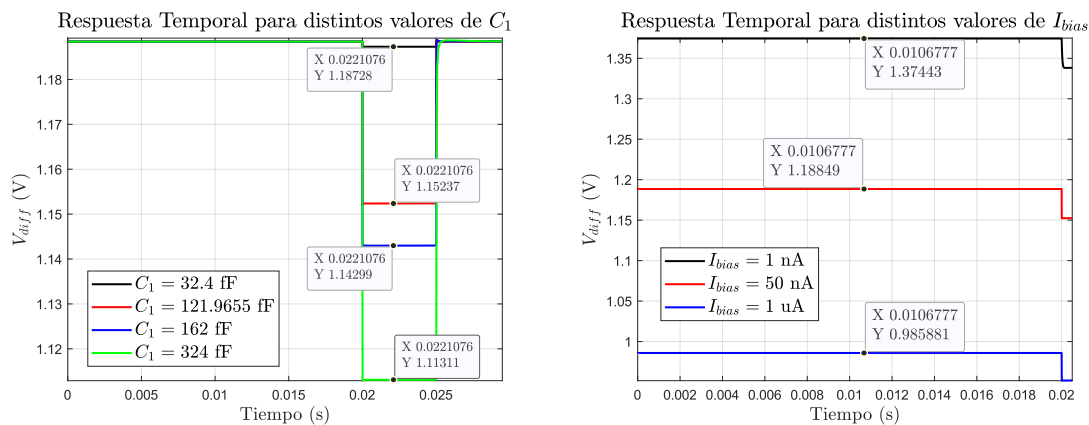


Figura 3.13: Respuesta Temporal de la Señal de Salida V_{diff} para $C_1 = \{32,4, 121,9655, 162, 324\}$ fF manteniendo la corriente de polarización a $I_{bias} = 50$ nA (Izq.), y para $I_{bias} = \{1$ nA, 50 nA, 1 μ A $\}$ dejando constante el valor de la capacidad nominal $C_1 = 121,9655$ fF (Dcha.).

Dichas simulaciones se han llevado a cabo con el fin de ilustrar dos resultados predichos de forma teórica en el capítulo anterior.

Por un lado, al introducirse un retraso de 20 ms en la señal de entrada, podemos observar cómo a medida que aumentamos la corriente de polarización el valor inicial de la señal de salida del diferenciador disminuye. Esto se debe a que dicho valor de tensión se corresponde con el valor de reset del diferenciador, el cuál analizamos de forma teórica en el capítulo anterior (2.84) y observamos una dependencia con la tensión de polarización, verificándose con los resultados obtenidos en esta simulación.

Por otro lado, cabe destacar que se ha reflejado la señal de salida para distintos valores de la capacidad C_1 , manteniendo C_2 constante en el mínimo valor proporcionado por la tecnología. De esta forma, podemos visualizar perfectamente que la ganancia del amplificador es directamente proporcional a la razón entre estas capacidades, aumentando la amplitud de los pulsos a medida que incrementamos el valor de C_1 . Dicha dependencia fue introducida previamente en el análisis en Pequeña Señal realizado para este bloque, y como sabemos se verá degradada por los parásitos capacitivos de los dispositivos que lo constituyen. Por ello, con el fin de analizar en mayor profundidad la degradación de la ganancia, se ha llevado a cabo un análisis AC para distintos valores de la capacidad nominal C_1 , cuyos resultados se presentan en la Figura 3.14.

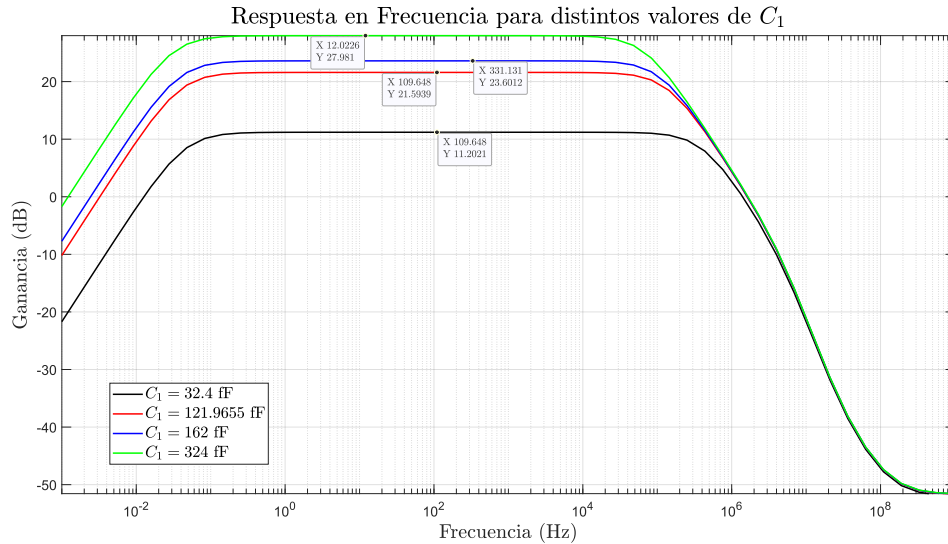


Figura 3.14: Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la capacidad C_1 .

Donde, de nuevo, podemos observar cómo la ganancia máxima del sistema aumenta a medida que incrementamos el valor de C_1 pasando de ser $A_0 \approx 11,2$ dB para $C_1 = 32,4$ fF hasta $A_0 \approx 28$ dB para $C_1 = 324$ fF. No obstante, nótese que se presenta una discrepancia significativa con respecto a los resultados esperados si la ganancia máxima del sistema únicamente dependiera del ratio entre las capacidades nominales (caso ideal). Entonces, con el fin de comprobar que dicha diferencia se reduce con respecto al resultado teórico obtenido en el análisis en Pequeña Señal, se ha llevado a cabo un análisis en DC para obtener los parámetros de Pequeña Señal entorno al punto de operación definido por la corriente de polarización $I_{bias} = 50$ nA. Dichos parámetros se recogen en la Tabla 3.1. Nótese que únicamente se muestran los parámetros relevantes para obtener la ganancia máxima mediante la expresión teórica (2.93). Maximizar la ganancia de esta etapa será de suma importancia, puesto que conllevará tanto un aumento de la sensibilidad al contraste temporal, como la detección de cambios de iluminación a gran velocidad.

Tabla 3.1: Parámetros de Pequeña Señal útiles para la obtención de la Ganancia Máxima del Diferenciador

Parámetros de Pequeña Señal				
$g_{m_{dp}}$ (Ω^{-1})	$g_{ds_{dp}}$ (Ω^{-1})	$g_{ds_{dn}}$ (Ω^{-1})	$C_{gg_{dp}}$ (F)	$C_{gd_{dp}}$ (F)
1,175 μ	3,124 n	10,08 n	3,706 f	323,1 a

Para llevar a cabo mejor esta comparación se recogen los valores obtenidos en la Tabla 3.2, donde se ha tenido en cuenta que $C_2 = 6,48$ fF (obsérvese además que la ganancia ya no se presenta en decibelios). Como podemos observar, tal y como cabía esperar, la discrepancia se ve reducida con respecto a los valores obtenidos con los parámetros de Pequeña Señal a través de la expresión (2.93), puesto que estamos teniendo en cuenta la degradación de la ganancia por los parásitos de los dispositivos que constituyen el Diferenciador.

Sin embargo, cabe destacar que la discrepancia aumenta a medida que incrementamos el valor de la capacidad nominal. Este fenómeno está relacionado principalmente con la corriente de polarización del circuito, puesto que conforme aumentamos la ganancia del mismo éste requiere una mayor corriente, incrementando así el consumo de energía. Al no proporcionarse dicha

Tabla 3.2: Comparación entre las Ganancias Teóricas y las obtenidas por Simulación para distintos valores de C_1 .

Capacidad	Caso Ideal	Valores Teóricos	Valores de Simulación
C_1 (fF)	$ A_{0ideal} $	$ A_{0teor} $	$ A_{0sim} $
32,4	5	4,447	3,632
121,9655	18,82	14,71	12,01
162	25	18,53	15,14
324	50	30,68	25,06

cantidad de corriente, se presenta una pérdida en la ganancia con respecto al valor deseado. Aun así, vemos que este bloque realiza correctamente su función, amplificando en gran medida los pulsos de la señal de entrada.

A continuación, se presenta en la Figura 3.15 el diagrama de BODE con el objetivo de realizar un análisis en frecuencia del Diferenciador. En ella, podemos observar que la respuesta frecuencial del sistema está dominada por la presencia de dos polos y dos ceros, tal y como queda reflejado en la función de transferencia (2.88) obtenida previamente en el análisis en Pequeña Señal realizado en el Capítulo 2.

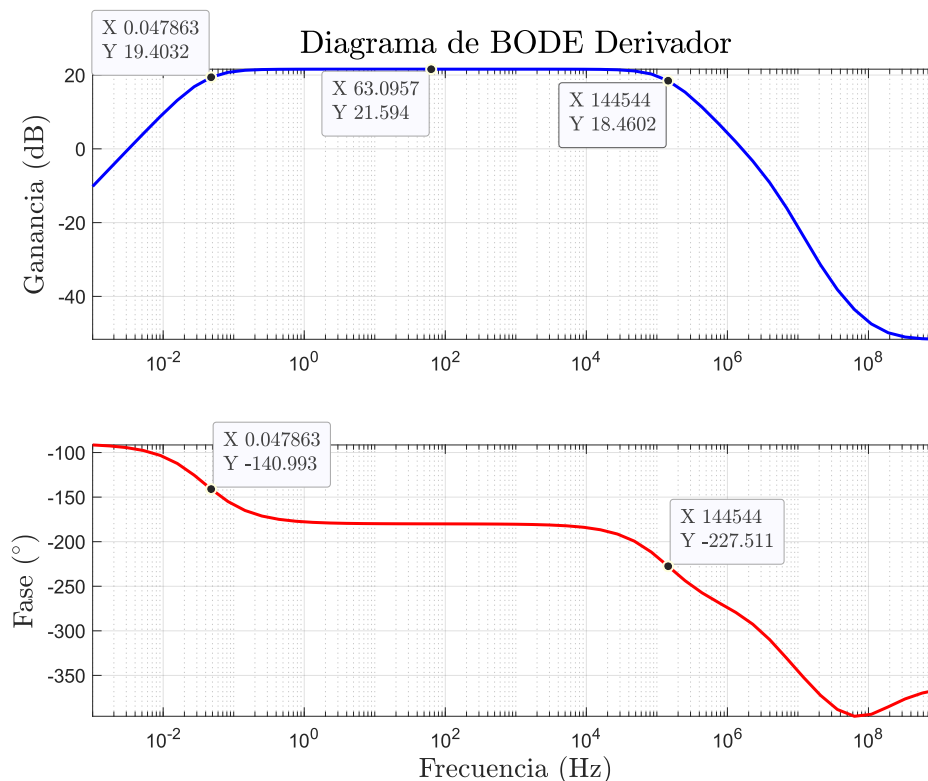


Figura 3.15: Diagrama de BODE del Amplificador Diferenciador. Se obtiene una ganancia máxima $A_0 \approx 21,6$ dB, dos polos en $f_{p1} \approx 0,04$ Hz y $f_{p2} \approx 144,5$ kHz, y dos ceros, uno en el origen y otro en $f_{z2} \approx 0,1$ GHz.

Nótese que el comportamiento frecuencial de esta etapa será una especie de paso de banda, presentando un cero en el origen, por el cuál la ganancia comienza a aumentar en 20 dB/década hasta llegar a la frecuencia donde se sitúa el primer polo ($f_{p1} \approx 0,04$ Hz, polo dominante del sistema), que introduce un desfase de -90° y a partir de la cuál se mantiene la ganancia constante

(ganancia máxima del sistema, $A_0 \approx 21,6$ dB) hasta alcanzar la frecuencia del segundo polo ($f_{p2} \approx 144,5$ kHz), que introducirá otro desfase de la misma magnitud que el anterior y además la ganancia decaerá en -20 dB/década, atenuándose hasta finalmente encontrar el cero situado a alta frecuencia ($f_{z2} \approx 0,1$ GHz), que hará que la ganancia vuelva a mantenerse constante para el resto de frecuencias, donde de nuevo no amplificará la señal de entrada del Diferenciador, sino que ésta será atenuada dado que la ganancia a altas frecuencias será menor a la unidad como podemos observar. Además, cabe destacar que el sistema será estable, presentando un producto ganancia-ancho de banda unidad $GBW_u = 1,85$ MHz y un margen de fase $PM \approx 85^\circ$.

Sin embargo, vemos que el segundo polo se encuentra situado a una frecuencia $f_{p2} \approx 144,5$ kHz, por lo que este bloque presentará una limitación sobre la frecuencia del señal de entrada más restrictiva que el Seguidor de Tensión. Es decir, para tiempos de subida o bajada menores a $\sim 6,9$ μ s, el Diferenciador dejará de realizar su función de forma óptima, comenzando a invertirla (en lugar de amplificar, atenuar) a partir de $f_{0dB} = 1,67$ MHz (frecuencia a 0 dB). No obstante, al igual que en la etapa anterior, podemos aumentar el ancho de banda del sistema incrementando la corriente de polarización. Dicho comportamiento se ilustra en la Figura 3.16, donde se presenta la respuesta en frecuencia para distintos valores de la corriente de polarización.

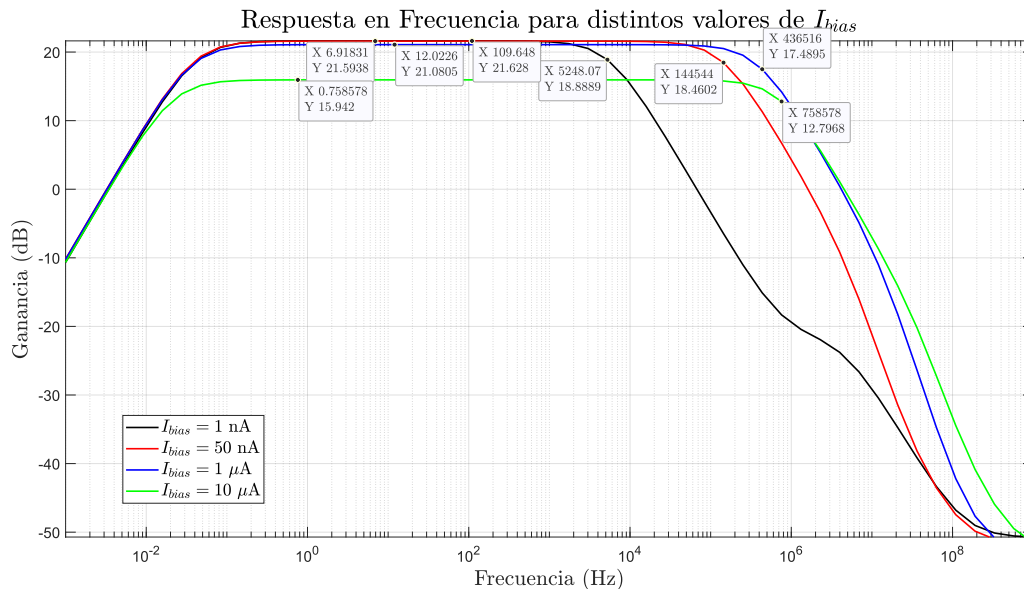


Figura 3.16: Respuesta en Frecuencia del Amplificador Diferenciador para distintos valores de la tensión de polarización *diff*.

Donde se puede observar que, a medida que aumenta la tensión con la que polarizamos la etapa de salida del Diferenciador, se incrementa el ancho de banda del mismo a expensas de un decremento de su ganancia. Se trata de un resultado esperado puesto que el producto ganancia-ancho de banda unidad GBW_u , debe permanecer constante, desplazándose así el polo dominante hacia mayores frecuencias. No obstante, para valores menores a $I_{bias} = 50$ nA observamos que no se obtiene una ganancia significativamente mayor. Esto se debe a que, para esos valores de tensión, las corrientes de polarización son tan pequeñas que el circuito se encuentra en una zona que no es apta para el trabajo. Por tanto, obsérvese que el valor utilizado de $diff = 344,8$ mV ($I_{bias} = 50$ nA) es el mejor para alcanzar la respuesta óptima del sistema, aunque en caso de que sea necesario podríamos aumentar la corriente de polarización a 1 μ A, donde vemos que presenta un ancho de banda superior al del Seguidor de Tensión.

Por último, cabe destacar que la elección de las dimensiones del condensador C_2 influirá en

cierta medida al *mismatch* del circuito. Para observar su repercusión, se ha realizado un análisis estadístico de Monte Carlo para distintos valores de dicha capacidad. Sin embargo, tras llevar a cabo varias simulaciones, hemos observado que la desviación estándar permanecía constante al disminuir el valor de C_2 . Esto no significa que no aumente el *mismatch* al disminuir la capacidad de dicho condensador, sino que el análisis de Monte Carlo en *Cadence Virtuoso* aún no está modelado para capacidades como las utilizadas en nuestro diseño, es decir, no existe un modelo que considere los condensadores del tipo “MIM”. Entonces, no existe un estudio detallado de su comportamiento, y esto es así ya que generalmente el *matching* de las capacidades es bueno y la ganancia no varía en gran medida entre píxeles. Las dimensiones de los transistores tienen una influencia mucho mayor en el *mismatch* y por ello podemos despreciar la de C_2 .

3.4. Comparador

Con respecto al comparador (Figura 2.18), carece de interés realizar simulaciones de su comportamiento tanto en DC como en AC, puesto que no nos aportará información relevante a nuestro estudio. No obstante, es muy interesante en este caso llevar a cabo un análisis estadístico del mismo, ya que es uno de los circuitos de principal importancia en la generación de eventos, que es fundamental para un correcto funcionamiento de nuestro píxel DVS. Por ello, se han realizado diversas simulaciones de Monte Carlo en las que se considera únicamente el *mismatch* entre dispositivos con el objetivo de simplificar nuestro análisis, así como un análisis de Corners y otro Monte Carlo para el peor caso obtenido en los Corners, obteniendo unos resultados de gran relevancia. Entre ellos, estaremos interesados en estimar un valor para la desviación estándar en tensión σ_V , que sabemos que se trata de un parámetro estadístico de dispersión que representa la variabilidad respecto a un valor medio, que en nuestro caso será el valor umbral impuesto. Además, obtendremos la desviación estándar temporal, σ_T , que nos proporcionará una medida de la variabilidad del instante temporal en el que se produce el evento entorno al punto de corte entre la señal de entrada y el valor umbral impuesto.

De esta forma, para llevar a cabo las simulaciones cuyos resultados se muestran a continuación, se ha utilizado la configuración estudiada en el capítulo anterior junto con las dimensiones características y fuentes de polarización definidas en la Figura 2.18. Adicionalmente, se incluye de nuevo una carga capacitiva a la salida $C_L = 50$ fF.

En primer lugar, con el fin de medir la desviación estándar, tanto temporal como en tensión, generamos una señal de entrada rampa entre 1,25 y 1,35 V (simulando la salida del diferenciador) conectada a la pata positiva del comparador ($V_{inp} = V_{diff}$), fijando la pata negativa al valor umbral $V_{inn} = V_{thp} = 1,3$ V, de forma que realizando un análisis transitorio con un tiempo de simulación de 30 ms, V_{inp} permanezca muy próxima al valor umbral impuesto, variando con una pendiente muy suave (caso extremo, $\sim 0,0033$ V/ms) entorno a este. Así, realizando un análisis estadístico de Monte Carlo para 200 iteraciones, obtenemos el resultado presentado en la Figura 3.17. Donde podemos observar una desviación significativa de la señal de salida del comparador con respecto al comportamiento ideal debido al desapareamiento entre dispositivos, puesto que los eventos deberían generarse cuando $V_{thp} = V_{diff} = 1,3$ V para $t = 15$ ms. No obstante, vemos que hay una diferencia temporal y en tensión en los casos extremos de hasta 6,5 ms y 21,6 mV respectivamente.

Cabe destacar que, en la simulación de la Figura 3.17, con el fin de llevar a cabo un análisis estadístico más profundo de esta etapa, se ha medido por un lado la variabilidad del instante temporal en el que se genera el evento y la del valor en tensión que presenta V_{inp} en dicho instante de tiempo, mostrándose los histogramas correspondientes en las Figuras 3.18 y 3.19 respectivamente. En ellos, podemos visualizar cómo el valor medio resulta ser el esperado, muy próximo al ideal. Obsérvese cómo el número de muestras en ambos histogramas se reduce significativamente conforme nos alejamos de dicho valor medio, hasta ser prácticamente nulo en 3σ , tal y como cabía esperar (recuérdese que en una distribución aproximadamente normal de probabilidad el 99,73% de las muestras se encuentran dentro del rango $\mu \pm 3\sigma$).

De esta forma, podemos concluir que se obtiene una desviación estándar en tensión,

$$\sigma_V \approx 4,23 \text{ mV} \quad (3.1)$$

Nótese que este resultado definirá el valor de diferencia de tensión suficiente para detectar de forma óptima un evento, viniendo dado por $\pm 3\sigma_V$ entorno al valor umbral, siendo:

$$3\sigma_V \approx 12,7 \text{ mV} \quad (3.2)$$

Es decir, nuestro comparador podrá no interpretar adecuadamente las señales de entrada que

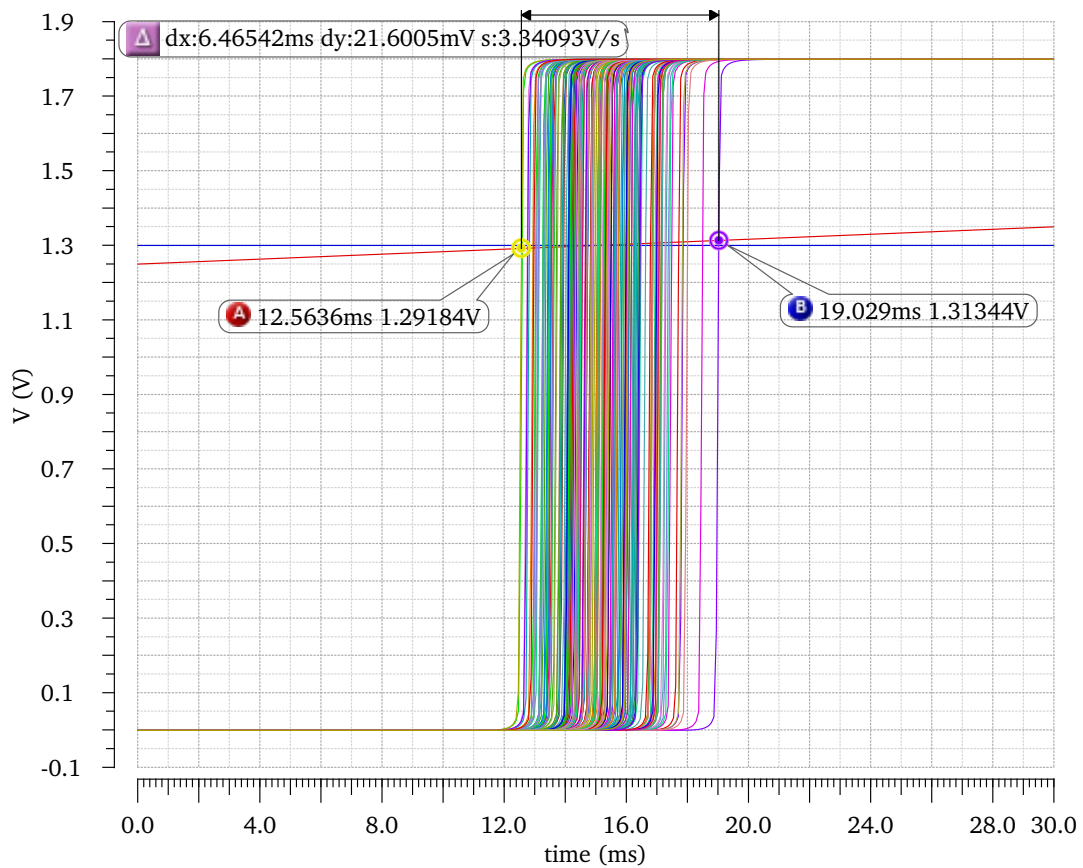


Figura 3.17: Simulación de Montecarlo para observar la Desviación Estándar en la Generación de Eventos ($E_{V_{OFF}}$ en este caso) ante una Entrada Rampa. Nótese que el valor umbral se encuentra en azul mientras que la entrada rama se destaca en rojo. El resto de señales es la salida del comparador en las distintas iteraciones de la simulación.

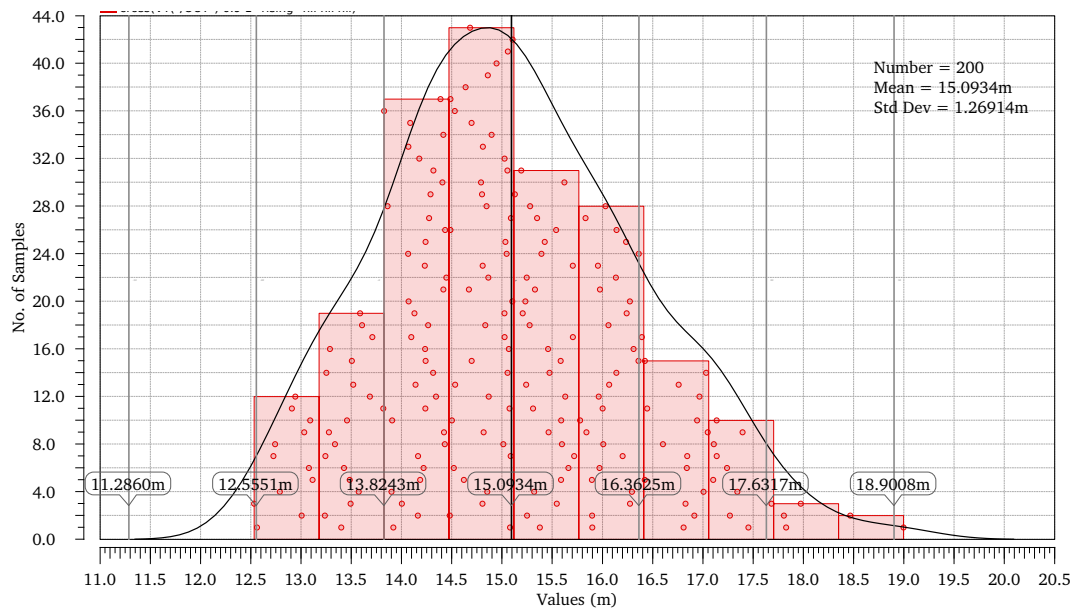


Figura 3.18: Histograma del Análisis Estadístico Monte Carlo para Estudiar el Instante Temporal en el que se Generan los Eventos.

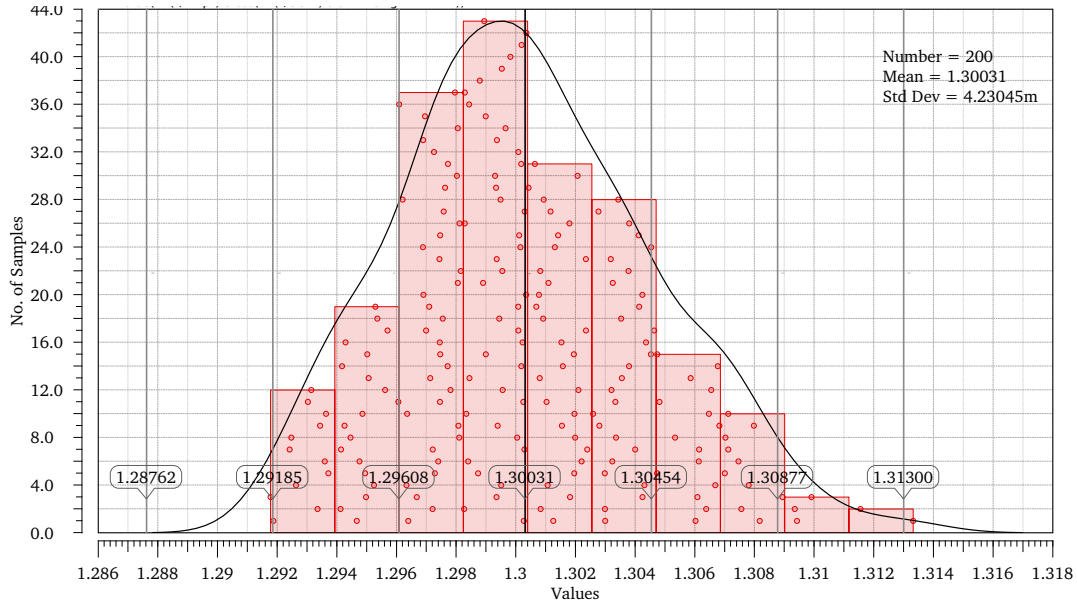


Figura 3.19: Histograma del Análisis Estadístico Monte Carlo para Estudiar el Valor en Tensión de V_{inp} en el Instante Temporal en el que se Generan los Eventos.

varíen dentro de la banda $\pm 12,7$ mV entorno al valor umbral impuesto, de forma que pueda darse el caso en el que se genere un evento antes de que la señal de la pata positiva supere a la negativa (en $V_{inp} = 1,295$ V por ejemplo) o el caso contrario, en el que por ejemplo no se produce el evento hasta que $V_{inp} = 1,31$ V. Por ello, la ganancia en las etapas anteriores era de crucial importancia, puesto que nos interesa amplificar la amplitud de los pulsos tanto como sea posible.

Por otro lado, con respecto a la variabilidad temporal observamos en la Figura 3.18 que se obtiene una desviación estándar $\sigma_T \approx 1,27$ ms. No obstante, el caso considerado es extremo y poco realista, puesto que la señal de salida del diferenciador se asemejará más a una entrada pulso que a una rampa suave, presentando tiempos de subida y bajada del orden de ~ 1 μ s, de forma que la variación entorno a los valores umbrales de los comparadores será drástica, siendo la variabilidad temporal entre píxeles debida al *mismatch* de los dispositivos que los constituyen mínima. De hecho, para poder estimar dicha variabilidad, se considera a continuación un caso más realista en el que se conecta a la pata positiva del comparador una entrada escalón que consta de un tiempo de subida de $4,5$ μ s (caso límite para nuestro seguidor polarizado con 10 nA) y una amplitud superior a $3\sigma_V$, siendo $V_{inp} = 1,285$ V en $t = 0$ s y $V_{inp} = 1,315$ V en $t = 4,5$ μ s. De esta forma, llevando a cabo un análisis estadístico de Monte Carlo, se obtienen los resultados proporcionados en la Tabla 3.3 para la variabilidad temporal de la generación de eventos entorno al instante $t = 1,8$ μ s, para el que $V_{inp} = V_{inn} = 1,3$ V.

Tabla 3.3: Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Monte Carlo.

Mínimo	Máximo	Media	Desviación Estándar
mín (s)	máx (s)	μ (s)	σ_T (s)
1,258 μ	5,375 μ	2,836 μ	756,9 n

Entre los resultados reflejados en la Tabla 3.3, cabe destacar el valor medio obtenido en el análisis Monte Carlo. Como podemos observar, $\mu \approx 2,8$ μ s, el cuál se aleja de forma significativa del valor ideal $1,8$ μ s. Esto se debe a que el comparador consta de una corriente de polarización

$I_{bias} = 50$ nA, que se trata de una corriente muy pequeña (escogida con el fin de reducir el consumo de esta etapa), lo que provoca que la comparación sea más lenta y por tanto no pueda generar el evento en el instante de tiempo deseado. No obstante, nótese que el valor ideal se encuentra dentro del rango $3\sigma_T$ entorno al valor medio obtenido. En cualquier caso, al igual que con las etapas anteriores, podríamos mejorar la velocidad de respuesta del comparador aumentando la corriente de polarización.

A continuación, una vez obtenidas las desviaciones estándar para el caso nominal en las distintas simulaciones, se ha llevado a cabo un análisis de los corners de la tecnología, considerando los casos en los que los transistores pMOS son “rápidos” y los nMOS “lentos” (snfp) o viceversa (fnsp), o cuando ambos son “rápidos” (ff) o “lentos” (ss). Como resultado, hemos obtenido una σ_V muy similar a la del caso nominal, por lo que nos centraremos en σ_T , cuyo análisis ha presentado una mayor discrepancia. Los resultados de dicho análisis de corners para el caso anterior (entrada pulso con un tiempo de subida de $4,5$ μ s) quedan reflejados en la Tabla 3.4. Donde podemos observar que se obtiene el peor resultado (más alejado del ideal) para el corner de la tecnología en el que ambos tipos de transistores son “lentos” (*Slow-Slow*), resultado que cabía esperar puesto que estamos midiendo la velocidad de respuesta del comparador.

Tabla 3.4: Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Corners.

Nominal	ff	fnsp	snfp	ss
2,812 μ s	2,782 μ s	2,812 μ s	2,814 μ s	2,849 μ s

De esta forma, con el fin de realizar un análisis estadístico exhaustivo de la velocidad de respuesta del comparador diseñado, se lleva ahora a cabo un análisis Monte Carlo para el peor caso de los corners obtenido, es decir, *Slow-Slow*, estudiando así el caso más desfavorable que puede darse en nuestro diseño. Podemos observar el Histograma resultante en la Figura 3.20, en la que se obtiene un incremento significativo en la variabilidad temporal con respecto al caso nominal. Nótese además, que el número de muestras se ha visto reducido en cinco unidades. Esto se debe a que la salida del comparador comienza la simulación ya a $1,8$ V en 5 de las 200 iteraciones, puesto que la variación de la señal de entrada es muy rápida y no le hemos añadido retraso al pulso de entrada, detectando el comparador desde el instante inicial como si $V_{inp} > V_{inn}$.

En la Figura 3.20 se destacan algunos resultados del análisis estadístico realizado, recogiendo de forma resumida en la Tabla 3.5. En ella, podemos observar la obtención de un valor medio $\mu = 2,959$ μ s significativamente alejado del ideal ($1,8$ μ s), presentando además una desviación estándar $\sigma_T \approx 830,65$ ns, la cuál se ha visto degradada notablemente con respecto al resultado dado en la Tabla 3.3 para el caso nominal. No obstante, vemos que el valor del instante temporal en el que $V_{inp} = 1,3$ V ($t = 1,8$ μ s) se encuentra dentro del margen $3\sigma_T$, siendo en este caso:

$$3\sigma_T \approx 2,49 \mu\text{s} \quad (3.3)$$

Tabla 3.5: Resultados Obtenidos para la Variabilidad Temporal de la Generación de Eventos. Análisis de Corners *Slow-Slow* y Monte Carlo de *mismatch*.

Mínimo	Máximo	Media	Desviación Estándar
mín (s)	máx (s)	μ (s)	σ_T (s)
907,4 n	5,838 μ	2,959 μ	830,6 n

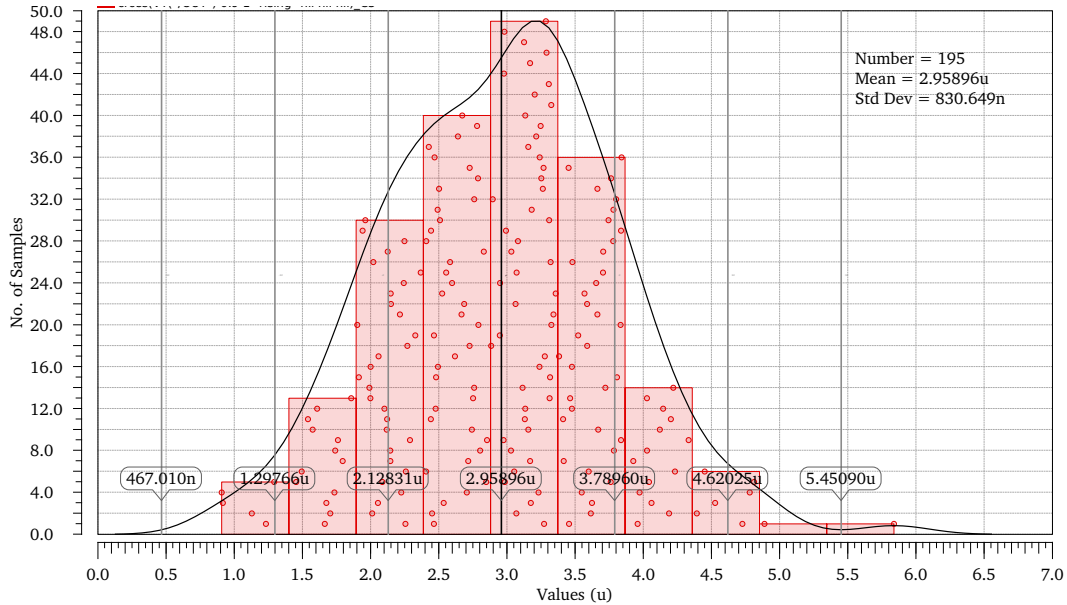


Figura 3.20: Histograma del Análisis Estadístico Monte Carlo para Estudiar el Instante Temporal en el que se Generan los Eventos para el Peor Caso encontrado en el Análisis de Corners, es decir, *Slow-Slow*.

De esta forma, llegamos a la conclusión de que para uno de los casos más desfavorables, se puede llegar a presentar un retraso en la comparación de hasta 4 μs , el cuál será o no aceptable en función de la aplicación. Por supuesto, tal y como se ha mencionado previamente, en caso necesario podremos aumentar la corriente de polarización de las etapas que constituyen el comparador con el fin de acelerar la comparación.

Finalmente, se ha creído conveniente realizar una simulación que refleje un caso límite, para el cuál el comparador deje de operar correctamente. Para ello, hemos generado a la entrada una señal triangular pasando de 1,295 a 1,305 V y viceversa con un periodo de 3 ms, presentando una variación entorno al valor umbral $V_{thp} = 1,3$ V mucho menor a $\pm 3\sigma_V$. El resultado se presenta en la Figura 3.21, donde se han incluido únicamente algunos de los resultados extremos de las 200 iteraciones del análisis de Monte Carlo.

Observamos que, cuando los pulsos de V_{diff} son de orden menor a $3\sigma_V$ entorno al valor umbral, obtenemos que los comparadores dejan de realizar correctamente su función. En la mayoría de las simulaciones de Monte Carlo se han obtenido eventos con algo de distorsión, pero los resultados más interesantes (y que buscábamos) son los representados en la Figura 3.21. Vemos que para algunos de ellos, el comparador se encuentra activo en todo momento, es decir, $Ev_{OFF} = 1,8$ V para todo instante de tiempo de simulación. Mientras que para otros, el dispositivo no se activa en ningún momento, es decir, no genera ningún evento, $Ev_{OFF} = 0$ V para todo t_{sim} .

De esta forma, podemos concluir que hemos alcanzado un límite inferior de la amplitud de V_{diff} para asegurar la generación óptima de eventos y por tanto, garantizar un buen comportamiento de los comparadores. Dicha amplitud deberá ser tal que sobrepase los umbrales impuestos en el comparador un valor en tensión $3\sigma_V$, siendo $V_{diff} = V_{thp} + 0,0127$ V para garantizar la generación de un evento negativo ó $V_{diff} = V_{thn} - 0,0127$ V para uno positivo. Luego, con respecto a la respuesta en frecuencia, podemos concluir que los comparadores presentan una limitación similar a las etapas anteriores.

Por último, mencionar que las gráficas presentadas en este apartado se han obtenido utilizando la herramienta *print* del simulador en lugar que exportando los datos a MatLab, debido a que

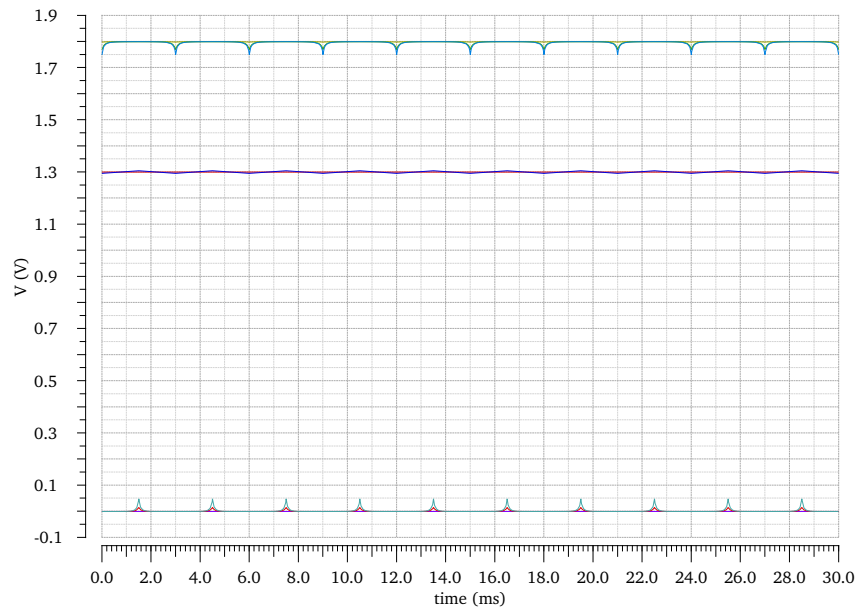


Figura 3.21: Simulación de Montecarlo para observar el comportamiento de los Comparadores en la Generación de Eventos (Ev_{OFF} en este caso) ante una Entrada de Rampa de orden menor a $3\sigma_V$.

han surgido ciertas dificultades.

3.5. Píxel DVS Completo

A continuación, para finalizar este capítulo se han realizado una serie de simulaciones con el fin de comprobar el funcionamiento de las distintas partes acopladas, es decir, observar el comportamiento de nuestro píxel DVS (Figura 2.22). Para ello, ha sido necesario incluir en la circuitería periférica encargada de la comunicación asíncrona un transistor pMOS de *pull-up*, logrando una configuración denominada “NOR distribuida”, que ha sido presentada en la Figura 3.22. Nótese que en dicha figura se muestra un esquemático de esta configuración particularizado para el control de peticiones por columna tras la generación de un evento positivo. Esta distribución se repetirá tanto para controlar las peticiones por columna en el caso en el que se produzca un evento negativo, como para las señales de petición por filas.

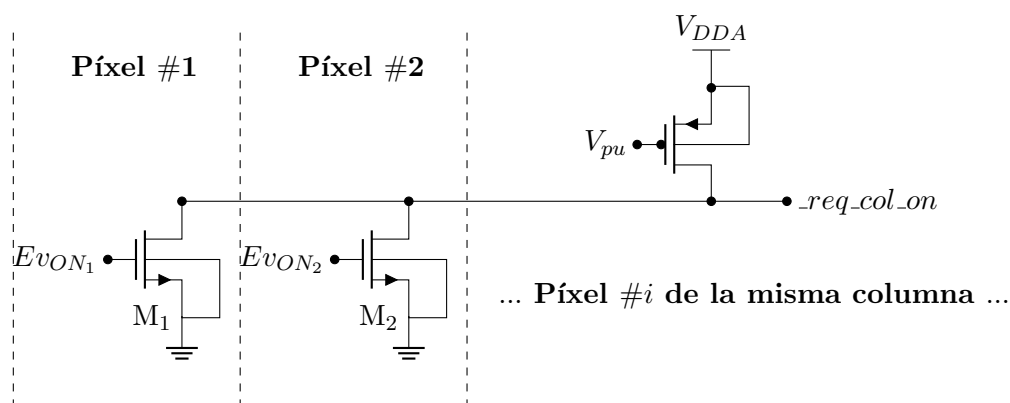


Figura 3.22: Esquema de la Configuración NOR Distribuida para una Columna de Píxeles tras la Generación de un Evento Positivo.

Esta configuración trata de conectar todos los píxeles de una misma columna o fila a un transistor pMOS que pertenecería a la parte periférica que se encarga de la comunicación asíncrona con cada píxel de la matriz. Este transistor externo tiene su fuente y sustrato conectado a $V_{DDA} = 1,8 \text{ V}$, su drenador a la señal de comunicación correspondiente (en el caso representado $.req_col_on$), y aplicaremos una tensión de *pull-up* en su puerta ($V_{pu} = 1 \text{ V}$), con la que podremos cambiar la conducción del transistor pMOS. El fin de esta configuración es que si ninguna de las entradas se activa, la señal de petición está conectada virtualmente a V_{DDA} , mientras que si alguna se activa, el transistor nMOS correspondiente se hace más conductivo que el pMOS provocando que la señal de *request* de la columna o fila correspondiente baje a cero, presentándose así una lógica negada. Sin embargo, si la tensión V_{SG} del pMOS fuera demasiado pequeña el transistor sería muy poco conductivo y la conmutación entre los valores lógicos de la señal de petición sería muy lenta. Por otro lado, si fuera demasiado conductivo, la señal de salida podría no llegar al ‘0’ lógico. También cabe destacar que, cuanto más conductivo sea el transistor de *pull-up*, más consumirá, pero esto no será un problema puesto que solo tendremos uno por cada fila y dos por cada columna (diferenciamos entre evento positivo o negativo) de la matriz. Por ello, se ha utilizado $V_{pu} = 1 \text{ V}$, para el que se presenta un buen comportamiento como veremos en las siguientes simulaciones.

De nuevo, cabe destacar que para llevar a cabo las simulaciones cuyos resultados se muestran a continuación, se han utilizado los valores de polarización y dimensiones características proporcionadas en el capítulo anterior para cada una de las etapas que constituyen el píxel DVS.

En primer lugar, se ha creído conveniente representar las señales V_{oc_double} , V_{sf} y V_{diff} que, como ya sabemos, son las señales de salida de la disposición en paralelo de dos diodos operando en fotovoltaica, Seguidor y Amplificador Diferenciador respectivamente. La finalidad de esta primera simulación es reflejar tanto la amplificación obtenida como la limitación en la respuesta

frecuencial presentada por las distintas etapas. Así, en la Figura 3.23 se muestran las señales resultantes de un análisis transitorio con un tiempo de simulación de 100 ms ante una entrada pulso $V_{ocdouble}$, que consta de un tiempo de subida $t_{rise} = 100$ ps y de bajada $t_{fall} = 4,5$ μ s.

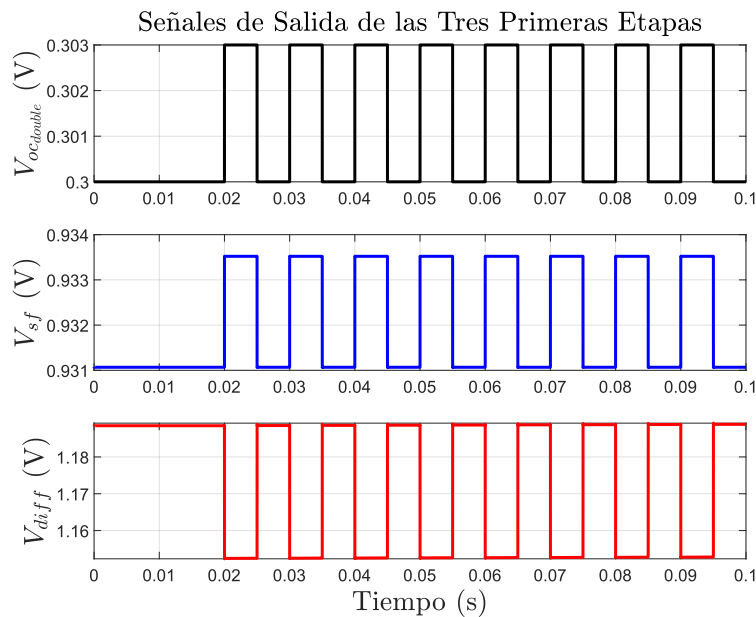


Figura 3.23: Evolución Temporal de las Señales de Salida de las Primeras Tres Etapas que conforman nuestro Píxel DVS.

En ella, podemos observar tanto la amplificación como el *offset* que introduce cada etapa, junto a la inversión de la señal en el caso del Diferenciador, es decir, cada bloque está realizando su función correctamente. No obstante, el resultado más relevante que se pretende destacar con esta simulación son las limitaciones en frecuencia que presentan las últimas dos etapas en el seguimiento de las variaciones drásticas dadas en la señal de entrada. De esta forma, haciendo *zoom* podemos visualizar en la Figura 3.24 las desviaciones que presentan las señales de salida del Seguidor y Diferenciador con respecto a $V_{ocdouble}$ ante un tiempo de subida $t_{rise} = 100$ ps (Izquierda) y de bajada $t_{fall} = 4,5$ μ s (Derecha).

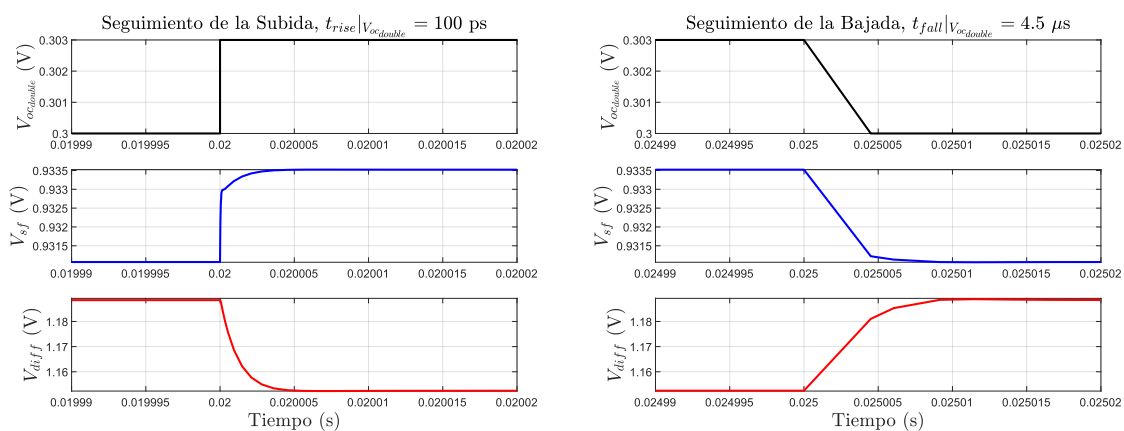


Figura 3.24: Desviación en la Evolución Temporal de las Señales de Salida del Seguidor y el Diferenciador debido a las Limitaciones en Frecuencia de cada Bloque en la Subida (Izq.) y Bajada (Dcha.) de la Señal de Entrada.

Donde podemos observar que a medida que la variación en el pulso de entrada se hace más rápida, el seguimiento de dicha señal por las etapas posteriores se ve degradado, desviándose significativamente del comportamiento ideal para tiempos del orden de ~ 100 ps. Se trata de un resultado esperado puesto que el límite en frecuencia obtenido en los apartados anteriores para los distintos bloques se encuentra varias décadas por encima de dicho valor. De hecho, en la gráfica presentada a la derecha de la Figura 3.24, se muestra la respuesta ante la bajada del pulso en un tiempo del orden del límite en frecuencia de las etapas posteriores, y podemos observar un seguimiento en tensión considerablemente bueno. Por supuesto, tal y como se ha mencionado previamente, estos resultados se han obtenido para las tensiones de polarización utilizadas en los análisis realizados en el Capítulo 2 por lo que, si incrementamos las corrientes de polarización, aumentaremos el ancho de banda de los distintos bloques, mejorando así la velocidad de respuesta de los mismos. No obstante, se prevé que esto no será necesario dado que los tiempos que manejaremos a la entrada serán del orden de ~ 1 μ s.

En segundo lugar, se lleva a cabo un análisis transitorio del píxel DVS completo con un tiempo de simulación $t_{sim} = 10$ ms y una entrada pulso que consta de un tiempo de subida $t_{rise} = 1$ ms y uno de bajada $t_{fall} = 4,5$ μ s, escogiendo ahora los umbrales de los comparadores como $V_{thp} = 1,31$ V y $V_{thn} = 1,28$ V. Nótese que no se trata de un caso realista, pero podremos adquirir una visión general de los resultados de forma más clara. No obstante, se incluirán posteriormente los resultados de simulación considerando un caso más realista.

De esta forma, en la Figura 3.25, podemos observar las consecuencias de utilizar un Seguidor de Tensión en nuestro diseño. Nótese que se ha realizado un *zoom* para visualizar con claridad este fenómeno.

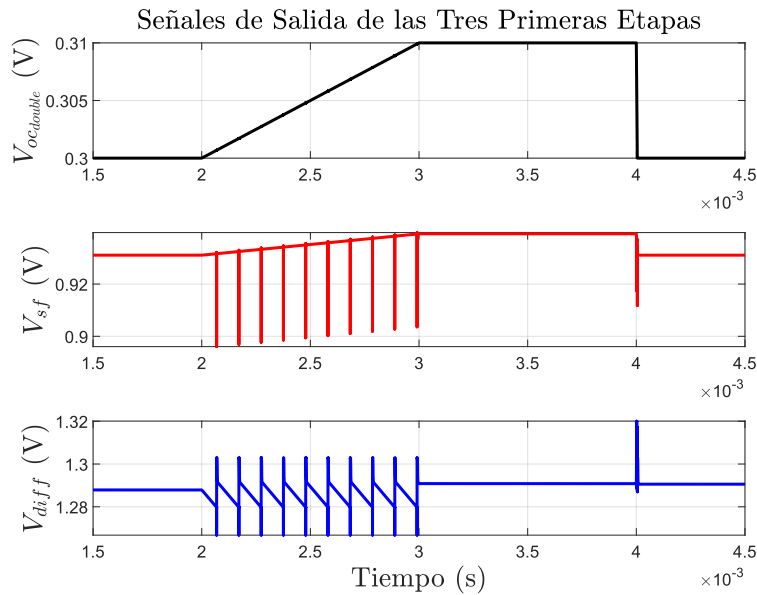


Figura 3.25: Evolución Temporal de las Señales de Salida de las Primeras Tres Etapas que conforman nuestro Píxel DVS ante Variaciones Drásticas en producidas en V_{diff} debido a la Aplicación del Reset tras la Generación de Eventos.

Donde cabe destacar que el Seguidor de Tensión cumple su función prácticamente de forma óptima, aislando el nodo de entrada $V_{ocdouble}$ de las variaciones de V_{diff} , que vemos que afectan a la señal de salida del Seguidor V_{sf} . En las próximas figuras veremos que estas variaciones de tensión se deben a la activación de la señal de reset automático tras la generación de un evento. Podemos observar dicha generación en la Figura 3.26, donde vemos que se han producido 19 eventos positivos (Ev_{ON}) y 4 negativos (Ev_{OFF}). Nótese que los eventos negativos se

producen cuando el pulso a la entrada baja. Por ello, teniendo en cuenta que $t_{rise} \gg t_{fall}$, la diferencia temporal entre eventos positivos es mucho mayor que entre negativos (haciendo *zoom* se contemplan dos eventos negativos donde aparentemente se ha producido uno).

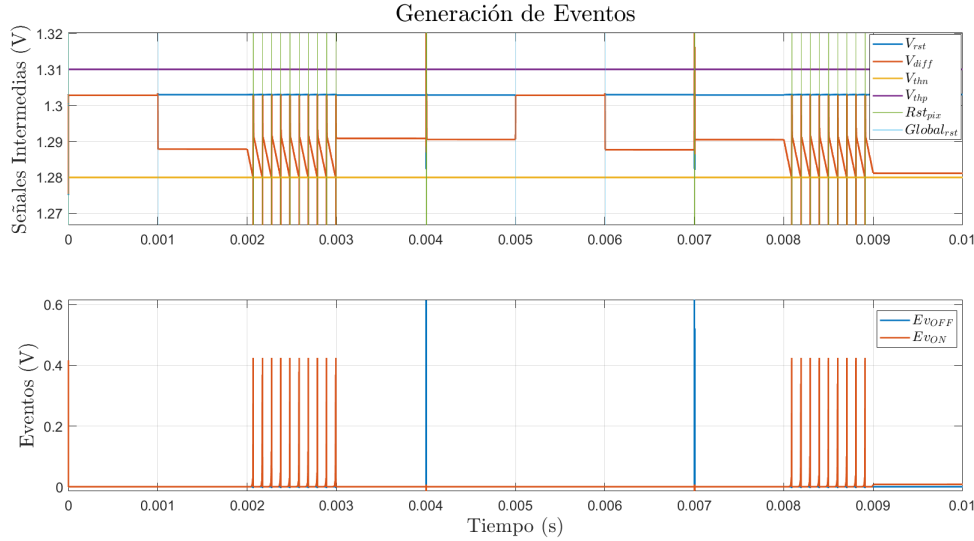


Figura 3.26: Evolución Temporal de las Señales de Salida de los Diferentes Circuitos que conforma nuestro Píxel DVS y la Consecuente Generación de Eventos.

Además de observar la correcta generación de eventos, cabe destacar que se ha aplicado el reset externo $Global_{rst}$ dos veces a lo largo del tiempo de simulación, uno al inicio para establecer las condiciones iniciales del sistema y otro entorno a 5 ms. De esta forma, tanto con la aplicación del $Global_{rst}$ como del reset automático Rst_{pix} , podemos observar cómo la señal de salida del Diferenciador alcanza su valor de reset $V_{diff} = V_{rst}$, valor en tensión regido por la expresión (2.84) obtenida en el capítulo anterior.

En definitiva, vemos que se produce el comportamiento esperado, generándose un número determinado de eventos por contraste temporal de iluminación.

A continuación, vamos a considerar un caso más realista, en el que el pulso de entrada consta de tiempos de subida y bajada de $4,5 \mu s$. Con esta simulación se obtiene de nuevo el comportamiento esperado del sistema, por lo que carece de interés presentar una gráfica global de los resultados, considerándose además poco ilustrativa. En cambio, vamos a destacar los resultados más relevantes haciendo *zoom* en las regiones de interés.

Así, en particular, vamos a estudiar los fenómenos de distribución de carga que aparecen al aplicar las señales de reset. Principalmente, tal y como se introdujo en el Capítulo 2, tiene especial interés el análisis de la señal de reset $Reset_{pix}$ aplicada tras la generación de un evento, puesto que dependerá totalmente del diseño, controlando desde el exterior únicamente la relajación del mismo a través de la tensión de polarización V_{ref} . De esta forma, se presenta en la Figura 3.27 la señal $Reset_{pix}$ para $V_{ref} = 1,35 V$ (Izquierda) y la variación dada en V_{diff} debida a la aplicación de dicho reset (Derecha), para la generación de dos eventos positivos Ev_{ON} .

En ella, podemos observar que cuando V_{diff} sobrepasa el umbral inferior se aplica el reset automático, y cómo dicha activación introduce una variación drástica negativa en tensión previa a alcanzar el valor de reset $V_{diff} = V_{rst}$ predefinido con la corriente de polarización del Diferenciador, como se ha mencionado anteriormente. Dicha variación drástica se debe al fenómeno de *clock feedthrough*, es decir, la variación de la señal de reset “ $Reset_{pix}$ ” de 1,8 a 0 V con un tiempo de bajada $t_{fall} \approx 1 ns$ es transmitida a través de un acoplo capacitivo a los nodos drenador y fuente del transistor de reset debido a las capacidades de *overlap*, puesto que un condensador

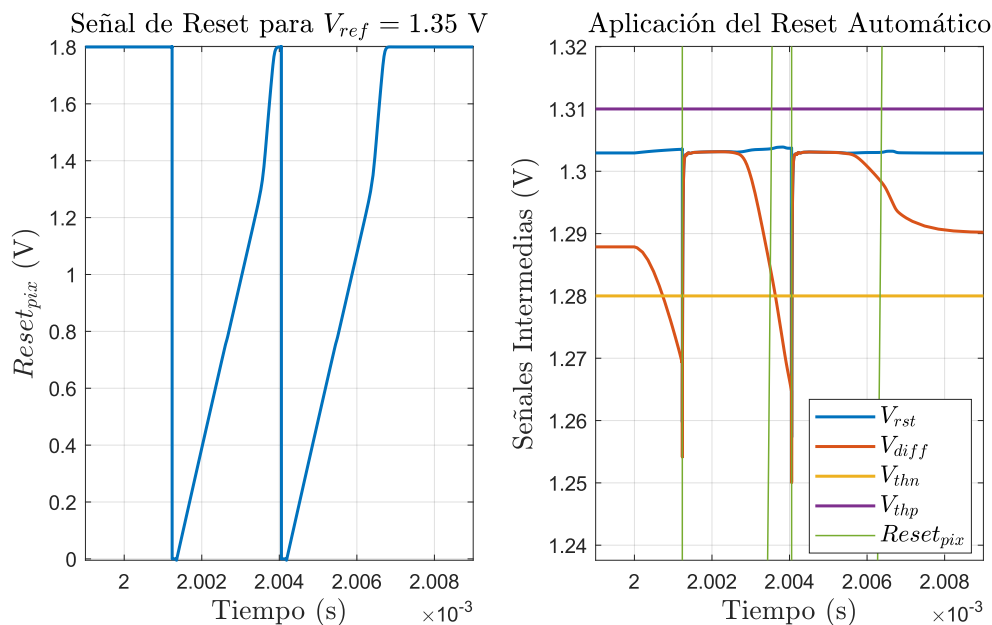


Figura 3.27: Señal de Reset “ $Reset_{pix}$ ” para una Tensión de Polarización $V_{ref} = 1,35$ V (Derecha) y las consecuentes Variaciones en la Señal de Salida del Diferenciador (Izquierda) tras la Generación de un Evento Positivo Ev_{ON} .

no permite variaciones drásticas de tensión entre sus terminales. De hecho, podemos observar que si ralentizamos esa variación como en el caso de la relajación del reset ($t_{rise} \approx 1,93 \mu s$), se mitiga dicha variación drástica en tensión. No obstante, cabe destacar que, a pesar de mitigar el fenómeno de *clock feedthrough*, se observa una diferencia en tensión de V_{diff} con respecto a V_{rst} tras la relajación total del reset. Dicha discrepancia se debe a que la carga del canal del transistor de reset se distribuye por el sistema, es decir, se presenta el fenómeno de inyección de carga. Sin embargo, esta diferencia en tensión no será importante puesto que no degradará el funcionamiento del sistema, simplemente se introduce un *offset* en el valor de reset de la señal de salida del Diferenciador, el cuál se comprueba que es aproximadamente el mismo (discrepancia del orden de $\sim 10 \mu V$) tras la generación tanto de eventos positivos como negativos. Nótese además que dicho *offset* será menor que el margen estadístico obtenido para los comparadores, por lo que no degradará la resolución del sistema.

Por otro lado, tal y como se mencionó en el capítulo anterior, cada vez que se aplica el reset automático, se establece un corto entre los raíles de polarización, lo que conlleva un mayor consumo de potencia. Por ello, debemos prestar atención a este fenómeno a la hora de seleccionar la tensión de polarización V_{ref} , puesto que cuanto más conductivo sea el transistor pMOS (V_{ref} más pequeño), más consumirá esta etapa. No obstante, cuanto mayor sea el valor de V_{ref} , más tiempo se encontrará el píxel en estado de reset, evitando la generación de nuevos eventos y perdiendo de esta forma información. Es decir, tendremos que elegir entre mitigar el fenómeno de *clock feedthrough*, reduciendo además el consumo de esta etapa a expensas de perder información, o permitir un mayor consumo obteniendo un mayor número de eventos. Mediremos el consumo al final de este capítulo.

Finalmente, se ha considerado interesante llevar a cabo una simulación que muestre de forma simplificada la correcta operación del sensor DVS completo. Para ello, se ha dispuesto una matriz de 2×2 píxeles junto con los bloques periféricos necesarios para controlar y codificar la información proveniente de la matriz. Por supuesto, un estudio profundo de este sistema conlleva una amplia variedad de simulaciones y análisis, por lo que nos centraremos en el caso en el que la entrada de los cuatro píxeles es idéntica e ilustraremos los resultados más relevantes. En ellos,

podremos observar la arbitración de las peticiones, la codificación para obtener las direcciones de los ganadores, así como la latencia de las distintas partes del sistema.

De esta forma, se introduce en el nodo de entrada de los cuatro píxeles una señal pulso de amplitud 50 mV, con unos tiempos de subida y bajada de 4,3 μ s, y se lleva a cabo un análisis transitorio para un tiempo de simulación de 10 ms. Cabe destacar que se ha escogido $V_{ref} = 0$ V con el fin de minimizar el periodo de tiempo en el que se encuentren los píxeles en estado de reset (“muertos”). No obstante, se presentará posteriormente la latencia del sistema para $V_{ref} = 0$ V y $V_{ref} = 1,35$ V.

Entonces, en primer lugar, en la Figura 3.28 se muestra el instante temporal en el que la señal de entrada de cada píxel sobrepasa por primera vez uno de los umbrales impuestos (en este caso el inferior), siendo para todos el mismo puesto que la evolución temporal de la señal de salida del Diferenciador será inicialmente la misma para todos los píxeles. En cambio, podemos observar cómo se aplica el reset automático correspondiente a cada píxel en distintos instantes de tiempo a pesar de haber generado un evento positivo de forma simultánea. Esto se debe a que, una vez se genera dicho evento y su consecuente señal de petición, éstas son transmitidas al arbitrador donde compiten (o arbitran, de ahí el nombre) hasta que este bloque elige a un ganador y devuelve de forma ordenada las señales de confirmación correspondientes, aplicándose así el reset de cada píxel en distintos instantes temporales.

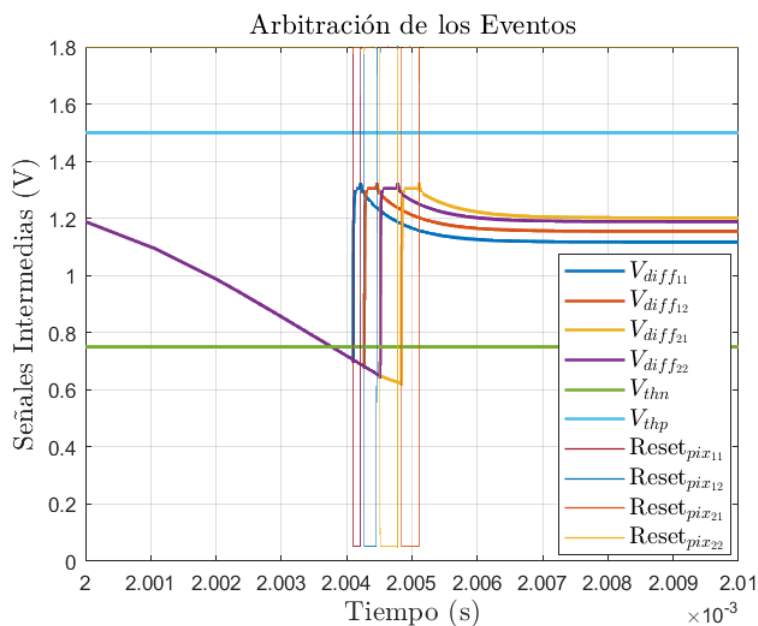


Figura 3.28: Arbitración de las Peticiones y Aplicación del Reset Automático en Distintos Instantes de Tiempo en Consecuencia.

Si utilizamos como referencia el píxel situado en la esquina superior izquierda de la matriz, siendo este el {11}, podemos observar en el caso reflejado en la Figura 3.28 que en la arbitración los ganadores han sido seleccionados en el siguiente orden:

$$(\{11\}, \{12\}, \{22\}, \{21\})$$

donde cabe destacar que la diferencia temporal en la activación de los resets es de entorno a 170 ns, por lo que la arbitración se lleva a cabo a gran velocidad.

Por otro lado, de forma simultánea a la arbitración, las direcciones de los ganadores se almacenarán en el bus de direcciones a través del *Encoder*, en el orden establecido por el Arbitrador.

Por ejemplo, para la generación del evento positivo generado en la Figura 3.28, podemos observar en la Figura 3.29 cómo se lleva a cabo el proceso descrito.

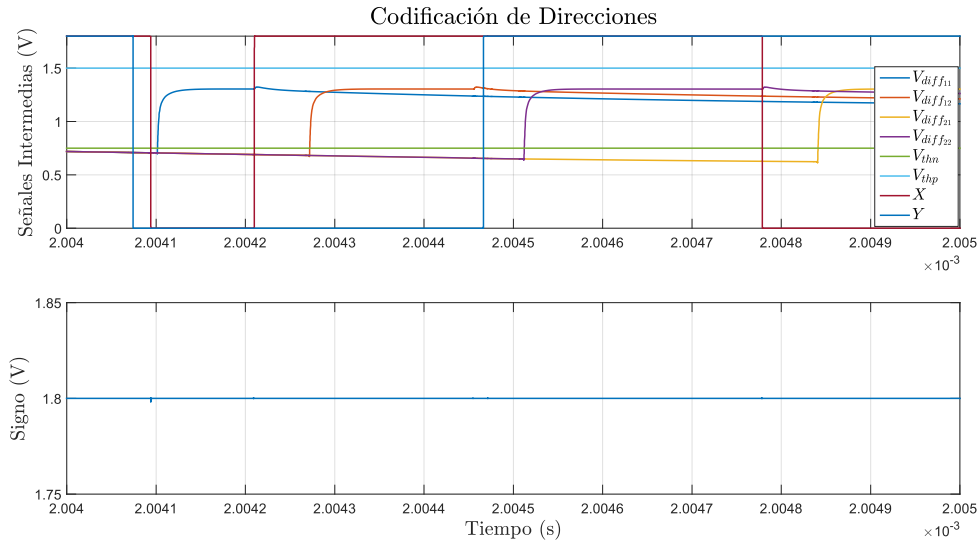


Figura 3.29: Codificación de las Direcciones de los Ganadores y su Signo correspondiente a la Generación de un Evento Positivo Ev_{ON} .

En ella, se han denotado las filas y columnas por las letras Y y X respectivamente. Nótese que en el caso de una matriz 2×2 , los bloques que codifican las direcciones de los ganadores necesitarán únicamente de 2 bits para llevar a cabo su función. De esta forma, vemos en la Figura 3.29 cómo los valores $\{Y, X\}$ varían entre los valores lógicos pasando de (en orden temporal) $\{0, 0\}$ (correspondiente al píxel $\{11\}$) a $\{0, 1\}$ (píxel $\{12\}$), luego hacia el $\{1, 1\}$ (píxel $\{22\}$) y por último al $\{1, 0\}$ (píxel $\{21\}$). Nótese que el signo permanece constante al ‘1’ lógico, puesto que en este caso todos los eventos generados son positivos. No obstante, para poder observar que el cambio de signo se lleva a cabo correctamente, se incluye a continuación la Figura 3.30, en la que las señales de salida del Diferenciador de los distintos píxeles sobrepasan el umbral superior y por tanto se generan eventos negativos, no coincidentes en este caso. Observamos que se establece el cambio de signo en el mismo instante temporal que la generación del primer evento negativo.

Finalmente, a partir de esta simulación podemos estimar la latencia que presenta nuestro diseño. Los retrasos temporales más relevantes serán:

Por un lado, la latencia del píxel DVS, que se trata del retraso temporal que introducen las distintas etapas que lo constituyen. Para ello, se mide la diferencia temporal entre el instante de tiempo en el que se produce el estímulo de entrada (instante en el que comienza a subir la señal) y la activación de la primera señal de petición (req_row en nuestro caso). Como resultado para la entrada pulso definida obtenemos que el píxel DVS presenta una latencia de $4,0732 \mu s$. Nótese que, teniendo en cuenta que los tiempos de subida y bajada de este pulso eran de $4,5 \mu s$, resulta ser un valor significativamente bueno.

Por otro lado, la latencia de la periferia, que vendrá dominada por los bloques árbitro presentando una fuerte dependencia con el número de píxeles que generen eventos simultáneamente. Para ello, se ha medido la diferencia temporal entre las señales de petición por filas (primera señal de solicitud en cada píxel, req_row) y la relajación del reset automático correspondiente para los píxeles $\{11\}$ y $\{21\}$, obteniendo así una medida del tiempo promedio en el que estos píxeles permanecen “muertos”, es decir, sin poder generar nuevos eventos. Además, vamos a considerar el caso reflejado en la Figura 3.28, puesto que nos proporcionará información de la

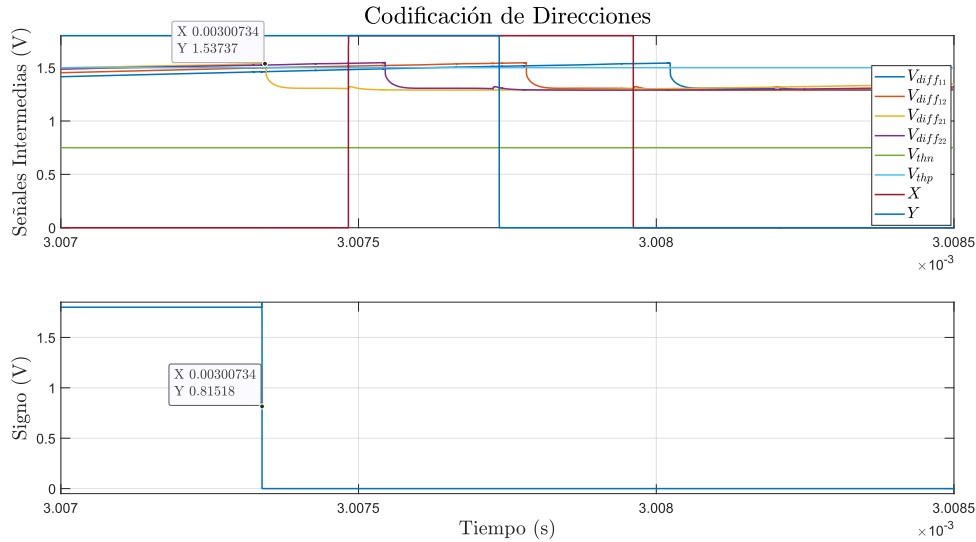


Figura 3.30: Codificación de las Direcciones de los Ganadores y su Signo correspondiente a la Generación de un Evento Negativo Ev_{OFF} .

latencia de la periferia en el sensor DVS diseñado, tanto para el primer ganador como para el último cuando se generan cuatro eventos simultáneos. Así, tomando esta medida para $V_{ref} = 0$ V y $V_{ref} = 1,35$ V, se obtienen los resultados reflejados en la Tabla 3.6. En ellos, podemos observar que al introducir una relajación lenta del reset, la latencia de esta parte aumenta de forma significativa, permaneciendo “muerto” el primer ganador hasta $2,27 \mu\text{s}$. Por ello, deberemos escoger un valor apropiado de V_{ref} en función de la aplicación en el que utilicemos nuestro sensor DVS.

Tabla 3.6: Resultados Obtenidos para la Latencia de la Periferia, considerando distintas Velocidades de Relajación del Reset Automático.

Tensión de Polarización	Píxel {11}	Píxel {21}
V_{ref} (V)	Latencia (s)	Latencia (s)
0	137,79 n	1,03 μ
1,35	2,27 μ	3,16 μ

Otro resultado interesante, considerando que la diferencia de latencia entre los distintos píxeles generando de forma simultánea un evento fuera siempre la misma (para $V_{ref} = 0$ V, $\Delta t = (1030 - 137,79)/4 \approx 223,05$ ns), sería obtener la latencia de la periferia en el sensor DVS constituido por una matriz de 64×96 píxeles en el caso más desfavorable, es decir, cuando todos generan un evento de forma simultánea. De esta forma, obtenemos como resultado una latencia para el último ganador de $\Delta t \approx 1,37$ ms. Sin embargo, nótese que si los 6144 píxeles del sensor DVS diseñado generasen un evento de forma simultánea, se saturaría la periferia.

A continuación, vamos a llevar a cabo una estimación del consumo de nuestro sensor DVS, así como dado por píxel. Sabemos que aparecerán dos tipos:

- En primer lugar, tendremos el consumo analógico que resultará dominante. Éste proviene de las corrientes con las que polarizamos cada parte del circuito, es decir: la polarización del Seguidor de Tensión, del Amplificador Diferenciador y de los Comparadores. Por tanto, podemos realizar una estimación de la misma mediante simulación midiendo el punto de operación en DC del sistema completo. A continuación, se recogen en la Tabla 3.7

el consumo estático de potencia correspondiente a las distintas etapa que constituyen la arquitectura del píxel DVS. Nótese que no se ha incluido la lógica AER puesto que ésta no constará de consumo estático.

Tabla 3.7: Consumo Estático de Potencia en las Distintas Etapas que constituyen nuestro Píxel DVS.

Etapa	Corriente de Polarización (nA)	Consumo Estático de Potencia (nW)
Seguidor	10	18,756
Diferenciador	50	106,668
Comparador	50	100,098

Finalmente, una vez obtenidos los consumos estáticos de las distintas etapas podemos obtener el del píxel DVS completo:

$$P_{pixel} = P_{SF} + P_{Diff} + 2 \cdot P_{Comp} \approx 328,86 \text{ nW} \quad (3.4)$$

De esta forma, teniendo en cuenta que el sensor DVS consta de una matriz de 64×96 píxeles, el consumo estático del mismo será:

$$P_{DVS} = 6144 \cdot P_{pixel} = 2,02 \text{ mW} \quad (3.5)$$

Luego, si la matriz de nuestro sensor fuera de 128×128 píxeles, al igual que la utilizada en el artículo donde se muestra la arquitectura original [12], obtendríamos un consumo estático de $\sim 5 \text{ mW}$. Si comparamos este resultado con el consumo estático de potencia de 23 mW que presentaba el sensor DVS original, vemos que hemos reducido en gran medida el consumo del sensor.

Cabe destacar, que se ha realizado el análisis sin tener en cuenta la potencia que pueden proporcionar los diodos operando en Región Fotovoltaica.

- Por otro lado, tendremos el consumo dinámico de las puertas digitales cuando el píxel conmuta y genera eventos. Sin embargo, éste se determinará experimentalmente puesto que presenta una fuerte dependencia de la tasa de eventos que genera nuestro sensor DVS, es decir, en última instancia depende del contraste temporal que experimente el píxel.

No obstante, se incluye a continuación una estimación para un caso particular con el fin de observar la repercusión de la velocidad de relajación del reset automático sobre el consumo dinámico de potencia. Para ello, calcularemos el consumo de potencia con la conocida expresión,

$$\frac{1}{T} \cdot \int_0^T P(t) dt = \frac{V_{DDA}}{T} \cdot \int_0^T I(t) dt \quad (3.6)$$

siendo $T = t_{sim}$.

De esta forma, llevando a cabo un análisis transitorio para un tiempo de simulación $t_{sim} = 1 \text{ ms}$, junto a otros parámetros irrelevantes para este estudio, se han obtenido los valores reflejados en la Tabla 3.8 para el consumo de potencia dinámico del píxel cuando:

- $V_{ref} = 0 \text{ V}$, se generan 5 eventos positivos y 3 negativos en $t_{sim} = 1 \text{ ms}$.
- $V_{ref} = 1,35 \text{ V}$ se generan 2 eventos positivos y 2 negativos en $t_{sim} = 1 \text{ ms}$.

Donde podemos observar que, efectivamente, cuanto mayor sea la tensión de polarización V_{ref} menor será el consumo de potencia, a expensas de perder generación de eventos y, en definitiva, información. No obstante, nótese que el consumo dado para $V_{ref} = 1,35$

Tabla 3.8: Consumo Dinámico de Potencia del Píxel DVS para un Caso Particular.

Tensión de Polarización	Píxel DVS
V_{ref} (V)	Potencia (nW)
0	360,3
1,35	329,0

V es muy similar al consumo estático obtenido, detectando además correctamente las variaciones de la señal de entrada, por lo que se trata de un buen resultado.

Por último, se lleva a cabo una comparación con el Estado-del-Arte, recogiendo las características principales en la Tabla 3.9. En ella, se muestran las especificaciones de algunos sensores DVS diseñados anteriormente, correspondientes a las referencias que se han considerado más adecuadas.

En primer lugar, se incluye el artículo de Lichtsteiner et al. [12], en el que se presentó por primera vez la arquitectura en la que nos hemos basado para realizar nuestro diseño. Como podemos observar, nuestro sensor muestra mejores resultados para todas las especificaciones. No obstante, puede considerarse una comparación poco significativa puesto que para nuestro diseño se ha utilizado un proceso de fabricación con un nodo tecnológico más bajo, que permitirá obtener mejores prestaciones para este tipo de sensores. Por ello, en la cuarta columna de la tabla se muestran los datos proporcionados en el artículo de Minhao Yang et al. [40], en el que podemos observar que se utilizó una tecnología similar a la usada en nuestro trabajo, por lo que nos proporciona una comparación más ilustrativa que la anterior. Sin embargo, observamos de nuevo que nuestro diseño presenta mejores prestaciones, tanto en consumo de área y de potencia, como en la respuesta frecuencial del sistema.

Finalmente, se proporciona información sobre las prestaciones de un sensor DVS actual. Dicho diseño fue llevado a cabo por Samsung en 2020 [6] y presenta resultados muy competitivos. Entre ellos, cabe destacar un *pitch* del píxel de $4,95 \mu\text{m}$, el cuál es extraordinariamente bajo. Por supuesto, la tecnología que se utiliza en este tipo de empresas está totalmente fuera de nuestro alcance. Sin embargo, se trata de un ejemplo que demuestra que la industria está trabajando en el diseño de sensores DVS, cuyo desarrollo se ha disparado desde hace pocos años.

Cabe destacar que, al contrario que los resultados proporcionados para nuestro diseño, los datos recogidos en la Tabla 3.9 para el resto de sensores son todos experimentales, por lo que son más fiables. No obstante, a pesar de que los resultados experimentales que obtengamos en un futuro sean diferentes, se espera que no muestren una discrepancia acentuada con respecto a los obtenidos mediante simulación. En cualquier caso, esta tabla nos sirve como punto de partida para realizar una comparación con el Estado-del-Arte.

Tabla 3.9: Comparación de Resultados con el Estado-del-Arte (Píxel DVS).

Trabajo	Este Trabajo	2008 [12]	2015 [40]	2020 [6]
Resolución	64×96	128×128	60×30	1280×960
Área del Chip (mm^2)	$1,5 \times 3$	$6,3 \times 6$	$3,2 \times 1,6$	$8,37 \times 7,64$
Área del Píxel (μm^2)	$12,45 \times 21,5$	40×40	$31,2 \times 31,2$	$4,95 \times 4,95$
Tecnología	0,18 μm 1P6M UMC	0,35 μm 2P4M MM/RF	0,18 μm 1P6M MM/RF	65 nm 1P6M BSI / 28 nm 1P7M
# Transistores	28	26*	–	**
Fill Factor (%)	17,99	8,1	10,3	100
Alimentación (V)	1,8	3,3	1,8	2,8/1,8 Analógico 1 Digital
Consumo (mW)	2,02	24	0,72	150
Consumo/Píxel (nW)	328,86	1464,8	400	122
Rango Dinámico (dB)	140	120	130	–
Latencia (μs)	4,0732	15	–	–

* A pesar de no utilizar el Fotorreceptor Logarítmico en nuestro diseño, éste presenta un menor número de transistores debido a que los comparadores son mucho más simples. Esto conlleva un menor orden de grados de libertad.

** Consta de un Amplificador de Transimpedancia Logarítmico (Fotorreceptor Logarítmico), un Seguidor de Tensión, un Amplificador con Realimentación Capacitiva (Diferenciador), dos comparadores, almacenamiento de eventos generados (el proceso de lectura en este caso es síncrono, por lo que almacena los eventos y lee la información con una señal de reloj de alta frecuencia), la lógica dentro del píxel. Esto significa que consta de un mayor número de transistores que nuestro diseño, puesto que (en el artículo únicamente comenta “decenas de transistores”).

CAPÍTULO 4

Layout del Sensor DVS

Una vez definida e implementada la arquitectura de nuestro píxel, siendo analizada en los capítulos anteriores que comprenden la parte de síntesis del diseño, es el momento de comenzar con el diseño físico del mismo. Este proceso se denomina “Layout”, y será donde se definirán las geometrías y dimensiones, siendo éstas últimas impuestas por el fabricante en función de la tecnología utilizada, UMC180nm en nuestro caso.

4.1. Layout del Diodo

A continuación, se presentarán distintas imágenes quedando reflejado el procedimiento seguido durante todo el diseño físico del sensor donde, en primer lugar, se realizó el Layout de cada parte por separado, comenzando por el diodo del píxel (Figura 4.1) y luego fueron modificadas y conectadas dando lugar al píxel DVS (Figura 4.3). Cabe destacar que, con el fin de reducir las dimensiones de nuestro píxel, se han utilizado las dimensiones mínimas permitidas por la tecnología cada vez que ha sido posible.

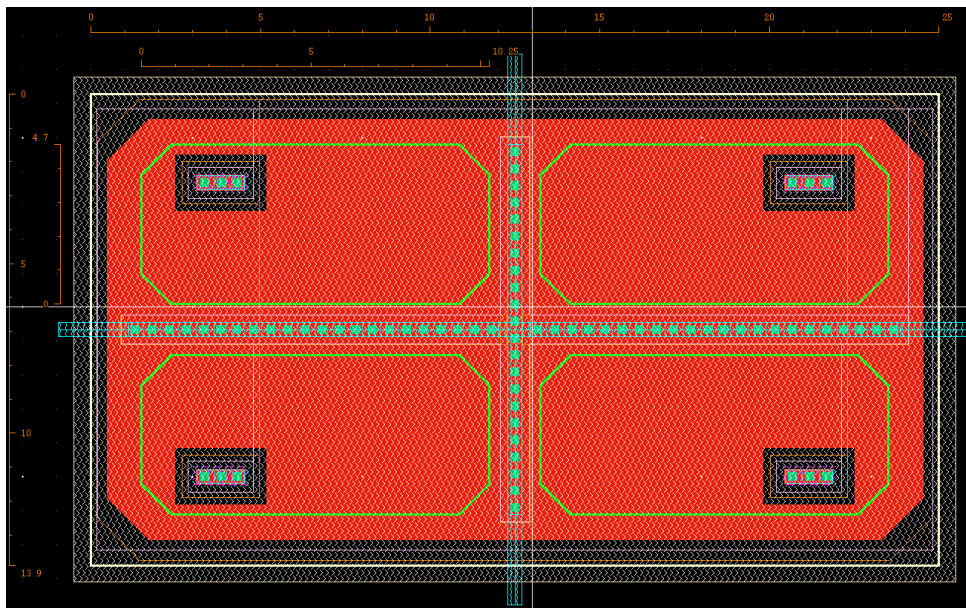


Figura 4.1: Layout de los Diodos de un Cluster de 2×2 Píxeles con la Región de Difusión Compartida. Área por cada diodo: $(4,7 \times 10,25) \mu\text{m}^2$. Área total del área fotorreceptora del cluster: $(13,9 \times 25) \mu\text{m}^2$

En la Figura 4.1 se muestra el área fotorreceptora de un cluster de 2×2 píxeles compartiendo entre ellos la región de difusión. Esta disposición se ha llevado a cabo con el fin de aumentar dicha área activa, optimizando así el área de los fotodiodos. De hecho, podemos observar cómo uno de los contactos se encuentra compartido (cátodo), el cuál estará conectado a tierra, mientras que el otro (ánodo) se conectará a la entrada del Seguidor de Tensión del píxel correspondiente. Además, nótese que la implementación física del área fotorreceptora de cada píxel equivale al layout presentado previamente en la Figura 2.10(b), correspondiente a la configuración de dos diodos dispuestos en paralelo operando en Región Fotovoltaica. No obstante, en lugar de utilizar la capa *Deep N-well*, ha sido necesario utilizar una capa *T-well* (delimitada por la línea verde en la figura), puesto que la anterior no es proporcionada por la tecnología UMC180nm. Así, la implementación utilizada se ilustra en la Figura 4.2, que es totalmente equivalente a la proporcionada previamente en la Figura 2.10(b), siendo la disposición de una capa *T-well* sobre *N-well* (línea blanca en la figura) equivalente a una capa *Deep N-well*.

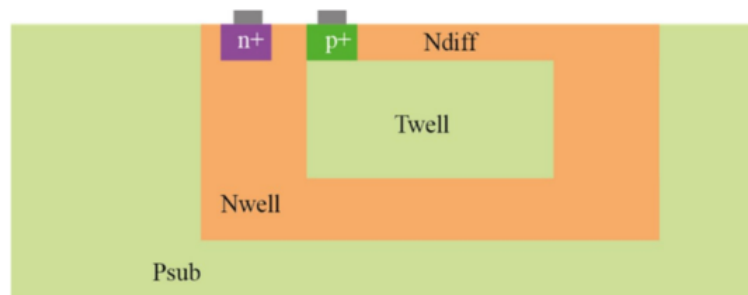


Figura 4.2: Esquema de la Implementación Utilizada para la Configuración de dos Diodos dispuestos en Paralelo operando en Región Fotovoltaica. *T-well* sobre *N-well* equivalente a capa *Deep N-well*.

Finalmente, destacar las capas superpuestas sobre los diodos del cluster, denominadas *dummy blocks*, que son utilizadas con el objetivo de evitar que se coloquen capas no deseadas posteriormente sobre este área. Esto es crucial, puesto que si nos tapan los fotodiodos no podremos realizar medida alguna.

4.2. Layout del píxel DVS y Matriz de píxeles

De forma análoga al procedimiento seguido para llevar a cabo el layout de los fotodiodos, se realizó el diseño físico de las distintas partes que constituyen nuestro píxel DVS. No obstante, debido a que dichas etapas están dispuestas siguiendo un orden jerárquico, se ha considerado conveniente presentar directamente el layout del píxel DVS completo, siendo más ilustrativo.

Así, una vez realizados los layouts correspondientes a las distintas componentes, se modificaron y conectaron dando lugar al píxel DVS presentado en la Figura 4.3. Donde podemos observar que se han incluido las capacidades nominales del Diferenciador de forma que la de mayores dimensiones (C_1) coincidiera con los límites del píxel, dividiéndose ésta en dos con el objetivo de aumentar el valor de la capacidad. Por supuesto, cabe destacar que se ha realizado con éxito la comparación Layout Vs. Esquemático (LVS) tanto del sensor DVS completo como de todas las partes por separado. Además, con el fin de proteger los transistores que componen el píxel de la radiación electromagnética a la que éste se verá sometido, se han extendido las capas de los metales superiores sobre los mismos, como queda reflejado en la Figura 4.4 para el cluster de 2×2 píxeles.

Por otro lado, en la Figura 4.3, podemos observar que se ha diseñado un píxel DVS de área $(12,45 \times 21,5) \mu\text{m}^2$. Es decir, tenemos un píxel rectangular, por lo que se ha considerado

oportuno incluir en el diseño la imagen especular del mismo, formando un conjunto cuadrado resultante compuesto por dos píxeles completamente independientes y autónomos, constituyendo junto a los primeros vecinos un cluster de 2×2 píxeles (Figura 4.5) que será el elemento que se repetirá formando matrices de mayor tamaño. Además, cabe destacar que en los huecos que había entre píxeles se han incluido contactos a los raíles de polarización, para así asegurar una buena distribución y acción de la misma.

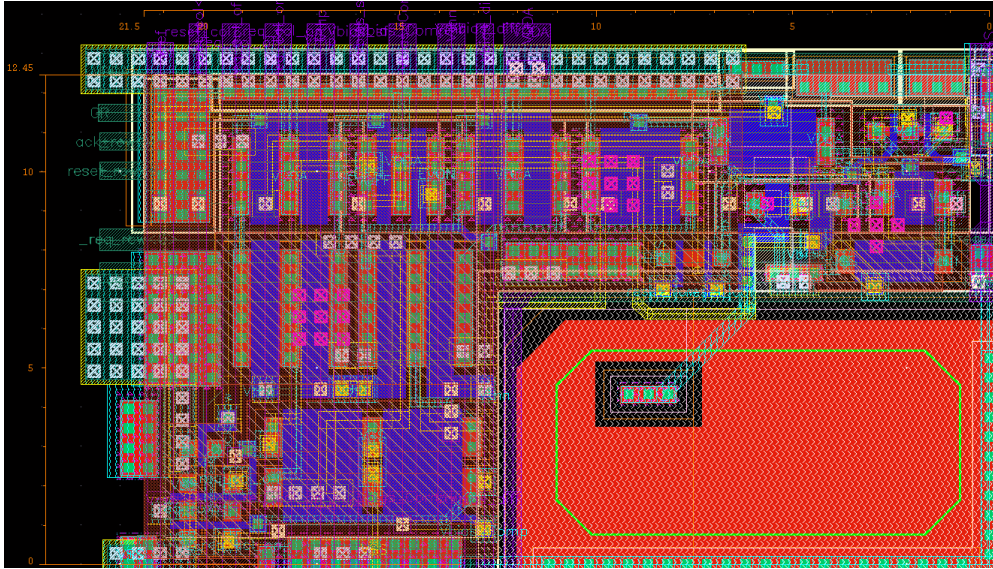


Figura 4.3: Layout del píxel DVS completo. Área total ($12,45 \times 21,5$) μm^2 , logrando un *Fill Factor* del 17,99 %

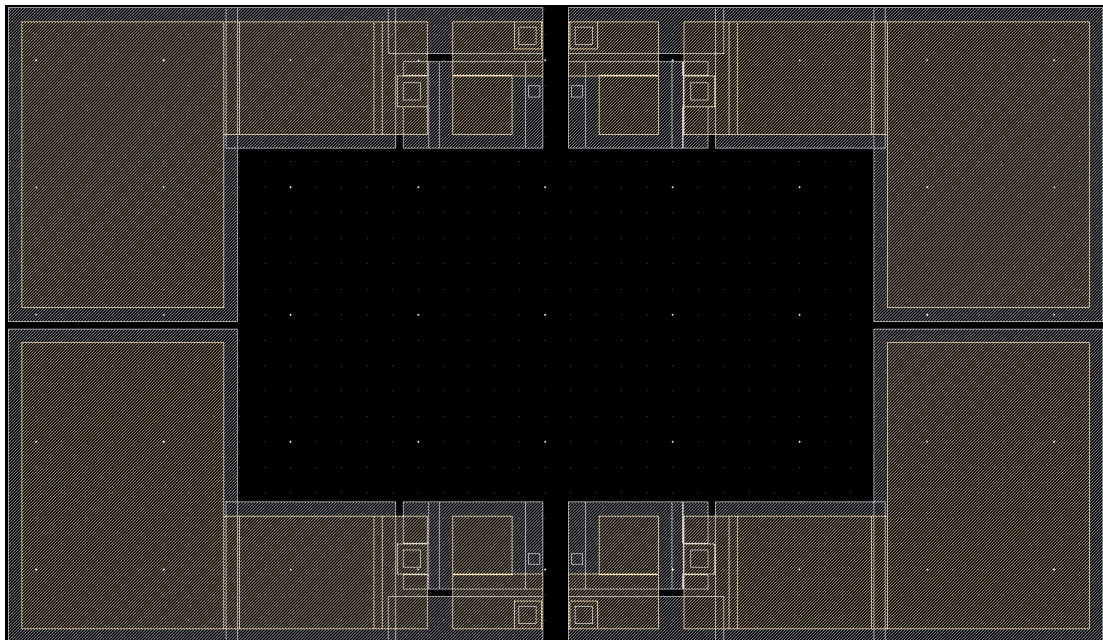


Figura 4.4: Protección con las Capas de Metal-5 y Metal-6.

Finalmente, una vez obtenido el cluster de 2×2 píxeles, podremos crear la matriz de píxeles DVS del tamaño que deseemos de forma sencilla. Para ello, tendremos que instanciar el elemento de la Figura 4.5 y, con la opción que nos proporciona *Cadence Virtuoso* para reproducir la

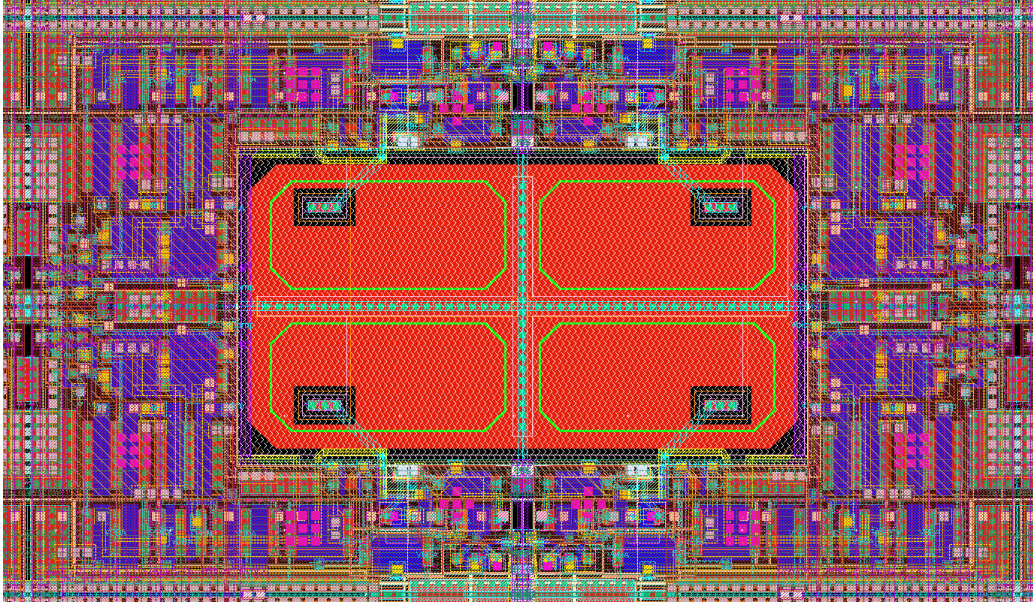


Figura 4.5: Layout de un Cluster de 2×2 Píxeles. Elemento que se repetirá formando matrices de mayor tamaño.

instancia tantas veces como deseemos, construiremos la matriz. No obstante, es importante que entre cada elemento haya una distancia mínima para asegurar que cumple las restricciones impuestas por el fabricante (reglas de DRC). En nuestro caso, las distancias son:

$$\begin{cases} \Delta Y = 25,2 \mu\text{m} \\ \Delta X = 43,3 \mu\text{m} \end{cases} \quad (4.1)$$

Nótese que realmente lo que se define son las distancias entre instancias.

A continuación, se presenta en la Figura 4.6 la matriz de 64×96 píxeles incluida en el sensor DVS diseñado. Dicha matriz constará de un área de $(808,782 \times 2109,32) \mu\text{m}^2$.

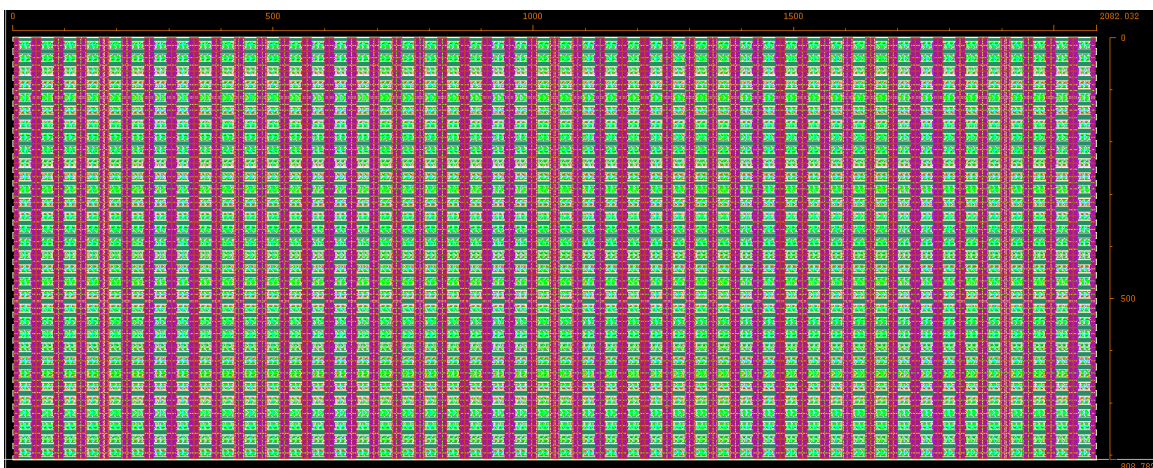


Figura 4.6: Layout de una Matriz de 64×96 Píxeles.

Entonces, una vez construida la matriz de píxeles, se realizó el diseño físico de los distintos bloques periféricos y se instanciaron siguiendo un patrón dependiente del número de filas y columnas, así como de las señales de comunicación utilizadas. De esta forma, se obtuvo el resultado

presentado en las figuras 4.7 y 4.8 para los bloques periféricos por filas y columnas respectivamente. Donde podemos observar en primer lugar los transistores de *pull-up* que constituyen la configuración NOR Distribuida seguidos de un *buffer* ((1) y (5)), los bloques encargados de la comunicación AER ((2) y (6)), el *Encoder* correspondiente ((3) y (7)), y finalmente los arbitra- dores ((4) y (8)) donde, para este último cabe destacar que se ha utilizado la distribución árbol para las filas y una más compacta para arbitrar las peticiones por columna. Esto se debe a que disponíamos del área de dos Mini@sics, $(1525 \times 3050) \mu\text{m}^2$, es decir, se presentaban limitaciones de área más restrictivas para las columnas que para las filas. Por ello, tanto el píxel DVS, la matriz de píxeles, como los bloques periféricos constan de mayores dimensiones en el eje *X* que en el *Y*, como podemos observar claramente en la Figura 4.9, donde se presenta el layout del sensor DVS completo. Además, obsérvese que en el *encoder* (7) se define el signo que nos indicará qué tipo de evento ha generado el píxel situado en la posición correspondiente, distinguiendo así los eventos positivos Ev_{ON} y negativos Ev_{OFF} .

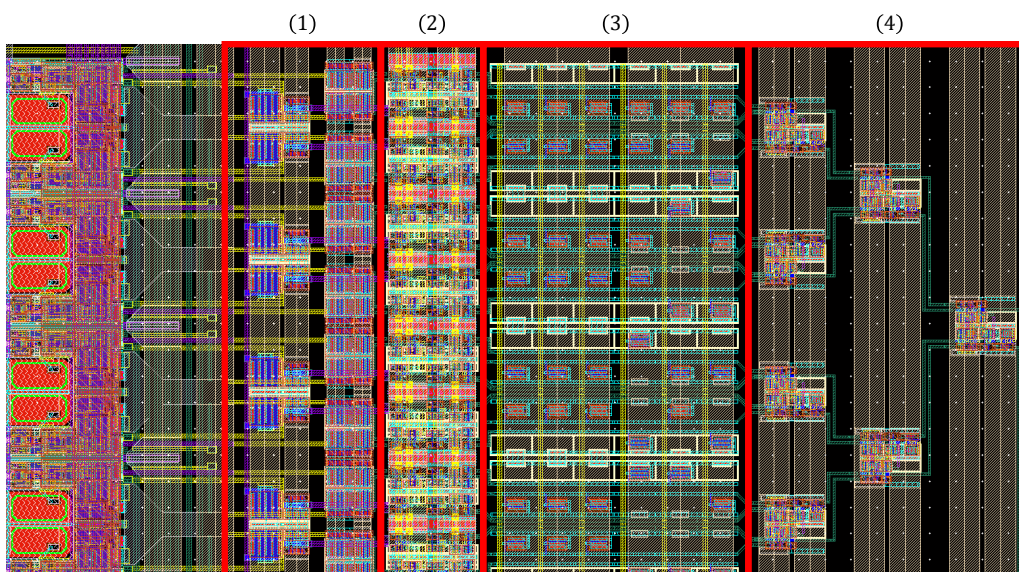


Figura 4.7: Layout de la Periferia que Tramita la Información por Filas. Siendo (1) la configuración NOR Distribuida seguido de un *buffer*, (2) el bloque periférico encargado de la comunicación AER por filas, (3) el 64 : 6 *Encoder* y (4) el Arbitrador.

Finalmente, en la Figura 4.9 podemos observar el layout del sensor DVS diseñado, donde se ha incluido la *padding* a través del cuál se introducirán las señales de polarización y se extraerá la información, capacidades de desacoplo entre los raíles de polarización, y *buffers* tanto analógicos como digitales para extraer las señales de test y los buses de bits donde se recogen las direcciones de los ganadores junto con el signo del evento correspondiente.

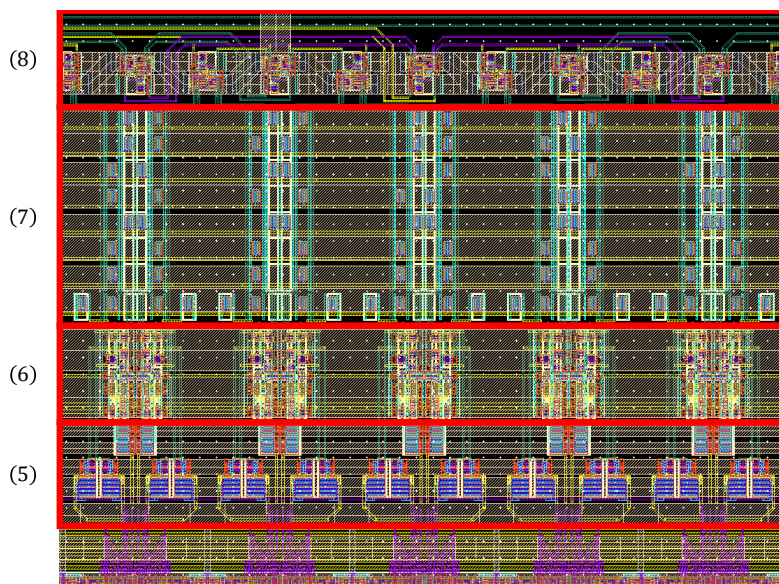


Figura 4.8: Layout de la Periferia que Tramita la Información por Columnas. Siendo (5) la configuración NOR Distribuida seguido de un *buffer*, (6) el bloque periférico encargado de la comunicación AER por columnas, (7) el 96 : 8 *Encoder* recogiendo el bit de signo en el bit más significativo del bus y (4) el Arbitrador compacto.

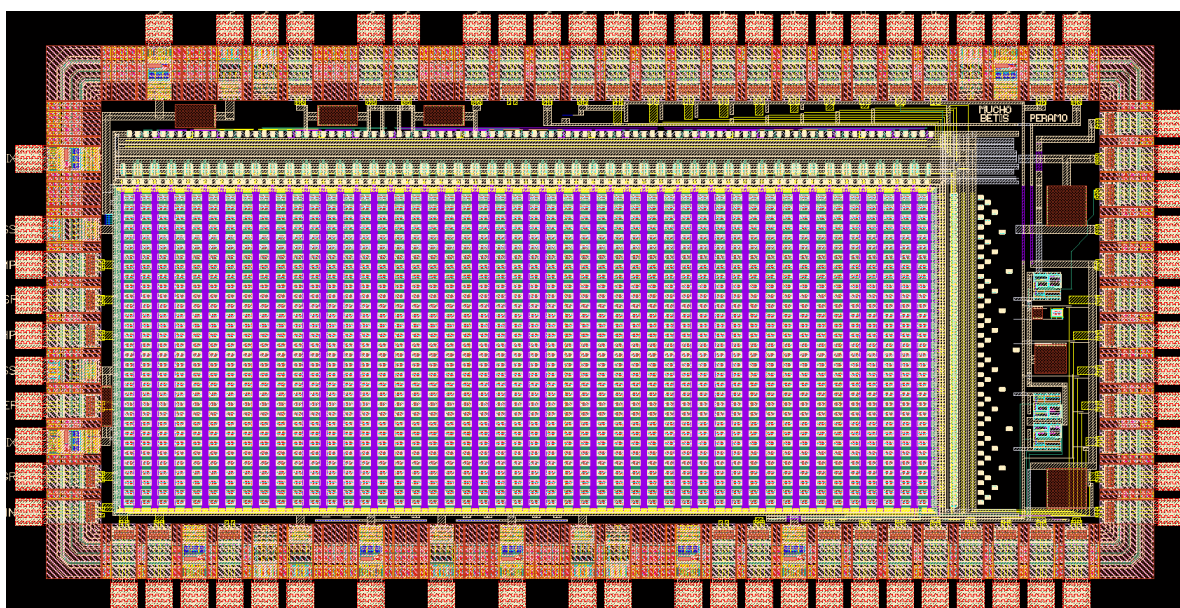


Figura 4.9: Layout del Sensor DVS Completo.

CAPÍTULO 5

Conclusiones y líneas futuras

Para finalizar el trabajo, se introduce este capítulo en el que se presentan las distintas conclusiones obtenidas tras el estudio y desarrollo del mismo, así como las posibles vías para su continuación y las diversas aplicaciones que tiene un sensor de imagen como el diseñado.

En primer lugar, se ha llevado a cabo el diseño de un sensor DVS (Dynamic Vision Sensor), el cuál es capaz de detectar variaciones temporales de carga con una excelente resolución temporal. De esta forma, podremos cuantificar la luminosidad transformándola en una señal de corriente y medir las variaciones de ésta, constituyendo en definitiva un sensor de imagen capaz de informar de los cambios de luz a los que se ve sometido de forma asíncrona. Cada píxel será totalmente autónomo, lo que nos permite una actualización de la imagen evitando la redundancia. Así resolvemos diversos problemas que presentaban algunos sensores de visión biológica convencionales utilizados hasta el momento, como pueden ser los basados en fotogramas, los cuales captan una imagen completa cada cierto intervalo de tiempo especificado por un *clock* externo, haya o no variación. Además, cabe destacar que se ha utilizado una tecnología de fabricación moderna CMOS(1–poly 6–metal 1,8 V UMC 0,18 μm CMOS process), lo que posibilita mejores prestaciones que el píxel original, el cuál fue diseñado con una tecnología más antigua (0,35 μm 4M2P process).

Por tanto, nuestro diseño, se trata de un píxel que detecta cambios de iluminación, lo que se lleva a cabo en tres pasos o etapas principalmente:

- En primer lugar, se presenta una etapa fotorreceptora constituida por diodos operando en Región Fotovoltaica, que convierte los niveles de intensidad luminosa en tensión comprimiendo el rango dinámico mediante una dependencia logarítmica.
- Le sigue un circuito (Amplificador Diferenciador) que calcula la derivada temporal de la salida del anterior, amplificando las variaciones temporales con una ganancia dada por la razón entre las capacidades del circuito.
- Finalmente, hay un bloque que detecta si esta derivada temporal es nula o no. Si no lo es, manda al exterior un evento (coordenadas del píxel en cuestión), indicando que el píxel ha detectado un cambio temporal de iluminación en su posición. Los umbrales de tensión podrán ser modificados variando así la resolución del píxel.

Gracias al uso de una comunicación asíncrona con el protocolo “*4-phase AE handshaking*”, un sensor con una matriz de estos píxeles, nos aportará información sobre la posición exacta del píxel activo así como del instante de tiempo en el que se genera el evento. El hecho de que sean completamente independientes disminuye tanto el tiempo de reacción (latencia) como el consumo estático del conjunto, el cuál es significativamente bajo (2,02 mW). También cabe destacar que se ha obtenido un *jitter* máximo de 2,49 μs en la generación de eventos para casos

extremos y un *Fill Factor* del 18 %. Además hemos logrado un rango dinámico considerablemente amplio (> 140 dB) que nos permitirá utilizar el sensor DVS diseñado en múltiples aplicaciones. Nótese que el diseño de nuestro píxel presenta mayor ganancia, menor área y menor consumo de energía que el original, además de contar con una arquitectura más simple que la utilizada hasta el momento en el arte.

Dentro de las posibles aplicaciones de nuestro diseño cabe destacar que, el uso de diodos operando en Región Fotovoltaica como etapa fotorreceptora, le proporcionará al sensor de imagen la posibilidad de su aplicación en líneas de trabajo compatibles con el *energy harvesting*. Éste, es un campo muy amplio en el que destacan las redes de sensores en entornos IoT (*Internet of Things*), las cuáles priorizan el bajo consumo o la autosuficiencia energética.

Un posible trabajo que quedaría por hacer, tras su fabricación, sería testearlo comprobando que cumple aproximadamente con las especificaciones, presentando un comportamiento similar al obtenido mediante simulaciones. Una vez llevado a cabo este proceso, se podría probar su aplicación en campos tan amplios como la reconstrucción de imagen o las descritas sobre *energy harvesting*. Además, la alta resolución temporal que presenta este tipo de píxeles, lo hace apto para aplicaciones de estimaciones de flujo óptico, ofreciendo una idea de la velocidad de un objeto en movimiento dentro del plano de la imagen.

Por último, mencionar que se han planteado modificaciones de la arquitectura presentada en este trabajo, las cuáles conllevarían una mejora significativa de las prestaciones de nuestro sensor. Dichas modificaciones constituirán la línea futura de este trabajo.

Bibliografía

- [1] M. A. Mahowald and C. Mead, “The Silicon Retina,” *Scientific American*, vol. 264, no. 5, pp. 76–82, May 1991.
- [2] M. Mahowald, *An Analog VLSI System for Stereoscopic Vision*. USA: Kluwer Academic Publishers, 1994.
- [3] D. Kahng, “Electric Field Controlled Semiconductor Device,” *U.S. Patent*, vol. 31, no. 3, pp. 102–230, May 1960.
- [4] M. F. Tompsett, G. F. Amelio, and G. E. Smith, “Charge Coupled 8-BIT Shift Register,” *Applied Physics Letters*, vol. 17, no. 3, pp. 111–115, Aug. 1970.
- [5] E. R. Fossum, “Active pixel sensors: are CCDs dinosaurs?” in *Charge-Coupled Devices and Solid State Optical Sensors III*, M. M. Blouke, Ed., vol. 1900, International Society for Optics and Photonics. SPIE, 1993, pp. 2 – 14. [Online]. Available: <https://doi.org/10.1117/12.148585>
- [6] Y. Suh, S. Choi, M. Ito, J. Kim, Y. Lee, J. Seo, H. Jung, D.-H. Yeo, S. Namgung, J. Bong, S. Yoo, S.-H. Shin, D. Kwon, P. Kang, S. Kim, H. Na, K. Hwang, C. Shin, J.-S. Kim, P. K. J. Park, J. Kim, H. Ryu, and Y. Park, “A 1280×960 Dynamic Vision Sensor with a 4.95- μm Pixel Pitch and Motion Artifact Minimization,” in *2020 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2020, pp. 1–5.
- [7] T. Finateu, A. Niwa, D. Matolin, K. Tsuchimoto, A. Mascheroni, E. Reynaud, P. Mostafalu, F. Brady, L. Chotard, F. LeGoff, H. Takahashi, H. Wakabayashi, Y. Oike, and C. Posch, “5.10 A 1280×720 Back-Illuminated Stacked Temporal Contrast Event-Based Vision Sensor with 4.86 μm Pixels, 1.066GEPS Readout, Programmable Event-Rate Controller and Compressive Data-Formatting Pipeline,” in *2020 IEEE International Solid-State Circuits Conference - (ISSCC)*, 2020, pp. 112–114.
- [8] M. Sivilotti, *Wiring Considerations in Analog VLSI Systems, with Application to Field-programmable Networks*, ser. CIT theses. Thesis (Ph.D.)—California Institute of Technology, 1991.
- [9] A. Mortara, E. Vittoz, and P. Venier, “A communication scheme for analog VLSI perceptive systems,” *IEEE Journal of Solid-State Circuits*, vol. 30, no. 6, pp. 660–669, 1995.
- [10] K. Boahen, “Point-to-point connectivity between neuromorphic chips using address events,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 47, no. 5, pp. 416–434, 2000.
- [11] B. Son, Y. Suh, S. Kim, H. Jung, J.-S. Kim, C. Shin, K. Park, K. Lee, J. Park, J. Woo, Y. Roh, H. Lee, Y. Wang, I. Ovsianikov, and H. Ryu, “4.1 A 640x480 dynamic vision sensor with a 9 μm pixel and 300Meps address-event representation,” in *2017 IEEE International Solid-State Circuits Conference (ISSCC)*, 2017, pp. 66–67.

- [12] P. Lichtsteiner, C. Posch, and T. Delbruck, "A 128×128 120 dB 15 μ s Latency Asynchronous Temporal Contrast Vision Sensor," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 2, pp. 566–576, 2008.
- [13] C. Posch, T. Serrano-Gotarredona, B. Linares-Barranco, and T. Delbruck, "Retinomorphic Event-Based Vision Sensors: Bioinspired Cameras With Spiking Output," *Proceedings of the IEEE*, vol. 102, no. 10, pp. 1470–1484, 2014.
- [14] T. Delbruck and R. Berner, "Temporal contrast AER pixel with 0.3%-contrast event threshold," in *Proceedings of 2010 IEEE International Symposium on Circuits and Systems*, 2010, pp. 2442–2445.
- [15] J. A. Leñero-Bardallo, T. Serrano-Gotarredona, and B. Linares-Barranco, "A 3.6 μ s Latency Asynchronous Frame-Free Event-Driven Dynamic-Vision-Sensor," *IEEE Journal of Solid-State Circuits*, vol. 46, no. 6, pp. 1443–1455, 2011.
- [16] T. Serrano-Gotarredona and B. Linares-Barranco, "A 128×128 1.5% Contrast Sensitivity 0.9% FPN 3 μ s Latency 4 mW Asynchronous Frame-Free Dynamic Vision Sensor Using Transimpedance Preamplifiers," *IEEE Journal of Solid-State Circuits*, vol. 48, no. 3, pp. 827–838, 2013.
- [17] R. Berner and T. Delbruck, "Event-Based Pixel Sensitive to Changes of Color and Brightness," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 7, pp. 1581–1590, 2011.
- [18] J. Yuan, H. Y. Chan, S. W. Fung, and B. Liu, "An Activity-Triggered 95.3 dB DR -75.6 dB THD CMOS Imaging Sensor With Digital Calibration," *IEEE Journal of Solid-State Circuits*, vol. 44, no. 10, pp. 2834–2843, 2009.
- [19] C. Posch, D. Matolin, and R. Wohlgenannt, "A QVGA 143dB dynamic range asynchronous address-event PWM dynamic image sensor with lossless pixel-level video compression," in *2010 IEEE International Solid-State Circuits Conference - (ISSCC)*, 2010, pp. 400–401.
- [20] C. Posch, D. Matolin, and R. Wohlgenannt, "A QVGA 143 dB Dynamic Range Frame-Free PWM Image Sensor With Lossless Pixel-Level Video Compression and Time-Domain CDS," *IEEE Journal of Solid-State Circuits*, vol. 46, no. 1, pp. 259–275, 2011.
- [21] R. Berner, C. Brandli, M. Yang, S.-C. Liu, and T. Delbruck, "A 240×180 10mW 12 μ s latency sparse-output vision sensor for mobile applications," in *2013 Symposium on VLSI Circuits*, 2013, pp. C186–C187.
- [22] C. Posch, D. Matolin, and R. Wohlgenannt, "An asynchronous time-based image sensor," in *2008 IEEE International Symposium on Circuits and Systems*, 2008, pp. 2130–2133.
- [23] R. Berner, C. Brandli, M. Yang, S.-C. Liu, and T. Delbruck, "A 240×180 10mW 12 μ s latency sparse-output vision sensor for mobile applications," in *2013 Symposium on VLSI Circuits*, 2013, pp. C186–C187.
- [24] G. Gallego, T. Delbruck, G. M. Orchard, C. Bartolozzi, B. Taba, A. Censi, S. Leutenegger, A. Davison, J. Conradt, K. Daniilidis, and D. Scaramuzza, "Event-based Vision: A Survey," *IEEE Transactions on Pattern Analysis and Machine Intelligence*, 2020.
- [25] M. M. Sandhu, S. Khalifa, R. Jurdak, and M. Portmann, "Task Scheduling for Energy-Harvesting-Based IoT: A Survey and Critical Analysis," *IEEE Internet of Things Journal*, vol. 8, no. 18, pp. 13 825–13 848, 2021.

- [26] “Systems and Architectures,” *International roadmap for devices and systems 2021 edition*, https://irds.ieee.org/images/files/pdf/2021/2021IRDS_SA.pdf.
- [27] H. Sharma, A. Haque, and Z. A. Jaffery, “An Efficient Solar Energy Harvesting System for Wireless Sensor Nodes,” in *2018 2nd IEEE International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES)*, 2018, pp. 461–464.
- [28] S. Sudevalayam and P. Kulkarni, “Energy Harvesting Sensor Nodes: Survey and Implications,” *IEEE Communications Surveys & Tutorials*, vol. 13, no. 3, pp. 443–461, 2011.
- [29] M. T. Penella and M. Gasulla, “A Review of Commercial Energy Harvesters for Autonomous Sensors,” in *2007 IEEE Instrumentation & Measurement Technology Conference IMTC 2007*, 2007, pp. 1–5.
- [30] F. A. Silva, “Handbook of Energy Harvesting Power Supplies and Applications [book news],” *IEEE Industrial Electronics Magazine*, vol. 10, no. 2, pp. 67–68, 2016.
- [31] P. Fernández-Peramo, “Diseño Electrónico de un Píxel de tipo DVS,” 2021.
- [32] J. Leñero, “Photoreceptors in CMOS,” *Neuromorphic Electronics*, Course 2011-2012.
- [33] C. Posch, T. Serrano-Gotarredona, B. Linares-Barranco, and T. Delbruck, “Retinomorphic Event-Based Vision Sensors: Bioinspired Cameras With Spiking Output,” *Proceedings of the IEEE*, vol. 102, no. 10, pp. 1470–1484, 2014.
- [34] T. Delbruck and C. Mead, “Analog VLSI Phototransduction by continuous-time, adaptive, logarithmic photoreceptor circuits,” 1996.
- [35] G. Lutz, *Semiconductor Radiation Detectors: Device Physics*. Springer Berlin Heidelberg New York, 2007.
- [36] A. Grove, *Physics and Technology of Semiconductor Devices*, ser. Wiley International Edition. Wiley, 1967.
- [37] U. Mishra and J. Singh, *Semiconductor Device Physics and Design*, ser. Series on Integrated Circuits and Systems. Springer Netherlands, 2008.
- [38] R. Gómez-Merchán, D. Palomeque-Mangut, J. A. Leñero-Bardallo, M. Delgado-Restituto, and Á. Rodríguez-Vázquez, “A Comparative Study of Stacked-Diode Configurations Operating in the Photovoltaic Region,” *IEEE Sensors Journal*, vol. 20, no. 16, pp. 9105–9113, 2020.
- [39] R. Gomez-Merchan, M. López-Carmona, J. A. Leñero-Bardallo, and Á. Rodríguez-Vázquez, “A high-speed low-power sun sensor with solar cells and continuous operation,” in *ESSCIRC 2021 - IEEE 47th European Solid State Circuits Conference (ESSCIRC)*, 2021, pp. 147–150.
- [40] M. Yang, S.-C. Liu, and T. Delbruck, “A Dynamic Vision Sensor With 1% Temporal Contrast Sensitivity and In-Pixel Asynchronous Delta Modulator for Event Encoding,” *IEEE Journal of Solid-State Circuits*, vol. 50, no. 9, pp. 2149–2160, 2015.